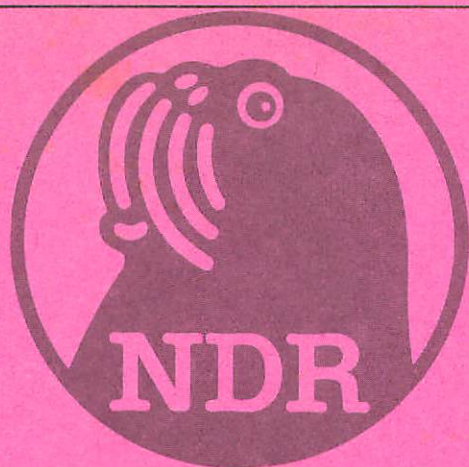




A/D 10 x 1

**Baugruppe für Analog - Digital
Umsetzung mit 10 Bit Auflösung
und Sample and Hold Amplifier.**

für den NDR - Computer

und für den μ C - Computer

Graf Elektronik Systeme GmbH



1	Einführung	1
1.1	Zum NDR-Computer	1
1.2	Wozu dient die A/D 10x1	1
1.3	Wie setzt man die A/D 10x1 ein?	1
2	Technische Daten	3
3	Prinzipbeschreibung	3
3.1	Die verschiedenen Wandlungsverfahren	3
3.2	Der Baustein LF 398	5
3.3	Der Baustein ZN 432	6
3.4	Die Baugruppe A/D 10x1	6
4	Aufbauanleitung	7
4.1	CMOS-Warnung	7
4.2	Stückliste	7
4.3	Aufbau Schritt für Schritt	9
5	Testanleitung	11
5.1	Erste Prüfung ohne ICs	11
5.2	Test im System (ohne Meßgeräte)	11
6	Fehlersuchanleitung	12
6.1	Mögliche Fehler und ihre Behebung	12
7	Schaltungsbeschreibung	14
7.1	Funktionsbeschreibung der Schaltung	14
8	Anwendungsbeispiele	16
9	Diverses	16
9.1	Erweiterungsmöglichkeit	16
9.2	Ausblick	16
10	Unterlagen zu den verwendeten ICs	17
10.1	TTL-ICs	17
10.2	Auszüge aus dem Datenblatt zum ZN 432 E	22
11	Literatur	23
11.1	Die Zeitschrift LOOP	23
	Anhang A: Schaltplan	24
	Anhang B: Bestückungsplan	25
	Anhang C: Layout Bestückungsseite mit Bestückungsdruck ..	26
	Anhang D: Layout Bestückungsseite	27
	Anhang E: Layout Lötseite	28
	Anhang F: Programme	29

1. Einführung

1.1 Zum NDR-Computer

Der NDR-Computer wird in der Fernsehserie "Mikroelektronik - Mikrocomputer selbstgebaut und programmiert" aufgebaut, erklärt und in Betrieb genommen. Diese Serie wird vom Norddeutschen Rundfunk, vom Sender Freies Berlin, vom Bayrischen Fernsehen und von Radio Bremen ausgestrahlt. Es werden bald auch die Regionalsender anderer Bundesländer die Sendung in ihr Programm aufnehmen.

Zur Serie gibt es einige Begleitmaterialien, es ist daher nicht unbedingt notwendig, die Fernsehserie gesehen zu haben, um den NDR-Computer zu bauen und zu begreifen:

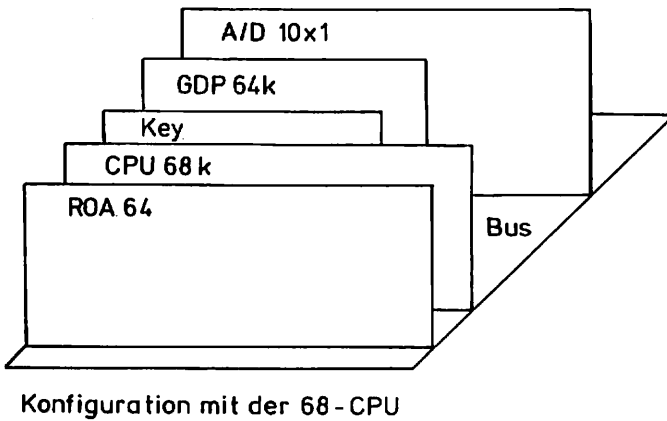
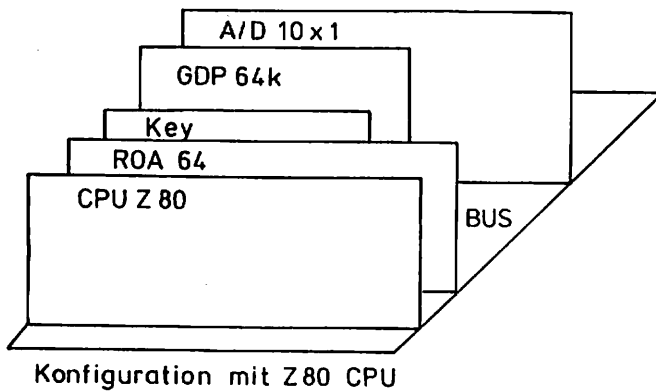
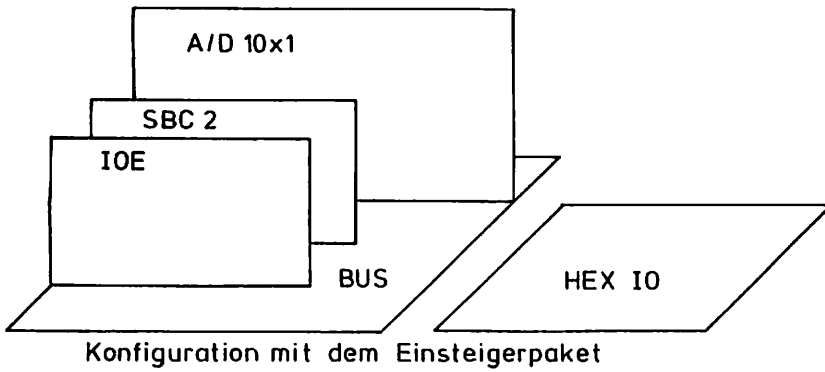
- Buch: Rolf-Dieter Klein,
"Mikrocomputer selbstgebaut und programmiert"
2., neu bearbeitete und erweiterte Auflage
ISBN 3-7723-7162-0, DM 38,-
erschienen im Franzis-Verlag, München
Bestellnummer: B001
Auf diesem Buch baut die NDR-Serie auf
- Sonderhefte der "mc"
"Mikrocomputer Schritt für Schritt"
Bestellnummer: SONDERNDR
"Mikrocomputer Schritt für Schritt Teil 2"
Bestellnummer: SONDERH2
- Zeitschriften "mc" und "ELO" des Franzis-Verlages
- Zeitschrift "LOOP" der Firma Graf (siehe Kapitel 11.1)
- Videocassetten:
lizenzierte Originalcassetten für den privaten
Gebrauch. Auf diesen zwei Cassetten sind die 26
Folgen der Fernsehserie enthalten.
Systeme: VHS, Beta, Video 2000
Preise: siehe gültige Preisliste

1.2 Wozu dient die Baugruppe

Jeder Digital-Rechner kann nur digitale Signale erkennen und verarbeiten. Damit auch analoge Meßgrößen ausgewertet werden können, wird eine Baugruppe benötigt, die analoge Spannungen in digitale Werte umwandelt. Schaltungen, die diese Eigenschaft haben, werden allgemein als Analog-Digital-Wandler bezeichnet.

1.3 Wie setzt man die Baugruppe ein

Zum Einsatz dieser Baugruppe sind mindestens das Einsteigerpaket und die Spannungsversorgungen +12 Volt und -12 Volt notwendig. Die von uns gelieferten Netzteile NE1 und NE2 stellen alle benötigten Spannungen zur Verfügung. Mögliche Konfigurationen können sie den folgenden Abbildungen entnehmen.



2. Technische Daten

- Leiterplattengröße : 100x160mm
- BUS : NDR-Bus 54-polig; wahlweise ECB-Bus
- Spannungsversorgungen : +5V, +12V, -12V oder -5V .
- Stromverbrauch : 250mA aus der +5V Spannungsquelle
35mA aus der -5V Spannungsquelle
- Wandlungszeit : 20 μ s.
- Eingangsspannung : 20V_{ss} oder DC von -10V bis +10V.
- Auflösung : 10 Bit $\Leftrightarrow$ 20mV/LSB

3. Prinzipbeschreibung

3.1 Die verschiedenen Umsetzverfahren

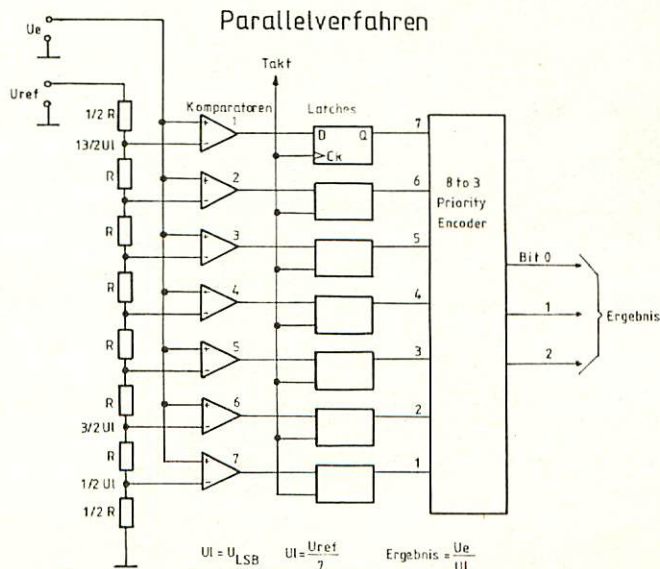
Es werden drei Grundprinzipien bei der AD-Wandlung unterschieden:
das Parallelverfahren,
das Wägeverfahren und
das Zählverfahren.

3.1.1 Das Parallelverfahren

Beim Parallelverfahren wird die angelegte Spannung gleichzeitig mit n Referenzspannungen verglichen. Dabei wird festgestellt, zwischen welchen beiden Spannungen sie liegt. Mit diesem Verfahren wird der digitale äquivalente Wert in einem Schritt ermittelt. Der schaltungstechnische Aufwand ist bei diesem Verfahren allerdings sehr hoch. Wird ein 10 Bit Wandler in dieser Technik ausgeführt, so benötigt er 1023 (!!) Komparatoren.

Jeder Komparator benötigt auch noch ein Flipflop, das die Aufgabe hat, den Eingangswert im Abtast Augenblick festzuhalten. Jeder A/D - Umsetzer, der zur Messung von Wechsel-Größen eingesetzt wird, benötigt eine Schaltung, die es ermöglicht, die zu messende Größe für die Dauer der Umsetzung konstant zu halten. Beim Parallelverfahren sind es die schon erwähnten Latch-Flipflops. Für andere Verfahren werden Abtast-Halte-Glieder benötigt. Sie werden in Kapitel 3.2 beschrieben.

Die Abbildung stellt einen A/D - Umsetzer nach dem Parallelverfahren mit einer Auflösung von 3 Bit dar. Es werden also 7 Komparatoren benötigt.

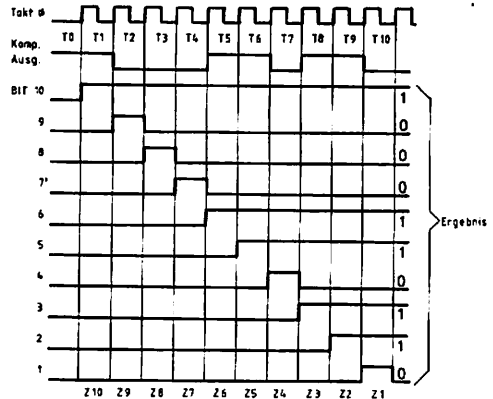
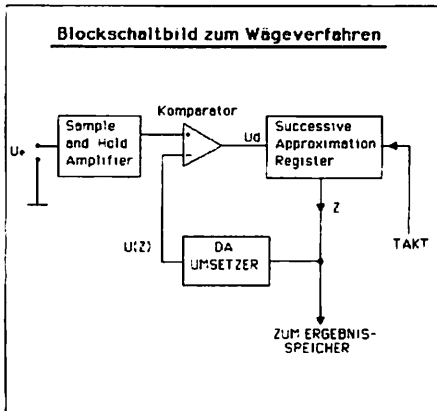


3.1.2 Das Wägevverfahren

Beim Wägevverfahren wird das Ergebnis Bit für Bit ermittelt. Man fängt mit der höchsten Stelle an und vergleicht dabei die Referenzspannung mit der Eingangsspannung. Ist die Eingangsspannung größer als die Referenzspannung, dann wird das höchstwertige Bit gesetzt.

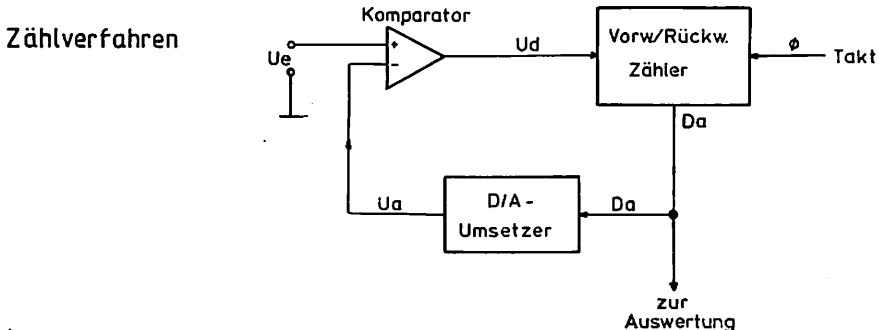
Das Verfahren soll nun anhand der beiden Abbildungen erklärt werden: An den Eingang des Sample and Hold Amplifiers wird eine Spannung angelegt. Mit dem Startimpuls beginnt nun die Umsetzung. Mit dem ersten Taktimpuls wird Bit 10 (= most significant bit, MSB) gesetzt und an den DA-Wandler der digitale Wert 10 0000 0000 ausgegeben (siehe Impulssdiagramm). Der DA-Wandler gibt die äquivalente analoge Spannung $U(z)$ an den zweiten Komparatoreingang, wo sie mit der Eingangsspannung verglichen wird. Ist die Eingangsspannung größer, so bleibt Bit 10 gesetzt (so wie in unserem Beispiel), ist sie aber kleiner, so wird Bit 10 auf 0 zurückgesetzt.

Angenommen die Eingangsspannung war größer als die Referenzspannung, dann gibt das Successive Approximation Register als nächstes den Wert 11 0000 0000 an den D/A-Wandler aus. In unserem Beispiel ist die Eingangsspannung nun kleiner als die Referenzspannung. Das bedeutet Bit 9 wird wieder zurückgesetzt. Das Approximation-Register gibt nun als nächstes den Wert 10 1000 0000 aus. Dieser Algorithmus wird solange wiederholt bis alle 10 Bit feststehen (also zehn mal).



3.1.3 Das Zählverfahren

Das Zählverfahren ist das einfachste Verfahren. Auch dieses Verfahren soll anhand eines Blockschaltbildes erklärt werden. Am Eingang wird die zu messende analoge Größe mit einer Referenzspannung verglichen. Am Ausgang des Komparators ist ein Vorwärts - Rückwärtszähler angeschlossen, der solange seinen Wert erhöht oder vermindert, bis er mit der Eingangsgröße übereinstimmt. Der D/A Umsetzer dient wieder dazu die Referenzspannung zu erzeugen.



Welches Verfahren verwendet wird, hängt von der Aufgabe ab, die dem A/D - Umsetzer zukommt. Das Parallelverfahren wird hauptsächlich für die Signalverarbeitung verwendet. Das Wägeverfahren wird dann angewandt, wenn eine hohe Genauigkeit bei mittlerer Geschwindigkeit gefordert ist. Bausteine, die nach diesem Prinzip arbeiten, benötigen einen Sample and Hold Amplifier. Das Zählverfahren findet Verwendung bei Umsetzern, an die keine großen Anforderungen bezüglich der Umsetzgeschwindigkeit gestellt werden. Typische Anwendung hierfür wäre eine elektronische Waage oder ein Multimeter.

3.2 Der Baustein LF 398

Der LF 398 ist ein Sample and Hold Amplifier (Abtast-Halte-Glied). Ein Abtast-Halte-Glied ist ein Schalter, der im eingeschalteten Zustand der Eingangsspannung folgt. Im ausgeschalteten Zustand hat er die Aufgabe die Spannung, die im Ausschalt Augenblick am Eingang angelegen hat, zu speichern.

Die Funktion der einzelnen Bauelemente soll anhand des Blockschaltbildes erklärt werden:

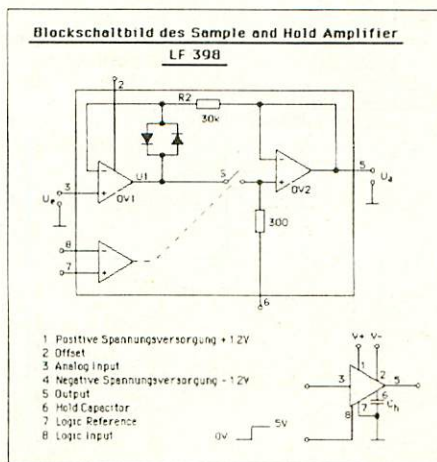
Ist der Schalter S geschlossen, stellt sich die Schaltung so ein, daß $U_e = U_a$ wird. Dafür sorgt die Rückkopplung von U_a auf den Eingang des OV1. Offsetfehler, die durch den Schalter oder den OV2 entstehen könnten werden so eliminiert. Die beiden Dioden sind in diesem Betriebszustand gesperrt, da an ihnen nur die Spannung $U_1 - U_a$ anliegt. Diese Spannung ist aber die Offsetspannung. Wird nun der Schalter geöffnet, dann bleibt die Spannung U_a konstant. Mit dem Widerstand R2 und den beiden Dioden wird eine Übersteuerung des OV1 verhindert.

Typische Daten des LF 398:

- Speicherkondensator (extern)	: 10 nF
Einstellzeit * (Acquisitiontime)	: 20 μ s
Haltdrift *	: 3 mV/s
Genauigkeit	: 0,1%
- Speicherkondensator	: 1 nF
Einstellzeit	: 4 μ s
Haltdrift	: 30 mV/s
Genauigkeit	: 0,1%

*

- Acquisitiontime, ist die Zeit die nach dem Speicherkommando vergeht, bis die Ausgangsspannung gleich der Eingangsspannung ist.
- Der Haltdrift entsteht dadurch, daß sich der Haltekondensator über OV2 entlädt.



3.3 Der ZN 432 E

Der integrierte Analog-Digital-Umsetzer ZN 432 E arbeitet nach dem Wägeverfahren. Die technischen Daten sind hier tabellarisch aufgeführt:

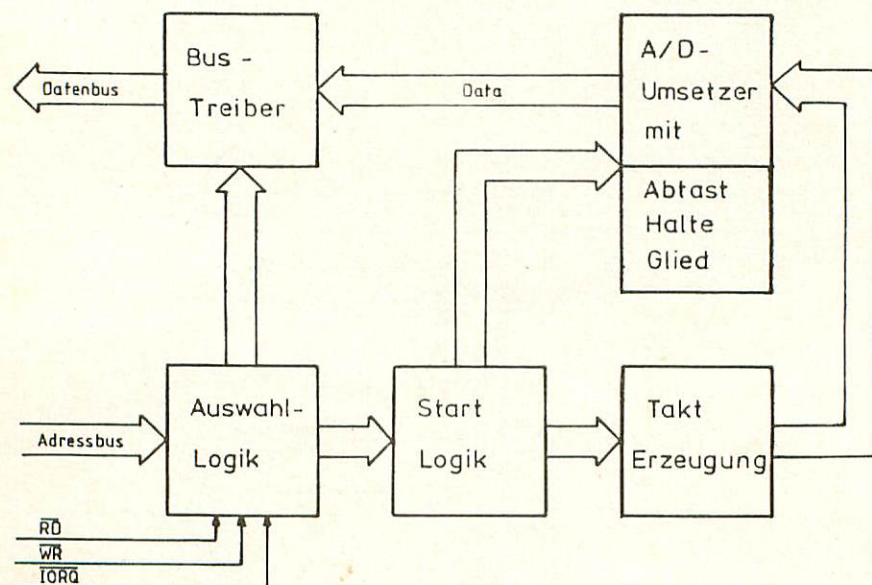
Spannungsversorgung	: +5 Volt, -5 Volt
Referenzspannung	: 2,5 Volt (intern)
maximale Taktfrequenz	: 550 kHz
Umsetzdauer	: 20 μ s
Auflösung	: 10 Bit
Gehäuse	: Dual Inline 28-polig
Hersteller	: Ferranti

3.4 Die Baugruppe A/D 10x1

Diese Beschreibung bezieht sich auf das Blockschaltbild.

Mit einem Schreibzugriff auf den Port 0FCh wird der A/D-Umsetzer gestartet. Die Koordinierung (AbtastHalteglied aktivieren, Takterzeugung einschalten und den A/D-Umsetzer starten) übernimmt die Startlogik. Der gewandelte Wert kann dann mit einem Lese Zugriff auf die Adressen 0FCh und 0FDh ausgelesen werden. Es werden zwei Port-Adressen benötigt, da der gewandelte Wert zehn Bit umfasst, der DatenBus aber nur 8 Bit breit ist.

Blockschaltbild A/D 10x1



4. Aufbauanleitung

4.1 CMOS-Warnung

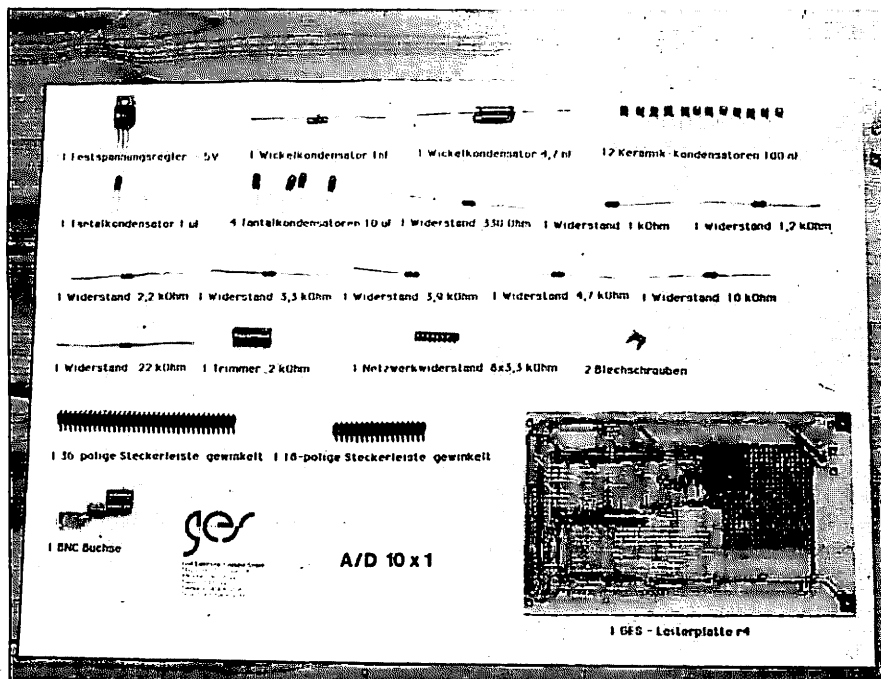
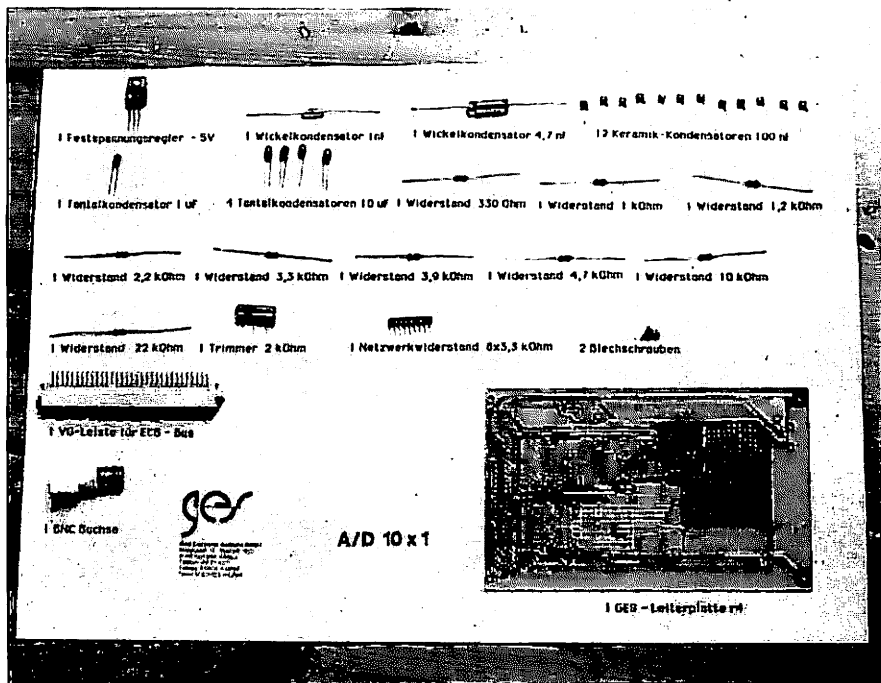
CMOS-Bausteine sind hochempfindlich gegen elektrostatische Aufladung! Bewahren oder transportieren Sie CMOS-Bausteine nur auf dem leitenden Schaumstoff! Alle Pins müssen kurzgeschlossen sein.

Tip: Fassen Sie an ein geerdetes Teil (z.B. Heizung, Wasserleitung oder an den Schutzkontakt der Steckdose, bevor Sie einen Baustein berühren.

Bitte beachten Sie hierzu auch den Artikel "Schutzmaßnahmen für MOS-Schaltungen" in unserer Zeitschrift LOOP3.

4.2 Stückliste A/D Wandler 10x1

1	Original GES-Platine mit Lötstoplack AD 10x1 r4 im Europakartenformat		
1	Handbuch Ausgabe 1		
1	74LS74	J4	2 D-Flipflops
1	74LS132	J7	4*2 Nand-Schmitt-Trigger
1	74LS139	J3	Zwei 2-Bit Binärdekoder/Demultiplexer (2 zu 4)
2	74LS245	J5, J6	8-Bit bidirektionaler Bus-Transceiver mit Tri-State-Ausgängen
1	74LS688	J2	1*8 Bit Größenvergleich
1	LF 398	J1	Sample and Hold Amplifier
1	ZN 432 E	J8	10 Bit AD-Wandler
1	TDB 2905	R61	-5V Festspannungsregler
1	1nF	C4	Wickelkondensator
1	4,7nF	C19	"
12	100nF	C2,C3,C5,C6,C7,C8,C9,C12,C14,C15,C16,C17	Keramik-Kondensatoren
1	1uF Tantal	C13	"
4	10uF Tantal	C1,C10,C11,C18	"
1	330 Ohm	R6	Widerstände
1	1 kOhm	R2	"
1	1,2 kOhm	R9	"
1	2,2 kOhm	R4	"
1	3,3 kOhm	R7	"
1	3,9 kOhm	R5	"
1	4,7 kOhm	R8	"
1	10 kOhm	R3	"
1	22 kOhm	R1	"
1	2 kOhm	TR1	Trimmer
1	8*3,3 kOhm	RN1	Netzwerkwidestand
1	SO 8	8-pol.	IC-Fassung
2	SO 14	14-pol.	"
1	SO 16	16-pol.	"
3	SO 20	20-pol.	"
1	SO 28	28-pol.	"
1		ST2	1*36 und 1*18 polige Steckerleiste gewinkelt
1		BU1	BNC-Buchse
2	Blechschrauben 2,2 x 6mm		



4.3 Aufbau Schritt für Schritt

Auf einer Seite der Leiterplatte steht der Hinweis "lötS" (Lötseite); auf dieser Seite wird ausschließlich gelötet. Die Bauteile sind nur auf der anderen Seite aufzustecken, der Bestückungsseite. Beim Einlöten der Bauelemente beginnt man am besten mit der gewinkelten Steckerleiste. Es sollte darauf geachtet werden, daß die Leiste parallel zur Leiterplatte liegt, um gut auf den Bus gesteckt werden zu können. Dabei sollten zuerst die beiden äußeren Stifte und einer in der Mitte verlötet werden. Dann empfiehlt es sich nachzuschauen, ob die Stecker parallel zur Leiterplatte liegen und ob keine "Bäuche" zwischen den verlöteten Stiften liegen. Sollten "Bäuche" vorhanden sein, muß wiederum in der Mitte der "Bäuche" ein Stift unter Druck angelötet werden. Liegt die Steckerleiste dann richtig, können die restlichen Stifte verlötet werden.

Nun wird die Leiterplatte mit den IC-Sockeln bestückt. Dabei muß darauf geachtet werden, daß die Sockel richtig aufgesteckt werden. Im Bestückungsplan sind die Richtungen mit einer Kerbe gekennzeichnet. Sie muß mit der Richtung der Kerbe in der Fassung übereinstimmen. Außerdem ist die Lage der Fassungen auch auf der Bestückungsseite der Platine durch den Aufdruck sehr deutlich zu erkennen.

Es sollten alle Fassungen auf einmal aufgesteckt werden und zum Verlöten umgedreht werden; dabei ist es hilfreich, wenn man beim Umdrehen die Fassungen mit einem Stück Karton auf die Platine drückt. So wird erreicht, daß die Fassungen alle eben und gerade liegen. Beim Löten sollten wiederum nur zwei Pins jeder Fassung (möglichst diagonal) verlötet werden. So können anschließend schräg liegende Fassungen noch problemlos korrigiert werden. Bevor die restlichen Pins verlötet werden, sollte noch auf die Bestückungsseite geschaut werden, ob die Fassungen richtig liegen und die Richtungen der Fassungen stimmen.

Die Kondensatoren C1, C10, C11, C13 und C18 sind gepolt und dürfen auf keinen Fall falsch herum eingelötet werden. Der Pluspol ist mit einem "+" und evtl. einem schwarzen Strich gekennzeichnet. Im Bestückungsplan ist der Pluspol ebenfalls mit einem "+" gekennzeichnet.

Die Kondensatoren C2 - C9, C12, C14 - C17 und C19 sind ungepolt und können ohne auf die Polung zu achten eingelötet werden.

Die Widerstände können entsprechend den Werten eingelötet werden; beim Widerstandsnetzwerk RN1 ist unbedingt auf die richtige Richtung zu achten: der weiße Punkt kennzeichnet den Pin 1.

Der Trimmer TR1 kann nicht falsch eingebaut werden. Die Abgleichschraube zeigt nach außen.

Beim Einbau des Spannungsreglers RG1 ist auf die richtige Polung zu achten. Legen Sie die Leiterplatte mit der Bestückungsseite nach oben auf den Tisch. Die beschriftete Seite des Festspannungsreglers muß dann in Richtung des ST1 zeigen.

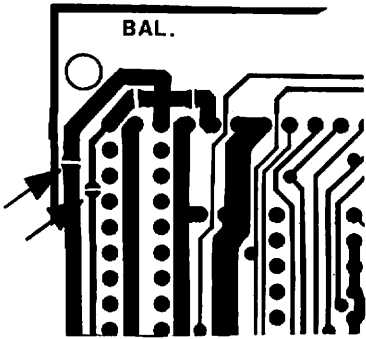
Die BNC-Buchse wird zuerst mit den beiden Blechschrauben so befestigt, daß sie nach außen zeigt. Danach werden die beiden Anschlüsse verlötet.

Die Jumper sind voreingestellt.

Beim NDR-Computer müssen zwei Leiterbahnen auf der Lötseite gebrückt werden, damit der Spannungsregler RG1 mit -12V versorgt wird und der Bus durch Jumper JMP2 mit -5V versorgt werden kann. Legen Sie dazu die Leiterplatte so auf den Tisch, daß Sie die Schrift "LÖTSEITE" lesen können. Gebrückt werden müssen die beiden Leiterbahnen ganz links. (Siehe Skizze 1)

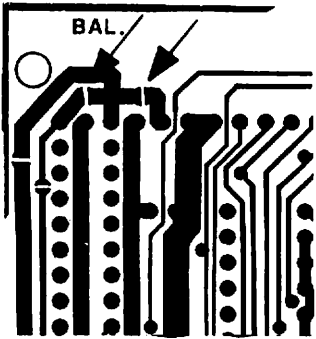
Kratzen Sie nun den Lötstoplack an den zu überbrückenden Stellen etwas ab und löten Sie jeweils eine Brücke (z.B. Silberdraht) ein.

Beim mc-CP/M-Computer müssen ebenfalls zwei Leiterbahnen gebrückt werden. Diese sind aus der Skizze 2 ersichtlich. Verfahren Sie bitte genauso, wie eben beschrieben.



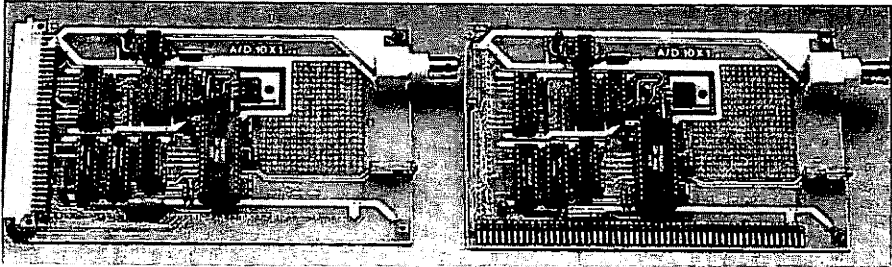
Skizze 1

NDR - Computer



Skizze 2

mc - Computer



5. Testanleitung

5.1 Erste Prüfung ohne ICs

Die Platine ist bis jetzt erst mit den Sockeln und mit den passiven Bauelementen bestückt. Mit diesem Aufbau wird der erste Test durchgeführt.

Zu diesem Test muß die Baugruppe in den Bus gesteckt werden. Achten Sie beim Einstecken in den Bus, daß Sie die Baugruppe richtig herum einsetzen. Ein falsches Einstecken, z.B. um ein Pin zu weit rechts führt zu einem Kurzschluss.

Man mißt, ob an allen IC-Sockeln die Versorgungsspannung von +5V ankommt. Dabei liegt bei Standard-TTL-Bausteinen jeweils am letzten Pin einer Fassung (z.B. bei 14-poligen an Pin 14) die Versorgungsspannung von +5V. 0V bzw. Masse liegt jeweils auf dem letzten Pin der ersten Reihe (bei 14-poligen auf Pin 7, bei 16-poligen auf Pin 8, bei 20-poligen auf Pin 10).

Liegt die Versorgungsspannung +5V und 0V (Masse) an den richtigen Pins an, dann können die ICs eingesetzt werden. Dabei muß auf die Richtung der ICs geachtet werden. Die Markierung auf dem IC muß mit der Kerbe in der Fassung übereinstimmen.

5.2 Test des A/D Wandlers im System

An den Analog-Eingang des A/D Wandlers +5V anlegen (z.B. vom Bus). Auf den Port 0FCH irgendeinen Wert ausgeben. Danach werden die Ports 0FCH und 0FDH eingelesen. Entspricht der Wert den 5V am Eingang, dann ergibt sich folgendes Bitmuster:

0FCH: 0000 0011

0FDH: 0000 0000

Sollte Ihr Bitmuster mit dem obigen nicht übereinstimmen, so ist das nicht weiter schlimm, denn der Spannungsteiler am Analogeingang ist noch nicht abgeglichen. Jetzt legen Sie an den Eingang eine andere Spannung an (z.B. 0V) und wiederholenden Start- und Lesevorgang. Das Bitmuster muß sich vom Vorherigen unterscheiden.

Hat bis hierher alles funktioniert, so können Sie jetzt mit dem Abgleich beginnen. Die Abgleichprogramme entnehmen Sie bitte dem Anhang F.

Nachdem Sie das Abgleichprogramm eingegeben haben, legen Sie an den analogen Spannungseingang eine Ihnen bekannte Spannung an. Der dezimale Wert, der sich nach der unteren Formel berechnen läßt, wird jetzt mit dem Trimpoti eingestellt.

Der äquivalente Dezimalwert berechnet sich folgendermaßen:

U_e = angelegte Spannung

D = Dezimalwert

$$D = ((1024 * U_e) / 20) + 512$$

Daraus ergeben sich folgende Werte:

5V = 768d = 300h

0V = 512d = 200h

-5V = 256d = 100h

6. Fehlersuchanleitung

Sollte Ihre ADW - Baugruppe bei den in Kapitel 5 beschriebenen Tests nicht funktionieren, so heißt es jetzt systematisch auf Fehlersuche zu gehen.

Wir wollen Ihnen nun ein paar Vorschläge machen, wie eine systematische Fehlersuche mit und ohne Oszilloskop vor sich gehen kann:

6.1 Mögliche Fehler und ihre Behebung

6.1.1 Sind die bisher verwendeten Baugruppen in Ordnung?
(Funktionierte das System ohne die Baugruppe)

6.1.2 Sind die Jumper richtig gesteckt?

6.1.3 Machen Sie zuerst eine Sichtprobe. Können Sie irgendwo auf der Platine unsaubere Lötstellen (zuviel Lötzinn, manchmal zieht das Lötzinn Fäden) erkennen, die eventuell einen Kurzschluß verursachen könnten? Dann müssen sie diese Lötstellen nachlöten und die unzulässige Verbindung beseitigen.

6.1.4 Haben Sie auch alle ICs richtig herum und am richtigen Platz eingesteckt? (Vergleiche mit Bestückungsplan)

6.1.5 Sind alle gepolten Bauteile (Elkos, Dioden, usw.) richtig herum eingelötet?

6.1.6 Haben sie auch keine Lötstelle vergessen zu löten?
(sehen sie lieber noch einmal nach)

6.1.7 Sehen Sie irgendwo "kalte" Lötstellen?
Kalte Lötstellen erkennt man daran, daß sie nicht glänzen, sie sind im Vergleich mit richtig gelöteten Lötstellen trübe.

6.1.8 Haben Sie auch nicht zu heiß gelötet?
Wenn der LötKolben zu heiß eingestellt ist und (oder) Sie zu lange auf der Lötstelle bleiben, dann kann es passieren, daß sich die Leiterbahnen von der Platine lösen, und Unterbrechungen bilden. Ferner kann es auch passieren, daß Durchkontaktierungen unterbrochen werden, oder daß Bauteile durch zu heißes Löten zerstört werden.

6.1.9 Nehmen Sie alle ICs aus ihren Fassungen. Nehmen Sie sich die Layouts zur Hand und kontrollieren Sie alle Leiterbahnen, mit einem Durchgangsprüfer oder mit einem Ohmmeter, auf Durchgang. Bereits kontrollierte Leiterbahnen können Sie, der Übersicht wegen, auf dem Layout mit Bleistift durchstreichen oder mit Farbstiften nachziehen.

6.1.10 Prüfen sie die Versorgungsspannung mit einem Digital-Voltmeter (am Bus +5V, nicht am Netzgerät, da am Kabel bei starker Belastung bis zu 0.5V abfallen können). Toleranzen von $\pm 5\%$ also von 4,75V bis 5,25V sind erlaubt. Falls die Spannung zu gering ist, prüfen Sie, ob die Verbindung vom Netzteil zum Bus mit ausreichend dickem (mind. 2 mm Quadrat) erfolgt ist. Gegebenenfalls müssen Sie Ihr Netzteil nachregeln. Vorsicht: nie über 5,1V nachregeln, da sich auf einigen Platinen Zenerdioden 5,1V befinden. Übrigens: Wir empfehlen 5,05V.

Wenn Sie alle Leiterbahnen kontrolliert haben und nichts gefunden haben, dann ist die Wahrscheinlichkeit groß, daß ein Bauteil defekt ist.

Wenn Sie einen Prüfstift, oder ein Oszilloskop haben, dann können Sie jetzt überprüfen, ob an den jeweiligen Ausgängen die richtigen Signale anliegen. Welche Signale wo anliegen müssen, können Sie aus der Schaltungsbeschreibung, aus dem Schaltplan und Ihren eigenen Überlegungen folgern.

Falls Sie keine Meßgeräte haben, dann müssen Sie alle Bauteile systematisch austauschen, bis Sie das Defekte gefunden haben. Verwenden Sie dazu eventuell eine zweite Baugruppe (die eines Freundes oder eines Bekannten).

Sollten Sie gar nicht zurande kommen, hilft Ihnen unser Pauschal-Reparatur-Service, dessen Bedingungen Sie der Preisliste entnehmen können.

7. Schaltungsbeschreibung

7.1 Wie funktioniert die Baugruppe

Die folgende Beschreibung bezieht sich auf das Schaltbild:
Über die beiden bidirektionalen Bustreiber J5 und J6 (74LS245) ist der Datenbus mit dem Umsetzer verbunden. Am Vergleicher J2 (74LS688) ist mit Hilfe der Jumper die Adresse OFCH eingestellt. Das bedeutet, daß die Jumper von P2 bis P7 offen bleiben. Auf dem Bestückungsplan ist die Lage der Jumper eingezeichnet.

Von dem Dekoder J3 (74LS139) werden zwei Adressen angesprochen. Mit OFCH und WR* wird der Umsetzer gestartet. Mit OFCH und RD* werden die MSB gelesen. Mit OFDH und RD* werden die LSB gelesen.

Der A/D Wandler wird, wie oben beschrieben, mit einem Schreibzugriff auf der Adresse OFCH gestartet. Liegt am Vergleicher J2 (74LS688) die Adresse OFCH an, nimmt der Ausgang P=Q* Pin 19 logischen Nullpegel an. Damit liegen bei einem Schreibzugriff, auf die Adresse OFCH, an den Eingängen 2A, 2B und 2G* des J3 (Pin 14,13,15) logische Nullpegel an und der Ausgang 2Y0 Pin 12 J3 geht auf Low. Damit wird das Flipflop J4 (74LS74) gelöscht (Low an Pin 13 = Reset).

Das bedeutet, daß der Ausgang Q des Flipflops (PIN 9 J4) geht auf logisch Null und der AD-Wandler gestartet wird. Gleichzeitig geht der Status Ausgang des Wandlers (PIN 14 J8) auf logisch Null. Der Sample and Hold Amplifier J1 (Pin 8) wird gleichzeitig mit dem Taktgenerator (J7 PIN 8,9,10, C19 und R6) aktiviert. Nach der ersten ansteigenden Flanke am Clock-Eingang (PIN 11 J4) des Flipflops, wird mit der Wandlung begonnen. Der Takteingang des A/D-Wandlers J8 ist an PIN 17. Nach 10 Takten ist der Wandlungs-Vorgang abgeschlossen. Der zeitliche Ablauf der einzelnen Vorgänge ist in Bild 7.1.2 dargestellt.

Das Auslesen des digitalen Wertes erfolgt mit einem Lesezugriff RD* auf die Adressen OFCH und OFDH. Mit OFCH werden Bit 1 und 2 ausgelesen. Liegen am Vergleicher J2 (74LS688) die Adressen OFCH oder OFDH an, so nimmt der Ausgang P=Q* (PIN 19) Low-Pegel an. An den drei Eingängen des J3 (74LS139) 1A,1B und 1G* (PIN 2,3 und 1) liegt dann Low-Pegel an und der Ausgang 1Y0 (PIN 4) geht auf logisch Null.

Dadurch werden B-Data nach A-Data im J5 (74LS245) durchgeschaltet (Low-pegel an PIN 19). Die CPU kann jetzt die Daten auslesen. Werden nun die Bit 3-10 ausgelesen, Adresse OFDH, so ändert sich nur das Adressbit A0. Damit wird an J3 (74LS132) der Ausgang 1Y1 (PIN 5) selektiert. An Pin 19 J6 (74LS245) liegt dann logisch Null und Bit 3-10 können ausgelesen werden.

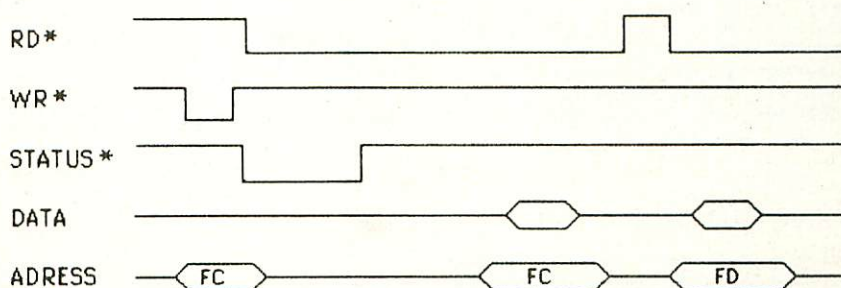
J5 (74LS245) übernimmt mit J7 (74LS132) noch eine andere Funktion. Der Status wird zugleich mit den MSB (Bit 1 und 2) an den Datenbus übergeben. Somit besteht die Möglichkeit den Status mit der Software auszutesten. Der Status wird von J8 an Pin 14 angezeigt. Dabei bedeutet High, daß der A/D Umsetzer die Wandlung beendet hat und Low, die Wandlung dauert noch an. Mit J7 (PIN 4,5 und 6) wird das Statussignal invertiert und an Pin 11 J5 weitergeleitet, wo es dann in positiver Logik zur Verfügung steht. Das invertierte Statussignal wird auch für den Start des Taktgenerators (J7,C19,R6) benötigt.

Der Sample and Hold Amplifier J1 (LF 398) wird mit einem Low-Signal an Pin 8 gestartet. An Pin 3 wird die analoge Eingangsspannung angelegt. Pin 5 J1 ist der Spannungsausgang des Amplifiers. Hier liegt die gewünschte analoge Eingangsspannung so lange an, bis der Stauseingang wieder High-Pegel annimmt.

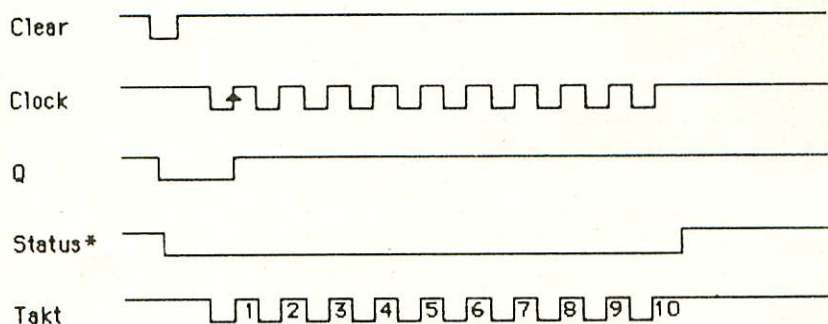
Die zeitliche Abhängigkeit der einzelnen Impulse ist dem Impulsiagramm zu entnehmen.

Impulsdiagramme

1. Starten und lesen in zeitlicher Abhängigkeit.



2. Startvorgang im Impulsdiagramm



8. Anwendungsbeispiele

Mit dem A/D Wandler können Wechselspannungen mit einer Frequenz bis zu 8 kHz erfasst werden. Die Beispielprogramme für den Z80- und den 68-Ausbau, dienen dazu die gemessene Wechselspannung auf dem Monitor sichtbar zu machen. Die Programm-Listings befinden sich im Anhang F.

9. Diverses

9.1 Erweiterungsmöglichkeit

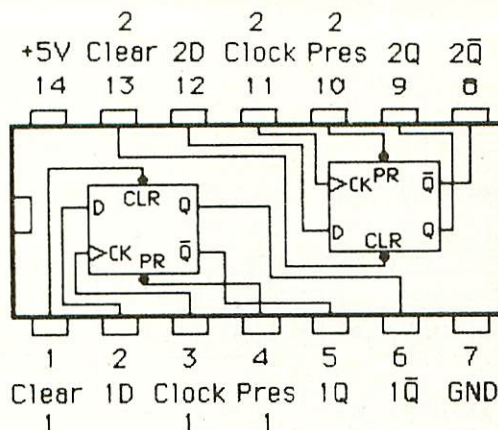
Die Baugruppe bietet die Möglichkeit den BUS mit -5V zu versorgen. Dazu wird Jumper 2 von 2 nach 1 gebrückt. Es ist aber darauf zu achten, daß die maximale Stromstärke nicht überschritten wird. Ebenso ist es möglich die -5 Volt Spannungsversorgung über den Bus zuzuführen. Dazu muß Jumper 2 von 2 nach 3 unterbrochen und von 1 nach 3 gebrückt werden. Außerdem ist ein Rasterfeld für eigene Erweiterungen vorhanden.

9.2 Ausblick

Korrekturen für dieses Handbuch werden in der Zeitschrift LOOP bekanntgegeben. Man sollte dann die fehlerhaften Stellen von Hand korrigieren.

7474

Zwei D-Flipflops mit Preset und Clear



Wahrheitstabelle:

Inputs				Outputs	
Preset	Clear	Clock	D	Q	$\bar{Q}$
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H*	H*
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q_0	$\bar{Q}_0$

Positive Logik

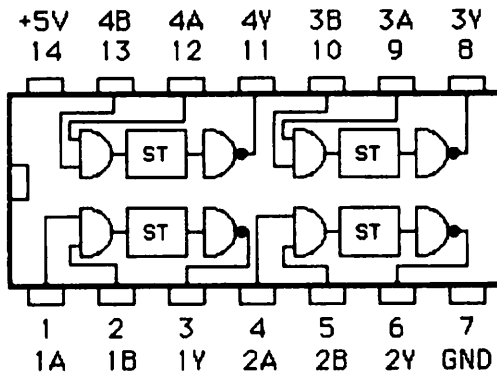
*Dieser Zustand ist nicht stabil; d.h. er bleibt nicht erhalten, wenn Preset und/oder Clear inaktiv (High) werden.

Typ. Impulsverzögerungszeit : 17 ns

Typ. Versorgungsstrom : 16 mA

74LS132

Vier NAND-Schmitt-Trigger mit je zwei Eingängen

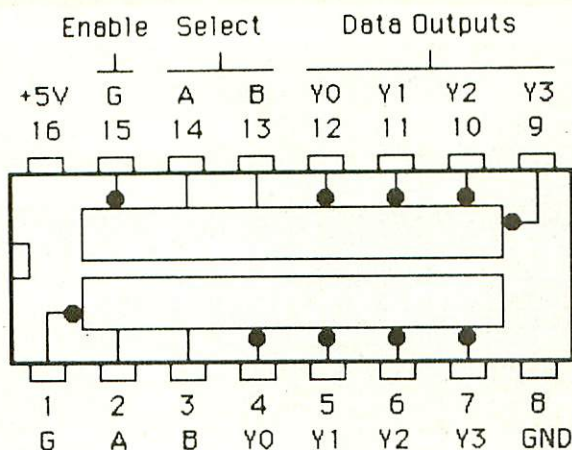


Typ. Versorgungsstrom : 20 mA

Typ. Impulsverzögerungszeit : 15 ns

74LS139

2 2-zu-4 Decoder/Demultiplexer



Logiktablelle:

INPUTS		OUTPUTS			
Enable	Select				
G	B A	Y0	Y1	Y2	Y3
H	x x	H	H	H	H
L	L L	L	H	H	H
L	L H	H	L	H	H
L	H L	H	H	L	H
L	H H	H	H	H	L

H = high level
L = low level
x = irrelevant

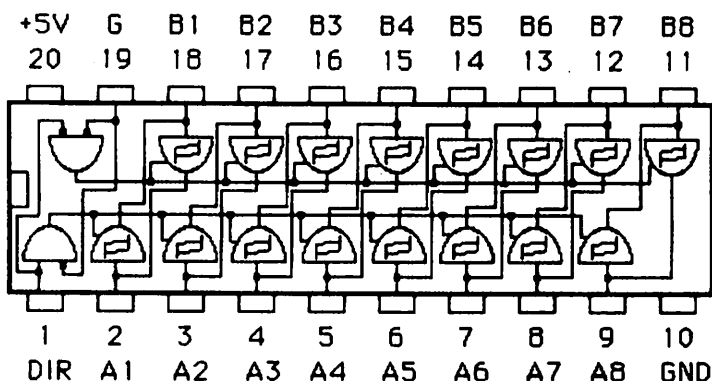
Typ. Impuls-
Verzögerungszeit: 20 ns

Typ. Versor-
gungsstrom: 7 mA

positive Logik:
siehe Tabelle

74LS245

Acht Bus-Transceiver (Tri-State)



Logiktablelle:

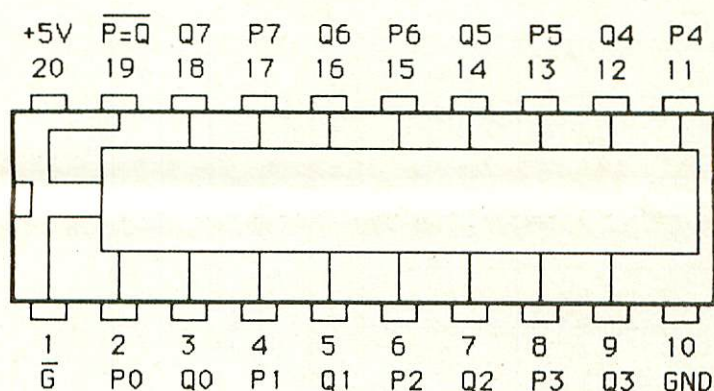
Enable G	Direktion DIR	Operation
L	L	B data to A Bus
L	H	A data to B Bus
H	X	Isolation

Typ. Impuls-
Verzögerungszeit: 8 ns

Typ. Versor-
gungsstrom: 62 mA

74LS688

8-Bit Größenvergleicher



Logiktablelle:

INPUT		OUTPUT
$\overline{G}$	P0, P1... P7 Q0, Q1... Q7	P=Q
H	X X	H
L	P0≠Q0, P1≠Q1... P7≠Q7	H
L	... PY≠QY ...	H
L	P0=Q0, P1=Q1... P7=Q7	L

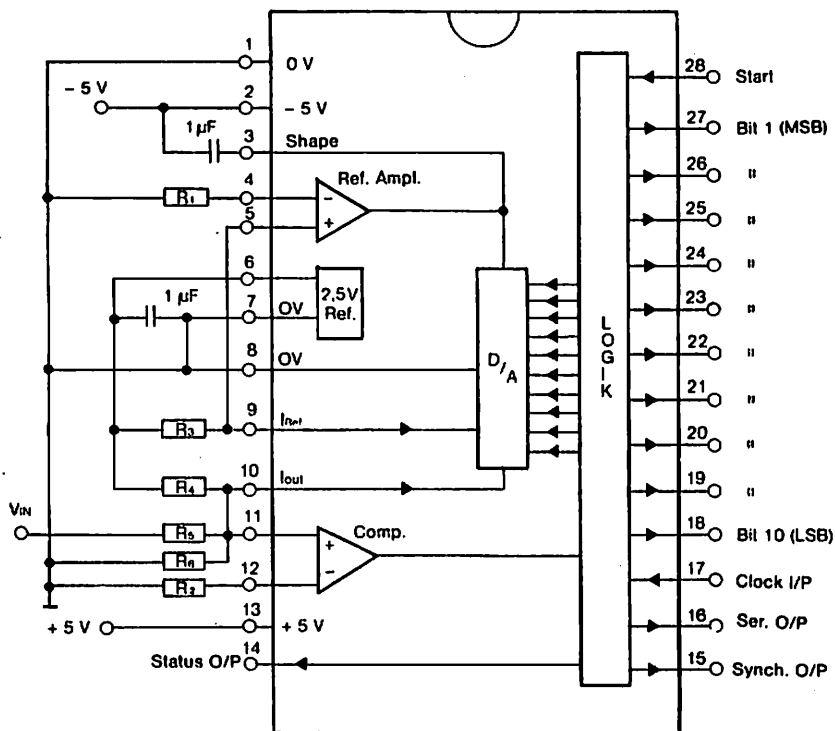
Typ. Versor-
gungsstrom: 40 mA

Typ. Impuls-
Verzögerungszeit: 15 ns

FERRANTI

10 Bit-A/D-Umsetzer ZN 432

Die ZN432-Serie benötigt 6 Widerstände und 2 Kondensatoren als Außenbeschaltung.



Analoge Eingangsspannung								
U _{Amas}	U _{Amin}	U _{Ref}	R ₁	R ₂	R ₃	R ₄	R ₅	R ₆
+ 2,5 V	- 2,5 V	2,5 V	5 k	1,25 k	5 k	2,5 k	2,5 k	∞
+ 2,5 V	- 2,5 V	5° V	10 k	1,25 k	10 k	5,0 k	2,5 k	5,0 k
+ 2,5 V	0 V	2,5 V	5 k	1,25 k	5 k	∞	1,25 k	∞
+ 5 V	0 V	2,5 V	5 k	1,25 k	5 k	∞	2,5 k	2,5 k
+ 4 V	- 2 V	2,5 V	5 k	1,25 k	5 k	3,75 k	3,0 k	5,0 k
+ 4 V	- 2 V	12° V	24 k	1,25 k	24 k	3,75 k	3,0 k	5,0 k
+ 10 V	- 10 V	2,5 V	5 k	1,25 k	5 k	2,5 k	10,0 k	3,33 k

* Externe Referenzspannung

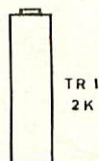
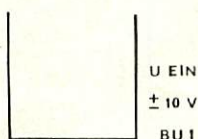
11. Literatur

11.1 Hinweis auf LOOP

In unserer Zeitschrift LOOP wird regelmäßig über neue Produkte und Änderungen bzw. Verbesserungen berichtet. Es ist für Sie von großem Vorteil, LOOP zu abonnieren, denn dadurch ist sichergestellt, daß Sie auch immer über die neuesten Informationen verfügen.

Ein LOOP-ABO können Sie bei jeder Bestellung mitbestellen...

Bestückungsplan

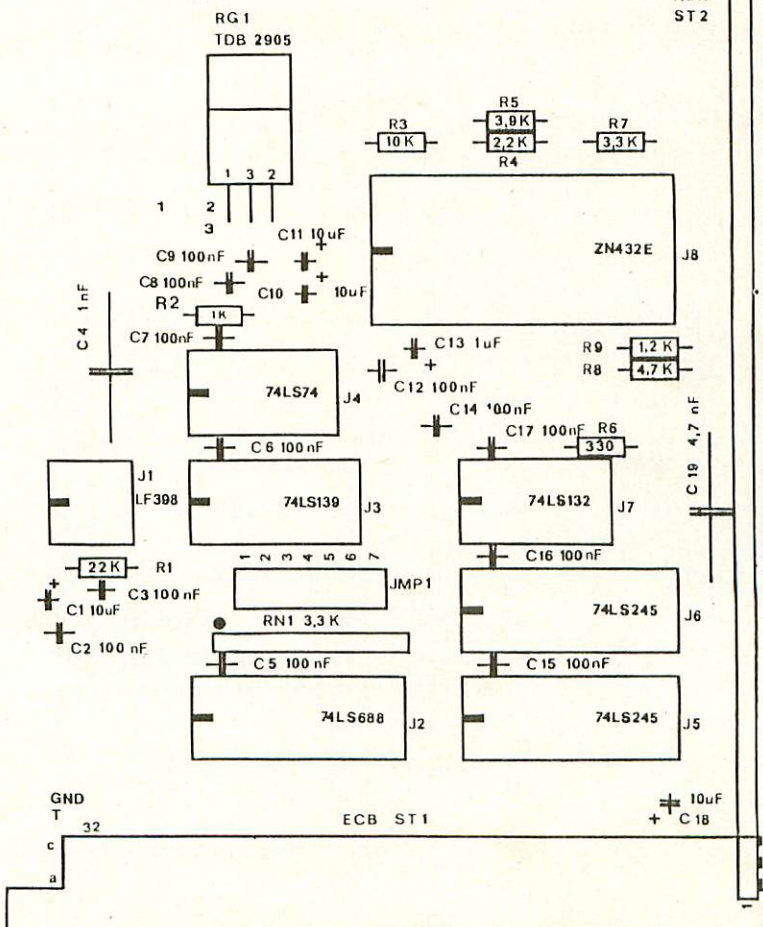


BAL.

GRAF ELEKTRONIK SYSTEME GMBH

A/D 10X1 r 4

GES © 1985 RDK

NDR
ST 2

Layout Bestückungsseite mit Bestückungsdruck

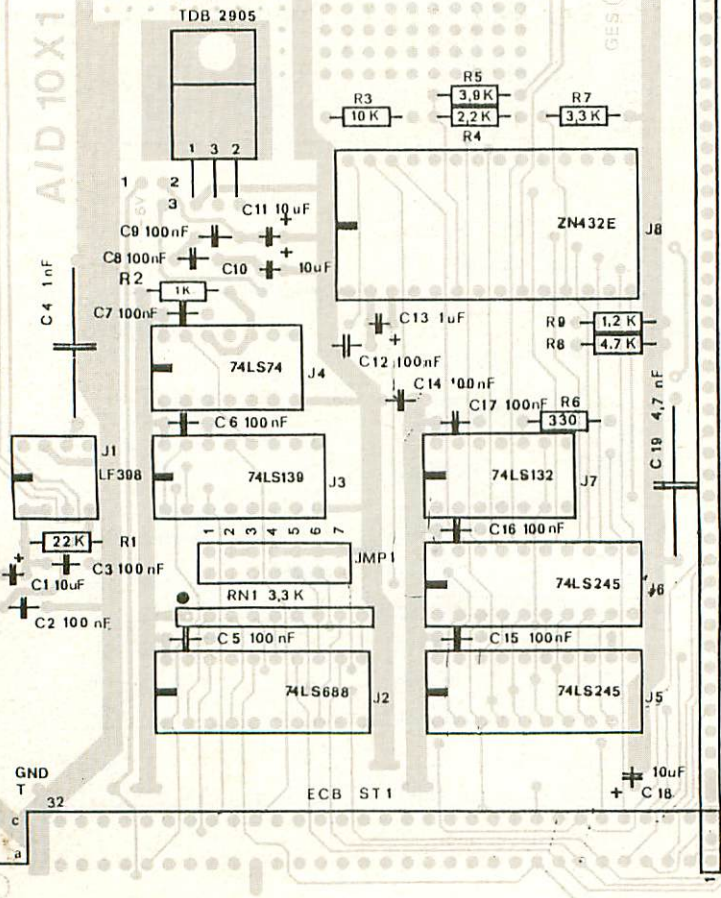
GRAF ELEKTRONIK SYSTEME GMBH

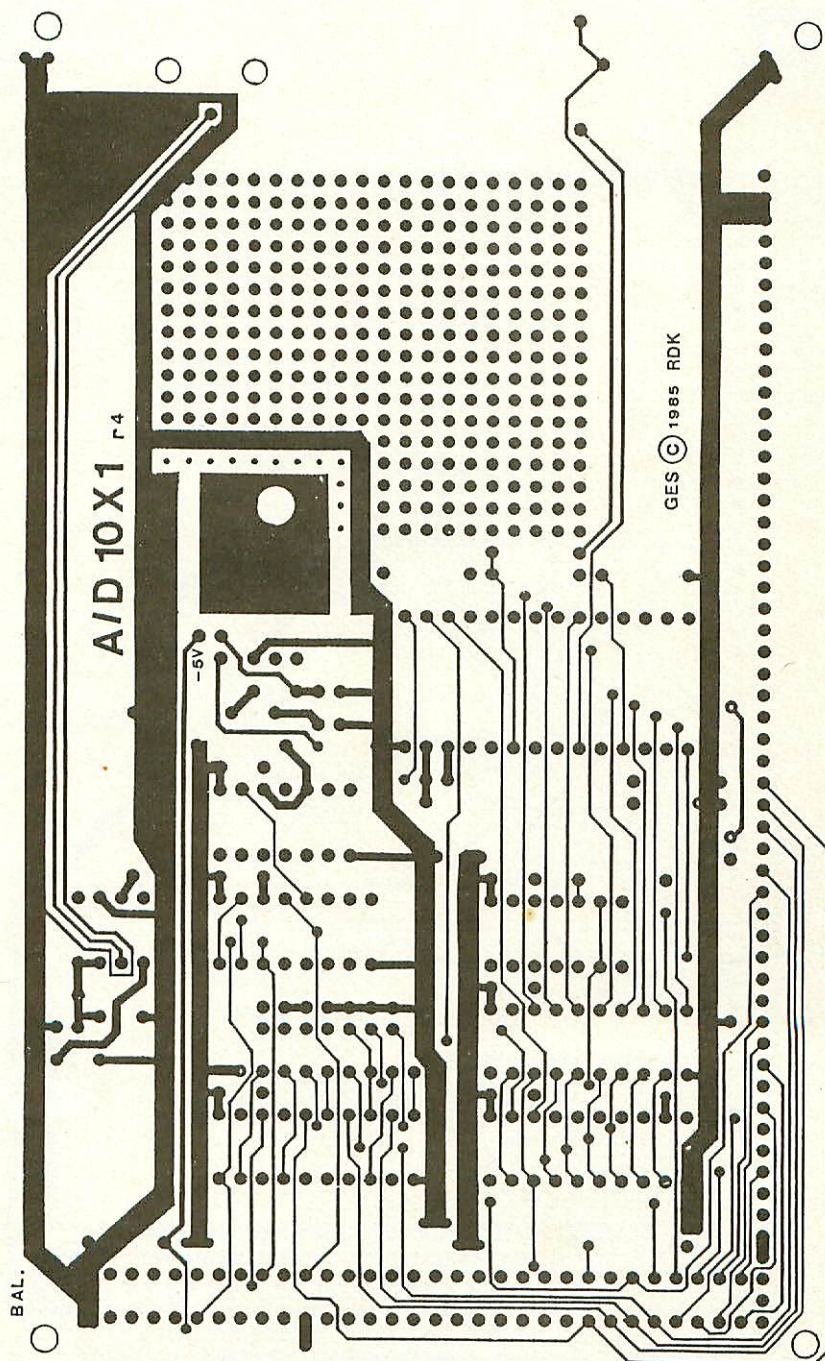
A/D 10X1 r4

GES © 1985 RDK

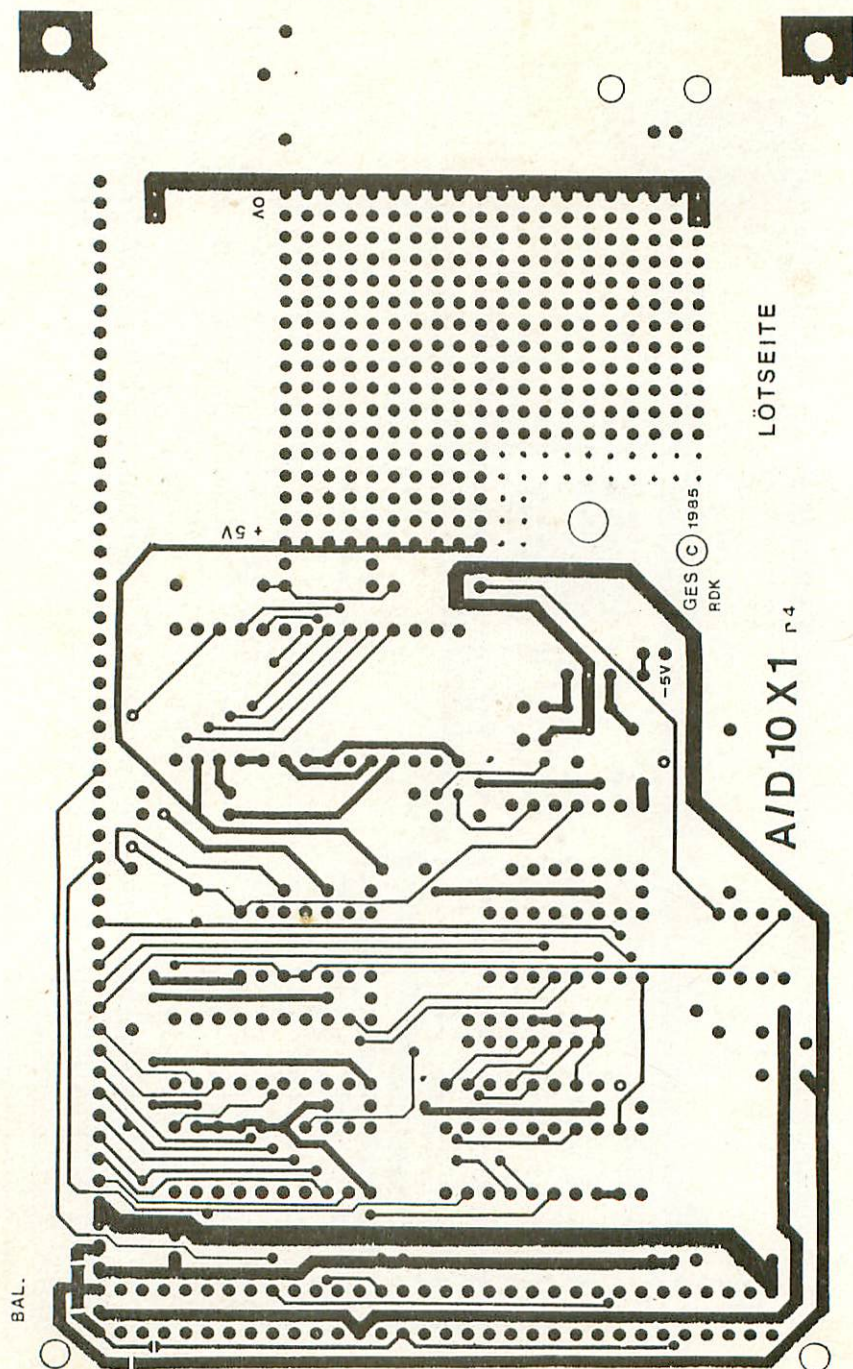
RG1
TDB 2905

GES © 1985 RDK

NDR
ST 2



Layout Lötseite



LÖTSEITE

BAL.

Anhang F: Programme

Alle Programme für die CPU Z80 greifen auf Routinen des Grundprogramms zurück. Sie müssen also das EPROM mit dem Grundprogramm verwenden.

Wenn Sie ZEAT verwenden, um die Programme für die CPU Z80 einzugeben und zu assemblieren, dann müssen Sie eine zweite ROA64 auf den Bus stecken, die Sie als Bank E adressieren. Sie müssen dann das EPROM mit dem Grundprogramm auf den Steckplatz 1, einen Speicher auf Adresse 2000H, einen auf Adresse 8000H und einen auf den letzten Steckplatz stecken. Nun können Sie die Programme mit ZEAT eingeben. Sie müssen den Programmen allerdings die Transport Routine voranstellen und nach dem Assemblieren RUN 100H eingeben. Wenn sich dann das FLOMON meldet, müssen Sie die Bank E auswählen (Taste 2 drücken) und danach können Sie das Programm starten.

```

;*****
;*
;*          TRANSPORT ROUTINE
;*
;* MIT DIESER KLEINEN ROUTINE IST ES MÖGLICH MIT DEM
;* ZEAT-BETRIEBSSYSTEM PROGRAMME ZU ERSTELLEN, WELCHE
;* AUF ROUTINEN DES GRUNDPROGRAMMS ZURÜCKGREIFEN.
;* NACH DEM ASSEMBLIEREN WIRD DAS GANZE PROGRAMM MIT
;* DEM BEFEHL "RUN 100H" AUF DIE BANK E KOPIERT, WO
;* SICH DAS EPROM MIT DEM GRUNDPROGRAMM BEFINDET.
;* DIE SPRUNGADRESSEN WERDEN VOM ASSEMBLER RICHTIG
;* BERECHNET, FALLS DER PROGRAMMSTART AB DER ADRESSE
;* 8800H (ORG 8800H) FESTGESETZT WIRD. SOLLTE DAS
;* PROGRAMM EINEN GRÖßEREN RAM-BEREICH ALS 10 KBYTE
;* BENÖTIGEN, SO MÜSSEN VOR DEM ASSEMBLIEREN MIT DEM
;* BEFEHL "PROFI ON" DIE GESCHÜTZTEN SYSTEMADRESSEN
;* FREIGEgeben WERDEN.
;* NACH DEM ABLAUF DES PROGRAMMS KEHRT MAN MIT RESET
;* ZUM FLOMON ZURÜCK UND WAHLT DEN MENÜPUNKT 2. ES
;* MELDET SICH DAS GRUNDPROGRAMM. DAS PROGRAMM KANN
;* NUN AB ADRESSE 8800H GESTARTET WERDEN.
;*
;*****
;
; SYSTEM EQU      00005H
;
;          DEFINITION FÜR SYSTEMVARIABLE
;
; WSTARTF EQU     00000H
;
;          DEFINITION DER VARIABLEN
;
; AB EQU          08800H      ; ANFANGSADRESSE IN
;                               ; DER QUELLBANK
; EA EQU          0EF00H      ; ENDADRESSE DES
;                               ; DATENBLOCKS
; AZ EQU          08800H      ; ANFANGSADRESSE IN
;                               ; DER ZIELBANK
; NQ EQU          00H         ; NUMMER DER
;                               ; QUELLBANK
; NZ EQU          0EH         ; NUMMER DER
;                               ; ZIELBANK
; FL EQU          0F05BH      ; FLOMON BANK-
;                               ; EINSPRUNG
;
;
;          ORG      0100H      ; DAS PROGRAMM
;                               ; BEGINNT
;                               ; BEI 0100H
;

```



```

LADEN:      LD      HL,AD      ;LADE ANFANGS-
                        ;ADRESSE
                        ;DER QUELLBANK
            LD      DE,AZ      ;LADE ANFANGS-
                        ;ADRESSE
                        ;DER ZIELBANK

TRANSPORT:  LD      C,NQ      ;LADE NAME DER
                        ;QUELLBANK
            LD      B,NZ      ;LADE NAME DER
                        ;ZIELBANK
            CALL    FL        ;RUFE BANK
            LD      BC,0080H   ;LADE BC,128D
                        ;DAS UNTERPROGRAMM
                        ;BANK VERSCHIEBT
                        ;DIE DATEN IN
                        ;128 BYTE BLÖCKEN

ADDITION:   EX      DE,HL      ;ADDITION
            ADD     HL,BC      ;DE + 128D
            EX      DE,HL
            ADD     HL,BC      ;ADDITION
                        ;HL + 128D
            LD      BC,EA      ;DATEN
            LD      A,B;       ;TRANSPORT
            XOR     H          ;ABGESCHLOSSEN?
            JP      NZ,TRANSPORT
            JP      0F01EH     ;FLOMON START

;
; * ACHTUNG: *
; * AUF DER JEWEILIGEN BANK MUSS VON ADRESSE F000 BIS *
; * FFFF AUF JEDEN FALL EIN RAM-SPEICHER SEIN, SONST *
; * WIRD EIN CARRY ALS ERGEBNIS GELIEFERT. *
; * *
; *****

```


Abgleich - Programm für das Einstiegspaket

```

:
:      TITLE  AD-WANDLER 10X1
:      *****
:
:      FRTHL  EQU  0001BH      :HEX ZÄHLEN
:      ANZELUE EQU  0000BH      :AUSGEBEN
:      CLEAR  EQU  0003BH      :ANZEIGE
:                                     :LÖSCHEN
:
:      ORG    B100H
:
:      START: CALL  LESEN
:
:      B103  CD 33 00          :CALL CLEAR
:
:      B106  CD 09 00          :CALL ANZEIGE
:
:      B109  2A 00 84          LD  HL, (8400H)
:
:      B10C  DD 21 00 80          LD  1X, 8000H
:      B110  CD 1B 00          CALL FRTHL
:      B113  01 05 00          LD  BC, 0005H
:
:      B116  CD 09 00          CALL ANZEIGE
:      B119  0B                DEC  BC
:
:      B11A  78                LD  A,B
:      B11B  B1                OR  C,B
:      B11C  C2 16 B1          JP  NZ, WART
:      B11F  C3 00 B1          JP  START
:
:      LESEN: LD  1X, 8400H
:      B122  DD 21 00 B4          LD  A, 0FCH
:      B126  3E FC                OUT  (OFCH), A
:      B12B  D3 FC                OUT
:
:      LESENMB: IN  A, (OFCH)
:      B12A  DB FC                IN  A, (OFCH)
:
:      LD  0R, (1X+01H), A
:      B12C  DD 77 01          LD  0R, A
:      B12F  B7                JP  M, LESENMB
:      B130  FA 2A B1          JP  M, LESENMB
:
:      LESENFB: IN  A, (OFCH)
:      B132  DB FD                IN  A, (OFCH)
:      B135  DD 77 00          LD  0R, (1X+00H), A
:      B138  C9                RPT
:
:      0009 ANZEIGE
:      B100 START
:      B122 LESEN
:      B12A LESENMB

```

no fatal error(s)

SUM=190F
CRC=5FC0

Scop - Programm für CPU 68008 (RDK)

```

*****
:      * A/D UMSETZER SCOP 1.0 *
:      *****
:      ORG    14500
:      START: JSR  A0LSCHREIBEN * BILDSCHIRM LÖSCHEN
:      LEA RUPP1, A0          * UND ALLE BUFFER
:      BSR CLEAR
:      LEA BUFFER2, A0
:      BSR CLEAR
:      LEA BUFFER3, A0
:      BSR CLEAR
:      LEA BUFFER4, A0
:      BSR CLEAR
:      CLR D0
:      CLR D1
:      JSR $SETFLIP
:      LEA RUPP1, A1
:      LEA RUPP2, A2
:      LEA RUPP3, A3
:      LEA RUPP4, A4
:      *
:      MOVE W0, VIEW          * MIT ZWEI BILDSCHIRN ARBEITEN
:      MOVE #1, WRT
:      *
:      LOOP: MOVE VIEW, D1
:      LEA WRT, D1
:      JSR ANWARTEN
:      JSR ANWARTEN
:      MOVEAL A1, A0          * BILDSCHIRN ANWAHLEN
:      BSR FILL              * WERTE EINLESEN
:      MOVEAL A3, A0
:      BSR SERAFEN
:      BSR AUSGABE
:      MOVEAL A1, A0          * ALTE INFORMATION LÖSCHEN
:      BSR ANWAHLEN
:      BSR AUSGABE
:      EXG A4, A1              * NEUE AUSGEBEN
:      EXG A4, A2
:      EXG A4, A3
:      FOR #1, VIEW
:      EOR #1, WRT
:      JSR WRTST
:      RPT LOOP
:      *
:      AUSGABE: MOVEAL A0, -(A7)
:      CLR D2
:      MOVE B, (A0), D2
:      CLR D1
:      JSR $MOVETO
:      MOVE #128-1, D3
:      MOVE B, (A0)+, D2
:      JSR $DRAWDOT
:      ADD #4, D1
:      DBRA D3, LPA
:      MOVEAL A7, A0
:      RTS

```

Abgleich - Programm für die CPU 68008

```
FILL: MOVEM.L A0,-(A7)
      LPP: MOVE #128-1,A3
          CLR D0
          JSR @GETABDIO
          ASR.W #7,D0
          BSR.D @GETABDIO
          DERRA DS.L FFB
          MOVEM.L (A7),A0
          RTS
CLEAR: MOVE #512-1,D5
      CLR.B (A0)
      DERRA DS.L FFB
          RTS
VIEW: DC.W 0
      WRTT: DC.W 0
          RUPTR: DS.B 512
          BUFFERS DS.B 512
          BUFFERS DS.B 512
          BUFFERS DS.B 512
```

[illegible]

Scop - Programm für CPU Z 80

AND UNSETTER	10 x 1	Scop - Programm	TITLE	AND UNSETTER	10 x 1

[illegible][illegible]

[illegible]

A/D UNSETTER 10 x 1

PAGE 18

A/D UNSETTER 10 x 1

PAGE 17

A/D UNSETTER 10 x 1

2912 13 13 28	LO	UNCL-A	0039 CFI	0037 CITE	2787 42015
2916 FI	POP	AF	0038 C-4ALL	0038 M210	2806 C02
2917 FI	POP	AF	0038 M210	0038 M211	2816 C03
2918 06 31	LO	C,31H	0046 WHITE	8820 DEL	2826 C04
2919 04 48 27	CP	C	8822 SEL	8824 STINE	2837 4204
291E 0C	INC	C	8826 REV	8826 REN	2847 4205
2919 04 48 27	CP	C	8824 MC	882C KC	2857 C06
291E 0C	INC	C	882C IC	882D LC	2867 LO8509
2919 04 48 27	CP	C	8826 CFI	882C CFI	2889 C0808H
2923 0C	INC	C	882C CFI	882D CFI	2904 18201
2923 0C	INC	C	882C CFI	882D CFI	294C 18201
2924 89	CP	C	882C CFI	882D CFI	
2925 04 1E 28	CP	C	0007 MULTPL	2003 ANKNS	
2928 0C	INC	C	0007 S180T	2021 H26PROGRAM	
2929 89	CP	C	2041 L2EEN	2046 AUSLEN	88 1441 870704
292A 04 41 28	CP	C	204C L2EEN59	2022 L2EEN59	
292B 0C	INC	C	200E AUSLEN	204E STARTM	SUM-202A
292C 89	CP	C	2074 KETTER	204E STARTM	CRP-017A
292D 04 51 20	CP	C	2081 M210	2046 M210	
292E 0C	INC	C	2081 M210	2046 M210	
292F 89	CP	C	2081 M210	2046 M210	
292G 04 77 28	CP	C	2081 M210	2046 M210	
292H 0C	INC	C	2081 M210	2046 M210	
292I 89	CP	C	2081 M210	2046 M210	
292J 04 77 28	CP	C	2081 M210	2046 M210	
292K 0C	INC	C	2081 M210	2046 M210	
292L 89	CP	C	2081 M210	2046 M210	
292M 04 77 28	CP	C	2081 M210	2046 M210	
292N 0C	INC	C	2081 M210	2046 M210	
292O 89	CP	C	2081 M210	2046 M210	
292P 04 77 28	CP	C	2081 M210	2046 M210	
292Q 0C	INC	C	2081 M210	2046 M210	
292R 89	CP	C	2081 M210	2046 M210	
292S 04 77 28	CP	C	2081 M210	2046 M210	
292T 0C	INC	C	2081 M210	2046 M210	
292U 89	CP	C	2081 M210	2046 M210	
292V 04 77 28	CP	C	2081 M210	2046 M210	
292W 0C	INC	C	2081 M210	2046 M210	
292X 89	CP	C	2081 M210	2046 M210	
292Y 04 77 28	CP	C	2081 M210	2046 M210	
292Z 0C	INC	C	2081 M210	2046 M210	
292A 89	CP	C	2081 M210	2046 M210	
292B 04 77 28	CP	C	2081 M210	2046 M210	
292C 0C	INC	C	2081 M210	2046 M210	
292D 89	CP	C	2081 M210	2046 M210	
292E 04 77 28	CP	C	2081 M210	2046 M210	
292F 0C	INC	C	2081 M210	2046 M210	
292G 89	CP	C	2081 M210	2046 M210	
292H 04 77 28	CP	C	2081 M210	2046 M210	
292I 0C	INC	C	2081 M210	2046 M210	
292J 89	CP	C	2081 M210	2046 M210	
292K 04 77 28	CP	C	2081 M210	2046 M210	
292L 0C	INC	C	2081 M210	2046 M210	
292M 89	CP	C	2081 M210	2046 M210	
292N 04 77 28	CP	C	2081 M210	2046 M210	
292O 0C	INC	C	2081 M210	2046 M210	
292P 89	CP	C	2081 M210	2046 M210	
292Q 04 77 28	CP	C	2081 M210	2046 M210	
292R 0C	INC	C	2081 M210	2046 M210	
292S 89	CP	C	2081 M210	2046 M210	
292T 04 77 28	CP	C	2081 M210	2046 M210	
292U 0C	INC	C	2081 M210	2046 M210	
292V 89	CP	C	2081 M210	2046 M210	
292W 04 77 28	CP	C	2081 M210	2046 M210	
292X 0C	INC	C	2081 M210	2046 M210	
292Y 89	CP	C	2081 M210	2046 M210	
292Z 04 77 28	CP	C	2081 M210	2046 M210	
292A 0C	INC	C	2081 M210	2046 M210	
292B 89	CP	C	2081 M210	2046 M210	
292C 04 77 28	CP	C	2081 M210	2046 M210	
292D 0C	INC	C	2081 M210	2046 M210	
292E 89	CP	C	2081 M210	2046 M210	
292F 04 77 28	CP	C	2081 M210	2046 M210	
292G 0C	INC	C	2081 M210	2046 M210	
292H 89	CP	C	2081 M210	2046 M210	
292I 04 77 28	CP	C	2081 M210	2046 M210	
292J 0C	INC	C	2081 M210	2046 M210	
292K 89	CP	C	2081 M210	2046 M210	
292L 04 77 28	CP	C	2081 M210	2046 M210	
292M 0C	INC	C	2081 M210	2046 M210	
292N 89	CP	C	2081 M210	2046 M210	
292O 04 77 28	CP	C	2081 M210	2046 M210	
292P 0C	INC	C	2081 M210	2046 M210	
292Q 89	CP	C	2081 M210	2046 M210	
292R 04 77 28	CP	C	2081 M210	2046 M210	
292S 0C	INC	C	2081 M210	2046 M210	
292T 89	CP	C	2081 M210	2046 M210	
292U 04 77 28	CP	C	2081 M210	2046 M210	
292V 0C	INC	C	2081 M210	2046 M210	
292W 89	CP	C	2081 M210	2046 M210	
292X 04 77 28	CP	C	2081 M210	2046 M210	
292Y 0C	INC	C	2081 M210	2046 M210	
292Z 89	CP	C	2081 M210	2046 M210	
292A 04 77 28	CP	C	2081 M210	2046 M210	
292B 0C	INC	C	2081 M210	2046 M210	
292C 89	CP	C	2081 M210	2046 M210	
292D 04 77 28	CP	C	2081 M210	2046 M210	
292E 0C	INC	C	2081 M210	2046 M210	
292F 89	CP	C	2081 M210	2046 M210	
292G 04 77 28	CP	C	2081 M210	2046 M210	
292H 0C	INC	C	2081 M210	2046 M210	
292I 89	CP	C	2081 M210	2046 M210	
292J 04 77 28	CP	C	2081 M210	2046 M210	
292K 0C	INC	C	2081 M210	2046 M210	
292L 89	CP	C	2081 M210	2046 M210	
292M 04 77 28	CP	C	2081 M210	2046 M210	
292N 0C	INC	C	2081 M210	2046 M210	
292O 89	CP	C	2081 M210	2046 M210	
292P 04 77 28	CP	C	2081 M210	2046 M210	
292Q 0C	INC	C	2081 M210	2046 M210	
292R 89	CP	C	2081 M210	2046 M210	
292S 04 77 28	CP	C	2081 M210	2046 M210	
292T 0C	INC	C	2081 M210	2046 M210	
292U 89	CP	C	2081 M210	2046 M210	
292V 04 77 28	CP	C	2081 M210	2046 M210	
292W 0C	INC	C	2081 M210	2046 M210	
292X 89	CP	C	2081 M210	2046 M210	
292Y 04 77 28	CP	C	2081 M210	2046 M210	
292Z 0C	INC	C	2081 M210	2046 M210	
292A 89	CP	C	2081 M210	2046 M210	
292B 04 77 28	CP	C	2081 M210	2046 M210	
292C 0C	INC	C	2081 M210	2046 M210	
292D 89	CP	C	2081 M210	2046 M210	
292E 04 77 28	CP	C	2081 M210	2046 M210	
292F 0C	INC	C	2081 M210	2046 M210	
292G 89	CP	C	2081 M210	2046 M210	
292H 04 77 28	CP	C	2081 M210	2046 M210	
292I 0C	INC	C	2081 M210	2046 M210	
292J 89	CP	C	2081 M210	2046 M210	
292K 04 77 28	CP	C	2081 M210	2046 M210	
292L 0C	INC	C	2081 M210	2046 M210	
292M 89	CP	C	2081 M210	2046 M210	
292N 04 77 28	CP	C	2081 M210	2046 M210	
292O 0C	INC	C	2081 M210	2046 M210	
292P 89	CP	C	2081 M210	2046 M210	
292Q 04 77 28	CP	C	2081 M210	2046 M210	
292R 0C	INC	C	2081 M210	2046 M210	
292S 89	CP	C	2081 M210	2046 M210	
292T 04 77 28	CP	C	2081 M210	2046 M210	
292U 0C	INC	C	2081 M210	2046 M210	
292V 89	CP	C	2081 M210	2046 M210	
292W 04 77 28	CP	C	2081 M210	2046 M210	
292X 0C	INC	C	2081 M210	2046 M210	
292Y 89	CP	C	2081 M210	2046 M210	
292Z 04 77 28	CP	C	2081 M210	2046 M210	
292A 0C	INC	C	2081 M210	2046 M210	
292B 89	CP	C	2081 M210	2046 M210	
292C 04 77 28	CP	C	2081 M210	2046 M210	
292D 0C	INC	C	2081 M210	2046 M210	
292E 89	CP	C	2081 M210	2046 M210	
292F 04 77 28	CP	C	2081 M210	2046 M210	
292G 0C	INC	C	2081 M210	2046 M210	
292H 89	CP	C	2081 M210	2046 M210	
292I 04 77 28	CP	C	2081 M210	2046 M210	
292J 0C	INC	C	2081 M210	2046 M210	
292K 89	CP	C	2081 M210	2046 M210	
292L 04 77 28	CP	C	2081 M210	2046 M210	
292M 0C	INC	C	2081 M210	2046 M210	
292N 89	CP	C	2081 M210	2046 M210	
292O 04 77 28	CP	C	2081 M210	2046 M210	
292P 0C	INC	C	2081 M210	2046 M210	
292Q 89	CP	C	2081 M210	2046 M210	
292R 04 77 28	CP	C	2081 M210	2046 M210	
292S 0C	INC	C	2081 M210	2046 M210	
292T 89	CP	C	2081 M210	2046 M210	
292U 04 77 28	CP	C	2081 M210	2046 M210	
292V 0C	INC	C	2081 M210	2046 M210	
292W 89	CP	C	2081 M210	2046 M210	
292X 04 77 28	CP	C	2081 M210	2046 M210	
292Y 0C	INC	C	2081 M210	2046 M210	
292Z 89	CP	C	2081 M210	2046 M210	
292A 04 77 28	CP	C	2081 M210	2046 M210	
292B 0C	INC	C	2081 M210	2046 M210	
292C 89	CP	C	2081 M210	2046 M210	
292D 04 77 28	CP	C	2081 M210	2046 M210	
292E 0C	INC	C	2081 M210	2046 M210	
292F 89	CP	C	2081 M210	2046 M210	

Graf Elektronik Systeme GmbH

Magnusstraße 13 · Postfach 1610
8960 Kempten (Allgäu)
Telefon: (08 31) 62 11
Teletex: 831804 = GRAF
Telex: 17 831804 = GRAF
Datentelefon: (08 31) 6 93 30

Filiale Hamburg

Ehrenbergstraße 56
2000 Hamburg 50
Telefon: (0 40) 38 81 51

Filiale München:

Georgenstraße 61
8000 München 40
Telefon: (0 89) 2 71 58 58

Öffnungszeiten der Filialen:

Montag – Freitag
10.00 – 12.00 Uhr, 13.00 – 18.00 Uhr
Samstag 10.00 – 14.00 Uhr

Verkauf:

Computervilla
Ludwigstraße 18b
(bei Möbel-Krügel)
8960 Kempten-Sankt Mang

Öffnungszeiten:

Montag – Freitag
10.00 – 12.00 Uhr, 13.00 – 18.00 Uhr
langer Samstag 10.00 – 14.00 Uhr

