



NDRKOPP & IBMKOPP

**Die Koppelbaugruppen für die
Koppelung zwischen IBM & NDR-
bzw. IBM & ECB- Systemen**

Graf Elektronik Systeme GmbH



1. Einführung	
1.1 Zum NDR-Computer	3
1.2 Zum IBM-Computer	3
1.3 Weshalb die Koppelung zwischen dem NDR- und dem NDR-Computer	3
1.4 Wie setzt man die Baugruppen ein	4
2. Technische Daten	4
3. Prinzipbeschreibung	
3.1 Wie funktionieren die Baugruppen prinzipiell	5
3.2 Prinzipielles zur Software	6
4. Aufbauanleitung	
4.1 CMOS-Warnung	6
4.2 Stückliste NDRKOPP	7
4.3 Stückliste IBMKOPP	7
4.3 Aufbau Schritt für Schritt	8
5. Testanleitung	
5.1 Erste Prüfung ohne ICs	10
5.2 Test in gekoppelter Version mit anderen Baugruppen	10
6. Fehlersuchanleitung	
6.1 Mögliche Fehler und ihre Behebung	11
7. Schaltungsbeschreibung	
7.1 Funktionsbeschreibung der Schaltung	13
7.2 Der Monitorumschaltblock	14
7.3 Verschiedene Timingdiagramme	14
8. Anwendungsbeispiele mit Turbo-Pascal	
8.1 Ansteuerung der IOE 2	15
8.2 Verwendung von FLOMON-Routinen vom IBM aus	18
9. Diverses	
9.1 Ausblick	19
9.2 Kritik	19
10. Unterlagen zu den verwendeten ICs	
10.1 TTL-ICs	20
11. Literatur	
11.1 Die Zeitschrift LOOP	22
11.2 Empfohlene Fachbücher	22
Anhang A: Schaltplan IBMKOPP	23
Anhang B: Schaltplan NDRKOPP & Belegungsplan Flachbandkabel	24
Anhang C: Beschreibung der PALs	25
Anhang D: Bestückungspläne IBMKOPP & NDRKOPP	26
Anhang E: Layout IBMKOPP	27
Anhang F: Layout NDRKOPP	28
Hinweis: IBM ist ein eingetragenes Warenzeichen der International Business Machines INC.	

ACHTUNG!

Änderungsblatt für dieses Handbuch

Leider haben sich noch einige Änderungen während des Druckes dieses Handbuches ergeben, die jedoch nicht allzu gravierend sind, sodaß es uns möglich ist, diese Änderungen auf diesem Blatt zusammenzufassen.

Da bei einigen Fremdherstellern der von den Koppelbaugruppen verwendete Speicherbereich von DC000h bis EFFFFh mit ihrem BIOS belegt ist, wurde dieser Speicherbereich auf die Adressen CC000h bis DFFFFh verschoben. Desweiteren wird ein optionaler Nachrüstsatz für sehr schnelle IBM-Nachbauten angeboten (siehe unter Anhang H). Hier nun die genauen Stellen im Handbuch, an denen sich Änderungen ergeben haben.

- Seite 3: Unter Kapitel 1.3 wird der Speicher- und I/O-Bereich der Koppelbaugruppe noch mit den alten Adressen E0000h - EFFFFh sowie DC000h - DFFFFh erwähnt. Diese Adressen ändern sich auf die neuen Werte ab: Für den Speicherbereich gelten die Adressen D0000h bis DFFFFh; für den I/O-Bereich gilt CC000h bis CFFFFh.
- Seite 5: Unter Kapitel 3.1 werden nochmals diese Speicher- und I/O-Bereiche erwähnt und müssen ebenfalls auf die obigen neuen Werte abgeändert werden.
- Seite 6: Der dort graphisch gezeigte alte Speicherbereich verschiebt sich auf die neuen Anfangs- und Endwerte. Dies ist in der unten gezeigten Graphik einzusehen.
- Seite 11: Unter Punkt 6.1.3 wird nach den verwendeten Adressen bei einem IBM-Nachbau gefragt. Diese Adressen müssen CC00h bis DFFFFh lauten.
- Seite 15: In dem Turbo-Pascal-Programm zur Ansteuerung von LEDs müssen die dort verwendeten Adressen dc00 auf cc00 abgeändert werden. Dies betrifft die vier Zeilen 4, 5, 7 und 8.
- Seite 18: In dem dort abgedruckten Programm in Turbo-Pascal muß die Adresse e000 in Zeile 7 und 9 auf die Adresse d000 abgeändert werden.
- Seite 25: (Anhang C: Beschreibung der PALs). Hier ergeben sich neue PAL-Gleichungen (siehe unter Anhang G)

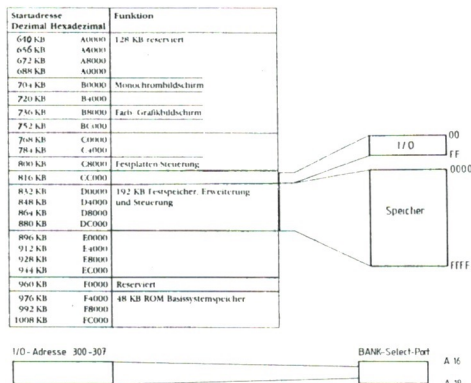


Abb.: neuer Speicherbereich IBM <---> NDR (ersetzt Abb. 2, Seite 6)

1. Einführung

1.1 Zum NDR-Computer

Der NDR-Computer wird in der Fernsehserie "Computer Modular - Schritt für Schritt" aufgebaut, erklärt und in Betrieb genommen. Diese Serie wird vom Norddeutschen Rundfunk und vom Bayerischen Fernsehen ausgestrahlt. Es werden bald auch die Regionalsender anderer Bundesländer die Sendung in ihr Programm aufnehmen.

Zur Serie gibt es einige Begleitmaterialien; es ist daher nicht unbedingt notwendig, die Fernsehserie gesehen zu haben, um den NDR-Computer zu bauen und zu begreifen. Unter Kapitel 11.2 auf Seite 22 ist auf entsprechende Fachbücher verwiesen, die sich speziell mit dem NDR-Computer beschäftigen.

1.2 Zum IBM-Computer

Nunmehr seit etlichen Jahren zeigt sich mehr und mehr die Tendenz, daß sich IBM mit seinen Computern auf dem Personal-Computer-Sektor einen regelrechten Industriestandard geschaffen hat. Selbst große deutsche Konzerne konnten sich mit ihren "fast"-kompatiblen IBM-Nachbauten nicht durchsetzen und bauen heute 100%-Nachbauten dieser Geräte. Die schier unerschöpfliche Auswahl an verfügbaren Programmen und die große Anzahl an Anbietern von Nachbauten haben dazu geführt, daß sich heute der ganze PC-Markt nach dem IBM-Standard richtet.

1.3 Weshalb die Koppelung zwischen dem NDR- und dem IBM-Computer?

Um IBM-kompatibel zu werden, gab es verschiedene Möglichkeiten; es bot sich an, für den NDR-Computer eine weitere CPU-Karte (8088 oder 80286) zu entwickeln und das DOS-Betriebssystem zu implementieren. Da jedoch ein großer Teil der Software direkt zum Beispiel für den Kopierschutz auf den Festplatten-Controller zugreift, hätte diese Version der Kompatibilität nicht befriedigt.

Daher fiel die Entscheidung auf eine Buskoppelung der beiden Computer. Für jeden Rechner entstand eine eigene Baugruppe: die NDRKOPP und die IBMKOPP. Diese Baugruppen sind über ein 50poliges Flachbandkabel miteinander verbunden, über welches sämtliche notwendigen Signale geführt werden.

So wurde der Speicherbereich des NDR (von 0000h bis FFFFh) als ein Teil des IBM-Speichers abgebildet. Der Bereich, der hierfür ausgewählt wurde (E0000h - EFFFFh), wird beim Original-IBM nicht verwendet, ist jedoch für einen 192kByte Festspeicherbereich vorgesehen. Ebenso wurde der I/O-Bereich des NDR in dem angrenzenden Bereich von DC000h bis DFFFFh übertragen. Es ist daher gut möglich, daß es bei der Verwendung von IBM-Nachbauten zu Schwierigkeiten kommt, da dieser Speicherbereich vom jeweiligen Fremdhersteller eventuell bereits belegt wurde.

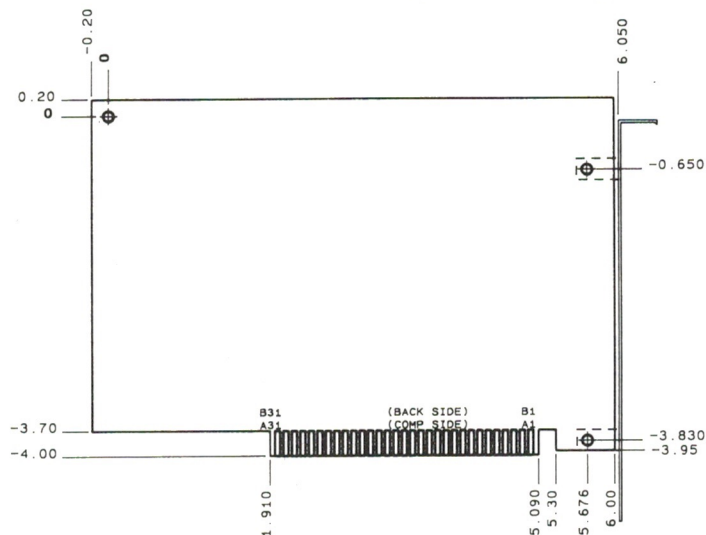
1.4 Wie setzt man die Baugruppen ein?

Für das Einsatzgebiet der Koppelung beider Computer ergeben sich vielseitige Möglichkeiten. So ist zum Beispiel ein Parallelrechnerbetrieb zwischen NDR und IBM denkbar. Es kann aber genauso nur auf die reichliche Hardware des NDR zugegriffen werden, da der Betrieb ohne CPU auf dem NDR problemlos möglich ist. Es ist beispielsweise die Verwendung der A/D-Wandlerbaugruppen mit Rechneraufbereitung der Meßwerte denkbar, sodaß dem IBM nur noch die bereits aufgearbeiteten Daten übergeben werden. In der Zwischenzeit hat der IBM genügend Zeit, andere an ihn gestellte Aufgaben zu erledigen. Es wird jedoch immer nur diese Richtung des Master-Slave-Verfahrens möglich sein. Es ist also nicht möglich, vom NDR aus auf die Hardware des IBM zuzugreifen.

Bei der Möglichkeit, jede denkbare Konfiguration aufzubauen, sind jedoch Grenzen gesetzt. Beim IBM ergeben sich hier keine Schwierigkeiten, es sei denn, daß ein IBM-Nachbau verwendet wird, bei dem der NDR-Speicherbereich bereits belegt ist. Es kann sowohl ein XT oder PC als auch ein AT problemlos betrieben werden. Beim NDR zeigen sich allerdings andere Einschränkungen: es ist lediglich der Betrieb von DMA-fähigen Prozessorkarten möglich. So kann bis jetzt lediglich die SBC 3, die CPU Z80 mit BANKBOOT und die CPU 68020 betrieben werden. Für neue Ausgaben der anderen Prozessorkarten soll die Möglichkeit der DMA-Fähigkeiten für die Zukunft jedoch vorgesehen werden.

2. Technische Daten

Betriebsspannung : + 5V
 Stromaufnahme IBMKOPP: 260 mA
 NDRKOPP: 510 mA
 Busformat NDR: 54polig
 IBM: AT-Bus
 Leiterplattenformat : 160 mm * 100 mm bei der NDRKOPP
 bei der IBMKOPP gelten die folgende Maße in Inch



3. Prinzipbeschreibung

Vereinbarung: Die in den Abbildungen verwendeten Signalbezeichnungen werden wie üblich mit einem Querstrich über der Bezeichnung gekennzeichnet. Dieser Querstrich bedeutet, daß das Signal "Low"-aktiv ist, also seine Funktion erfüllt, wenn die Leitung Null-Pegel hat. Im Text ist die Darstellung mit dem Querstrich über dem Signalnamen leider nicht möglich; die "Low-Aktivität" wird mit einem vorangestellten "/" kenntlich gemacht, also z.B. /RD und /WR.

3.1 Wie funktionieren die Baugruppen prinzipiell?

Abbildung 1 zeigt den Blockschaftplan beider Baugruppen. Sämtliche Signale auf der Baugruppe sind gepuffert. Die Ansteuerlogik der Baugruppen wird jeweils durch ein PAL erzeugt. Die Logik dieser PALs ist in dem späteren Kapitel 7.1.3 auf Seite 13 und im Anhang C auf Seite 25 beschrieben. Wie aus dem Blockschaftbild auch zu erkennen ist, geht die Hauptrichtung der Signale vom IBM zum NDR. Lediglich die Datenleitungen können auch bidirektional geschaltet werden. Ebenso wird das Signal I/O Ready zum IBM hin verstärkt.

Durch den speziellen Aufbau der Steuerlogik ist eine echte Parallelansteuerung des NDRs möglich. Der Speicher des NDR-Computers verhält sich zu IBM wie der Speicherbereich von E0000h bis EFFFFh. Außerdem sind die I/O-Adressen im Bereich von DC000h bis DFFFFh abgebildet. Um beim NDR aber auch einen größeren Speicherbereich ansprechen zu können, wurden auch die Adressleitungen A 16 bis A 19 übertragen. Dies geschieht vom IBM aus über die I/O-Adressen 300h bis 307h. Abbildung 2 auf der nächsten Seite zeigt nochmals eine Zusammenfassung des Zusammenhanges zwischen dem IBM-Speicher und dem NDR-Speicher.

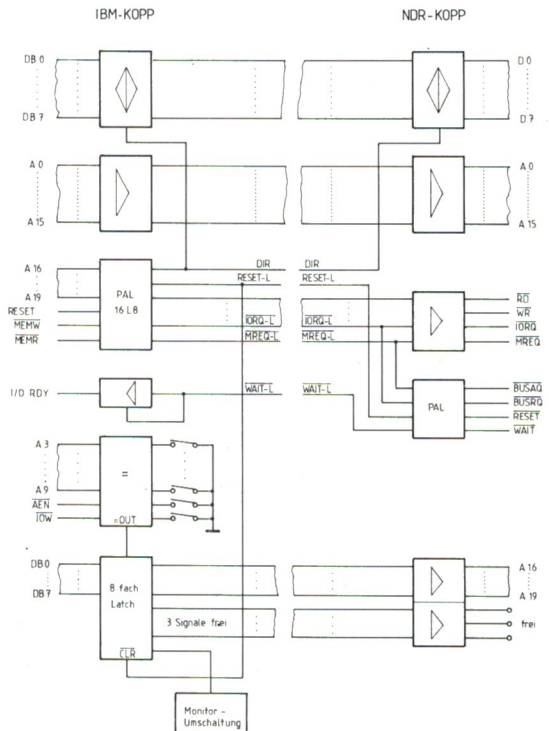


Abbildung 1: Blockschaftung IBMKOPP / NDRKOPP

4.2 Stückliste NDRKOPP

Anzahl	Code	Bauteil	Bezeichnung
1			Handbuch NDRKOPP, IBMKOPP
1			Leiterplatte NDRKOPP r2
3	74LS244	J2 - J4	8 Bus Leitungstreiber
1	74LS245	J1	8 Bit Bus-Transceiver
1	PAL16L8	J5	NDRKOPP-PAL
5	SO20		Socket 20polig
4	8*220 OHM	RN2,4,6,8	Netzwerkwidestände
4	8*330 OHM	RN1,3,5,7	Netzwerkwidestände
4	1 KOHM	R1,2,6,7	1 kOhm Widerstände
2	220 OHM	R5, R8	220 Ohm Widerstände
2	330 OHM	R3, R4	330 Ohm Widerstände
1	LATCHST50	ST2	Latch Stiftleiste 50polig gewinkelt
1	10 uF	C7	Tantal-Kondensator
6	100 nF	C1 - C6	Keramik-Kondensator
1			Shuntstecker
1		JMP3	2*1polige Stiftleiste
1	ST001	ST4	18polige Stiftleiste gewinkelt
1	ST002	ST4	36polige Stiftleiste gewinkelt

für die ECBKOPP ist statt 10405 und 10406 eine VG-Leiste beigelegt:

1	ST64	ST1	Messerleiste 64-polig für ECB-Bus
---	------	-----	-----------------------------------

4.3 Stückliste IBMKOPP

1			Handbuch NDRKOPP, IBMKOPP
1			IBMKOPPP Leiterplatte IBMKOPP
3	74LS244	J6,8,9	8 Bus Leitungstreiber
1	74LS245	J11	8 Bit Bus-Transceiver
1	74LS273	J12	8 Bit D-Register mit Clear
1	74LS688	J7	8 Bit Größenvergleich
1	PAL16L8	J10	IBMKOPP-PAL
7	SO20		Socket 20polig
1	8*1 KOHM	RN1	Netzwerkwidestand
2	10 uF	C16, C17	Tantal-Kondensator 10 uF
7	100 nF	C8 - C15	Keramik-Kondensator 100 nF
1	LATCHST50	ST3	Latch Stiftleiste 50polig gewinkelt

4.4 Aufbau Schritt für Schritt

Auf einer Seite der Leiterplatte steht der Hinweis "löt's" (Löt-seite); auf dieser Seite wird ausschließlich gelötet. Die Bauteile sind nur auf der anderen Seite aufzustecken, der Bestückungsseite. Beim Einlöten der Bauelemente beginnt man am besten mit der gewinkelten Steckerleiste der NDRKOPP, die aus einer 18- und einer 36poligen Stiftleiste besteht. Es sollte darauf geachtet werden, daß die Leiste parallel zur Leiterplatte liegt, um gut auf den Bus gesteckt werden zu können. Dabei sollten zuerst die beiden äußeren Stifte und einer in der Mitte verlötet werden. Dann empfiehlt es sich nachzuschauen, ob die Stecker parallel zur Leiterplatte liegen und ob keine "Bäuche" zwischen den verlöteten Stiften liegen. Sollten Bäuche vorhanden sein, muß wiederum in der Mitte der Bäuche ein Stift unter Druck angelötet werden. Liegt die Steckerleiste dann richtig, können die restlichen Stifte verlötet werden.

Nun wird die Leiterplatte mit den IC-Sockeln bestückt. Hierbei ist zu beachten, daß nicht alle auf dem Bestückungsplan gezeichneten IC's bestückt werden. Im Anhang dieses Handbuches ist auf den Bestückungsplänen auf Seite 26 gekennzeichnet, welche IC's nicht bestückt werden. Es werden auf der IBMKOPP nur die IC's J 6 bis J 12 bestückt. Auf der NDROPP werden J 1 bis J 5 bestückt. Dabei muß darauf geachtet werden, daß die Sockel richtig aufgesteckt werden. Im Bestückungsplan sind die Richtungen mit einer Kerbe gekennzeichnet. Sie muß mit der Richtung der Kerbe in der Fassung übereinstimmen. Außerdem ist die Lage der Fassungen auch auf der Bestückungsseite der Platine durch den Aufdruck sehr deutlich zu erkennen.

Es sollten alle Fassungen auf einmal aufgesteckt werden und zum Verlöten umgedreht werden; dabei ist es hilfreich, wenn man beim Umdrehen die Fassungen mit einem Stück Karton auf die Platine drückt. So wird erreicht, daß die Fassungen alle eben und gerade liegen. Beim Löten sollten wiederum nur zwei Pins jeder Fassung (möglichst diagonal) verlötet werden. So können anschließend schräg liegende Fassungen noch problemlos korrigiert werden. Bevor die restlichen Pins verlötet werden, sollte noch auf die Bestückungsseite geschaut werden, ob die Fassungen richtig liegen und die Richtungen der Fassungen stimmen.

Die Kondensatoren C16 und C17 auf der IBMKOPP sowie C7 auf der NDRKOPP sind gepolt und dürfen auf keinen Fall falsch herum eingelötet werden. Der Pluspol ist mit einem "+" und evtl. einem schwarzen Strich gekennzeichnet. Im Bestückungsplan ist der Pluspol ebenfalls mit einem "+" gekennzeichnet. Bei C 7 auf der NDRKOPP muß der +Pol zu ST 1 zeigen

Die restlichen Kondensatoren sind ungepolt und können ohne auf die Polung zu achten eingelötet werden. Es müssen hierzu auf der IBMKOPP die Kondensatoren C 8 bis C 15 (C 11 irrtümlich nicht vorhanden) und auf der NDRKOPP die Kondensatoren C 1 bis C 6 bestückt werden.

Bei der Bestückung der Netzwerkwiderstände ist ebenfalls auf die richtige Polung zu achten. Die Punkte auf den Widerständen müssen mit den Punkten auf dem Bestückungsdruck übereinstimmen.

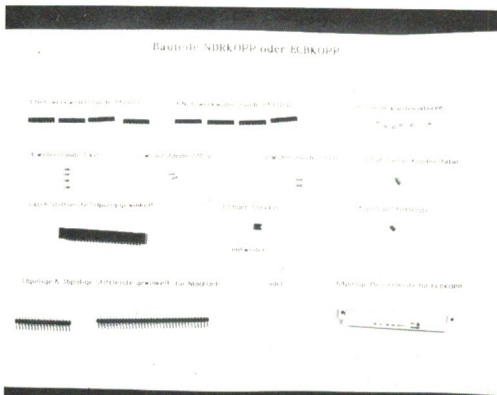
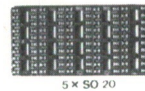


Bild 1: Bauteile NDRKOPP



NDRKOPP ECBKOPP

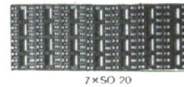
GRAF
computer



Bild 2:
Bausatz-Bestückung NDRKOPP



Bild 3: Bauteile IBMKOPP



IBMKOPP

GRAF
computer

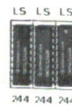


Bild 4:
Bausatz-Bestückung IBMKOPP

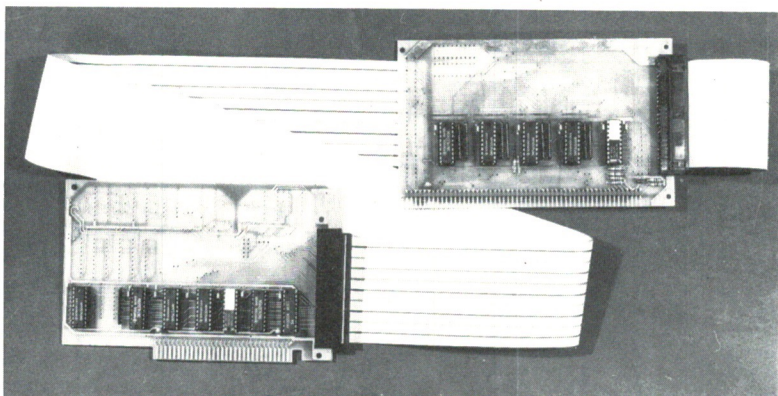


Bild 5: Beide Baugruppen sind bestückt und mit dem Flachbandkabel verbunden

5. Testanleitung

5.1 Erste Prüfung ohne ICs

Die Leiterplatten sind bis jetzt erst mit den Sockeln und mit den passiven Bauelementen bestückt. Mit diesem Aufbau wird der erste Test durchgeführt.

Zu diesem Test müssen die Baugruppe in den Bus gesteckt werden. Achten Sie beim Einstecken der NDRKOPP in den Bus darauf, daß Sie die Baugruppe richtig herum einsetzen. Ein falsches Einstecken, z.B. um ein Pin zu weit rechts kann zu Kurzschlüssen führen und kann Bauelemente zerstören.

Man mißt, ob an allen IC-Sockeln die Versorgungsspannung von +5V ankommt. Dabei liegt bei Standard-TTL-Bausteinen jeweils am letzten Pin einer Fassung (z.B. bei 14-poligen an Pin 14) die Versorgungsspannung von +5V. 0V bzw. Masse liegt jeweils auf dem letzten Pin der ersten Reihe (bei 14-poligen auf Pin 7, bei 16-poligen auf Pin 8, bei 20-poligen auf Pin 10).

Liegt die Versorgungsspannung +5V und 0V (Masse) an den richtigen Pins an, dann können die ICs eingesetzt werden. Dabei muß auf die Richtung der ICs geachtet werden. Die Markierung auf dem IC muß mit der Kerbe in der Fassung und diese wiederum mit dem Bestückungsplan übereinstimmen.

5.2 Test in gekoppelter Version mit anderen Baugruppen

Es werden beide Koppelbaugruppen in die Rechner eingesteckt und mit dem Flachbandkabel miteinander verbunden. Auf der NDRKOPP muß Jumper 3 gesteckt sein, der besagt, daß sich keine CPU auf dem Bus befindet. Zusätzlich muß auf dem NDR eine IOE 2 gesteckt sein. Geben sie das Programm unter 8.1 auf Seite 15 ein, sollten die Leuchtdioden auf der IOE 2 mit einer Frequenz von ca. 2 Hz blinken.

6. Fehlersuchanleitung

Sollte Ihre Baugruppe bei den in Kapitel 5 beschriebenen Tests nicht funktionieren, so heißt es jetzt systematisch auf Fehlersuche zu gehen.

Wir wollen Ihnen nun ein paar Vorschläge machen, wie eine systematische Fehlersuche mit und ohne Oszilloskop vor sich gehen kann:

6.1 Mögliche Fehler und ihre Behebung

- 6.1.1 Sind die bisher verwendeten Baugruppen in Ordnung?
(Funktionierten die Systeme ohne die Baugruppen)
- 6.1.2 Ist JMP 3 auf der NDRKOPP richtig gesteckt?
(gesteckt: Betrieb ohne CPU)
- 6.1.3 Verwenden Sie einen IBM-Nachbau, der bereits die Adressen von DC000h bis EFFFFh belegt hat?
- 6.1.4 Machen Sie zuerst eine Sichtprobe. Können Sie irgendwo auf der Platine unsaubere Lötstellen (zuviel Lötzinn, manchmal zieht das Lötzinn Fäden) erkennen, die eventuell einen Kurzschluß verursachen könnten? Dann müssen sie diese Lötstellen nachlöten und die unzulässige Verbindung beseitigen.
- 6.1.5 Haben Sie auch alle ICs richtig herum und am richtigen Platz eingesteckt? (Vergleiche mit Bestückungsplan)
- 6.1.6 Sind alle gepolten Bauteile (Elkos, Netzwerkwiderstände, usw.) richtig herum eingelötet?
- 6.1.7 Haben sie auch keine Lötstelle vergessen zu löten?
(sehen sie lieber noch einmal nach)
- 6.1.8 Sehen Sie irgendwo "kalte" Lötstellen?
Kalte Lötstellen erkennt man daran, daß sie nicht glänzen, sie sind im Vergleich mit richtig gelöteten Lötstellen trübe.
- 6.1.9 Haben Sie auch nicht zu heiß gelötet?
Wenn der LötKolben zu heiß eingestellt ist und (oder) Sie zu lange auf der Lötstelle bleiben, dann kann es passieren, daß sich die Leiterbahnen von der Platine lösen und Unterbrechungen bilden. Ferner kann es auch passieren, daß Durchkontaktierungen unterbrochen werden, oder daß Bauteile durch zu heißes Löten zerstört werden.

6.1.10 Nehmen Sie alle ICs aus ihren Fassungen. Nehmen Sie sich die Layouts zur Hand und kontrollieren Sie alle Leiterbahnen mit einem Durchgangsprüfer oder mit einem Ohmmeter auf Durchgang. Bereits kontrollierte Leiterbahnen können Sie, der Übersicht wegen, auf dem Layout mit Bleistift durchstreichen oder mit Farbstiften nachziehen.

6.1.11 Prüfen Sie die Versorgungsspannung mit einem Digital-Voltmeter (am Bus +5V, nicht am Netzgerät, da am Kabel bei starker Belastung bis zu 0.5V abfallen können). Toleranzen von $\pm 5\%$ also von 4,75V bis 5,25V sind erlaubt. Falls die Spannung zu gering ist, prüfen Sie, ob die Verbindung vom Netzteil zum Bus mit ausreichend dickem (mind. 2 mm Quadrat) Kabel erfolgt ist. Gegebenenfalls müssen Sie Ihr Netzteil nachregeln. Vorsicht: nie über 5,1V nachregeln, da sich auf einigen Platinen 5,1V Zenerdioden befinden, die ab 5,1V durchschalten, was entweder zum Zusammenbruch Ihrer Versorgungsspannung führt oder die Zenerdiode bis zu Ihrer Zerstörung erhitzt.
Übrigens: Wir empfehlen 5,05V.

Wenn Sie alle Leiterbahnen kontrolliert haben und nichts gefunden haben, dann ist die Wahrscheinlichkeit groß, daß ein Bauteil defekt ist.

Wenn Sie einen Prüfstift oder ein Oszilloskop haben, dann können Sie jetzt überprüfen, ob an den jeweiligen Ausgängen die richtigen Signale anliegen. Welche Signale wo anliegen müssen, können Sie aus der Schaltungsbeschreibung, aus dem Schaltplan und Ihren eigenen Überlegungen entnehmen.

Falls Sie keine Meßgeräte haben, dann müssen Sie alle Bauteile systematisch austauschen, bis Sie das Defekte gefunden haben. Verwenden Sie dazu eventuell eine zweite Baugruppe (die eines Freundes oder eines Bekannten).

Sollten Sie gar nicht zurande kommen, hilft Ihnen unser Pauschal-Reparatur-Service, dessen Bedingungen Sie der Preisliste entnehmen können.

7. Schaltungsbeschreibung

7.1 Funktionsbeschreibung der Schaltung

Grundsätzlich läßt sich die Schaltung in vier Blöcke zerlegen:

7.1.1 Der Datenblock

Wie aus dem Blockschaltbild aus 3.1 zu ersehen ist, kann der Datenblock als Einziger bidirektional angesteuert werden. Alle anderen Latch-Bausteine verstärken die ankommenden Signale nur vom IBM zu NDR hin.

7.1.2 Der Adressblock

Sämtliche Adressleitungen werden über ständig aktivierte Treiber zum IBM hin geleitet. Lediglich auf der NDRKOPP werden alle Treiberbausteine von dem Signal SEL 1 (J 5; Pin 18) angesteuert.

7.1.3 Der Steuerblock

Die Steuerlogik wird auf der NDRKOPP und auf der IBMKOPP von jeweils einem PAL erzeugt. Es handelt sich dabei um 16L8-Typen. Eine nähere Beschreibung der PAL-Gleichungen ist im Anhang C auf Seite 25 zu finden. Prinzipiell werden aus den IBM-Steuersignalen /MEMR, /MEMW, /IOW und /AEN sowie den Adressleitungen A14 bis A19 die NDR-Steuersignale /IORQ, /RD, /WR und /MREQ erzeugt. Auch ist die Erzeugung des Datenrichtungs-signalen DIR notwendig. Es wird auf der IBMKOPP erzeugt und kann an Pin 19 von J 10 abgegriffen werden. Auf der NDRKOPP befindet sich auch ein Jumper, der für das /BUSAQ-Signal verwendet wird. Ist dieser Jumper 3 gesteckt, wird das /BUSRQ-Signal sofort bei einer I/O- oder Memory-Request-Anfrage erzeugt.

Der Speicher des NDR ist auf dem IBM unter der Adresse von E0000 bis EFFFF abgebildet. Der I/O-Bereich reicht von DC000 bis DFFFF.

7.1.4 Der BANKEN-Umschalt-Block

Auf der IBMKOPP befindet sich auch noch eine Logik zur Umschaltung der Banken auf dem NDR. Der Port vom IBM aus hat die Adressen 300h bis 307h. Diese Adresse wird durch ein 8-Bit-Vergleicher (J 7 auf der IBMKOPP) ausgewählt. Über die Datenleitungen wird jedoch nicht nur die Bankenumschaltung auf dem NDR durchgeführt, sondern auch die Monitorumschaltung gesteuert.

Es gilt folgende Belegung des Datenwortes:

7	6	5	4	3	2	1	0
NC	NC	NC	Monitor-umschaltung	A19	A18	A17	A16

7.2 Der Monitorumschaltblock

Auf der IBMKOPP ist noch ein weiterer Schaltungsblock vorgesehen, der jedoch nicht bestückt ist. Hierbei handelt es sich um die Umwandlung des IBM-Bildschirmsignales auf ein BAS-Signal. Weiterhin ist die Umschaltmöglichkeit zwischen zwei BAS-Signalen über ein Relais vorgesehen. Die Ansteuerung dieses Relais erfolgt über das gleiche Datenwort wie die NDR-Adressen A16 bis A19 unter der I/O-Adresse von \$300 bis \$307 auf dem IBM. Die Umschaltung erfolgt über Bit 5 des Datenwortes. Es kann aber auch eine mechanische Umschaltung über den Schalter (S 1) erfolgen.

Grundsätzlich ergibt sich jedoch folgende Schwierigkeit bei der Umschaltung der BAS-Signale:

Das HSYNC-Signal des IBM kann nicht genau auf das des NDR abgestimmt werden. So ist es bei jeder Umschaltung notwendig, am Monitor selber das HSYNC-Signal nachzuregeln. Prinzipiell ist jedoch die Verwendung eines Monitors mit BAS-Signal für die Darstellung des IBM möglich.

7.3 Verschiedene Timingdiagramme

Auf den folgenden Seiten 16 und 17 sind sechs Timingdiagramme abgedruckt, die verschiedene Abläufe auf den Koppelbaugruppen darstellen. Sie wurden jeweils direkt an dem 50poligen Flachbandkabel bzw. an dem NDR-Bus abgegriffen.

Abbildung 3 zeigt den Zugriff des IBM auf eine I/O-Baugruppe des NDR. In diesem speziellen Fall wurde ein Datenwort direkt an die GDP ausgegeben. Dies ist aus dem Low-Pegel der WR- und IORQ-Signale zu erkennen. Die Signale SEL1 und SEL2 des PALs auf der NDRKOPP werden bei der Betriebsweise ohne CPU ständig auf Low gesetzt, wodurch die ganze Baugruppe nur noch als Treiber wirkt. Es werden also alle ankommenden Signale vom IBM direkt auf den Bus des NDR gelegt.

Da die folgenden Diagramme (Abbildung 4 bis 8) immer die gleichen Zusammenhänge verschiedener Signale aufweisen, sollen diese hier beschrieben werden. Hier nun ein zeitlicher Ablauf eines Zugriffes:

- Zuerst wird vom IBM aus die Anfrage auf Buszugriff (BUSRQ) gestellt. Gleichzeitig mit BUSRQ stehen die zugehörigen Auswahl-signale wie /IORQ oder /MREQ und /WR oder /RD an. Von dem PAL auf der NDRKOPP wird das Signal /WAIT-L erzeugt. Dieses weist den IBM an, mit dem Schreib- oder Lesevorgang noch zu warten.
- Ist der NDR-Rechner mit seinen letzten Befehlen fertig, gibt er dies dem IBM durch das Low-Setzen des /BUSAK-Signales zu verstehen. Gleichzeitig mit diesem Signal werden die Auswahl-signale für die Leitungstreiber (SEL1 und SEL2) erzeugt.
- Wird vom NDR aus dann das /WAIT-L-Signal wieder auf High gesetzt, beginnt der eigentliche Schreib- oder Lesezugriff auf den NDR. Das /WAIT-L-Signal ist unter anderem auch von dem /WAIT-Signal auf dem NDR abhängig. Dies wiederum kann von der dynamischen RAM-Karte erzeugt werden.

- Ist der Schreib- oder Lesevorgang vom IBM aus beendet, setzt er die Signale /BUSRQ und die jeweiligen Steuersignale (/IORQ oder /MREQ und /WR oder /RD) wieder auf High.
- Hat dies der Prozessor erkannt, beantwortet er dies mit dem Rücksetzen der Signale /BUSAQ sowie SEL1 und SEL2.

Hier nun die genauere Beschreibung der folgenden Timingdiagramme. Sie zeigen I/O- und Speicherzugriffe sowie einen Handshake-Zyklus.

- Abbildung 4 zeigt das Schreiben in eine Speicherzelle des NDR. Dies ist aus der Kombination der Signale MREQ und WR zu erkennen.
- Abbildung 5 stellt den Schreibvorgang auf eine I/O-Karte des NDR dar. Dies ist aus WR und IORQ zu entnehmen.
- Abbildung 6 ist eine zeitliche Zusammenfassung der beiden darauffolgenden Timingdiagramme: sie stellen einen Handshake-Zyklus dar. Dies bedeutet, daß zuerst aus einer Speicherzelle gelesen wird und erst im Anschluß daran in diese geschrieben wird.
- Abbildung 7 stellt hierbei den Lesevorgang aus einer Speicherzelle des NDR dar, wobei
- Abbildung 8 erneut einen Schreibvorgang in den Speicher darstellt und somit mit Abbildung 4 vergleichbar ist.

8. Anwendungsbeispiele mit Turbo-Pascal

8.1 Ansteuerung der IOE 2

Für das folgende Programm muß Jumper 3 auf der NDRKOPP gesteckt sein und sich eine IOE 2 mit der Portadresse 30h auf dem NDR-Bus befinden.

```

program LED;

begin
  repeat
    mem($dc00:$33) := 255;
    mem($dc00:$32) := 255;
    delay(500);
    mem($dc00:$33) := 0;
    mem($dc00:$32) := 0;
    delay(500);
  until KeyPressed;
  halt;
end.

```

Das Programm bewirkt das Blinken aller 16 Leuchtdioden auf der IOE 2 mit einer Frequenz von ca. 2 Hz. Wird eine Taste auf dem IBM gedrückt, ist das Programm beendet.

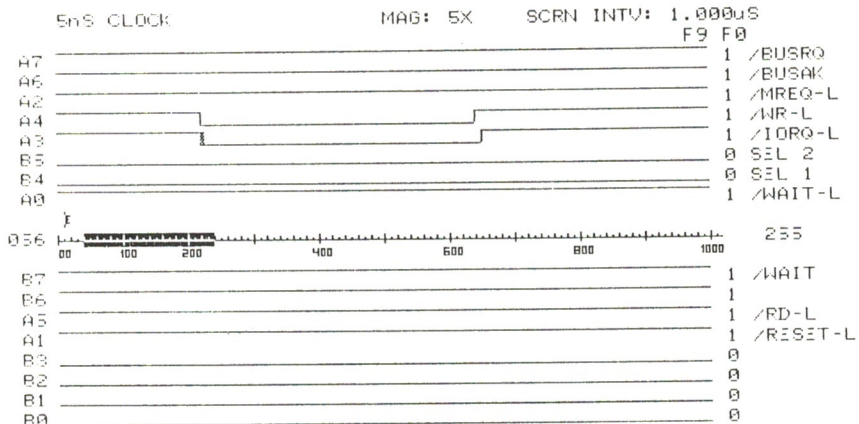


Abbildung 3: I/O-Zugriff auf dem NDR ohne CPU

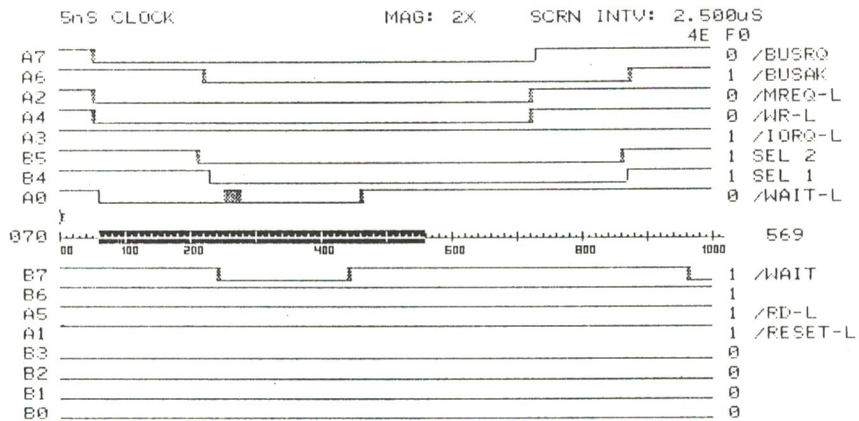


Abbildung 4: Schreibvorgang in den Speicher

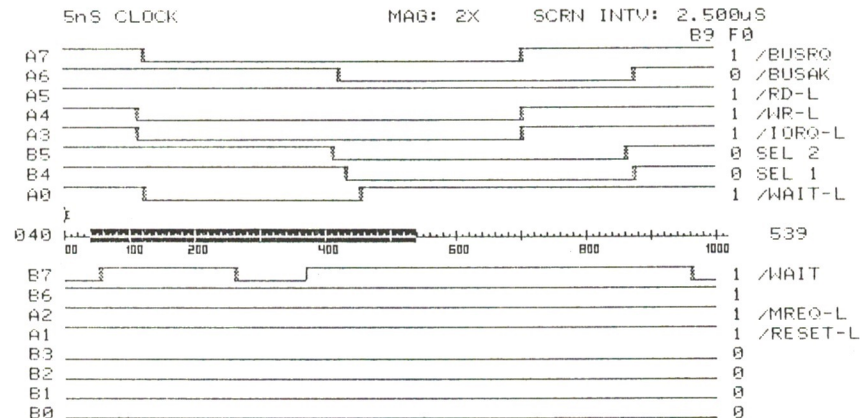


Abbildung 5: I/O-Schrieben auf den NDR

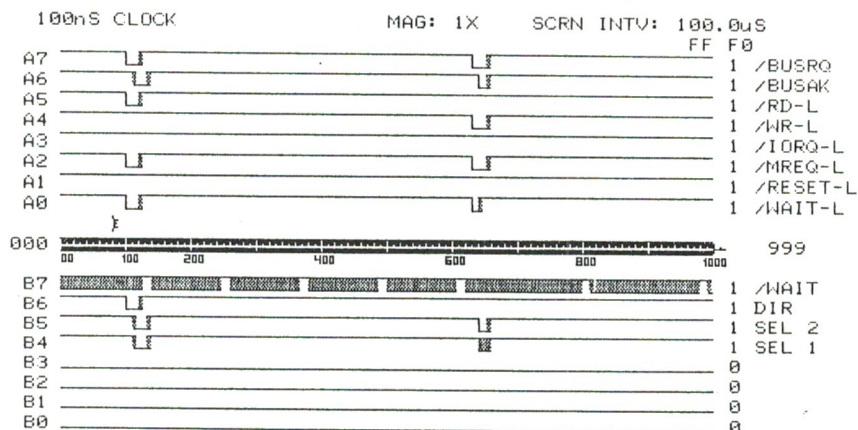


Abbildung 6: zeitliche Zusammenfassung des Handshake-Zyklus

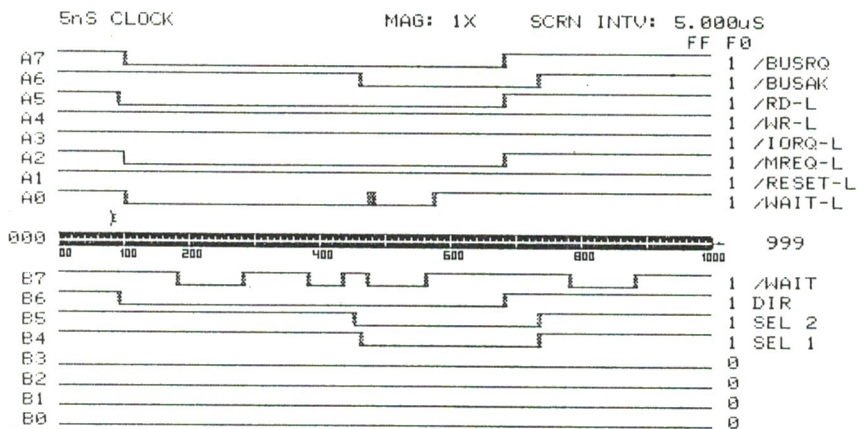


Abbildung 7: Lesen aus einer Speicherzelle

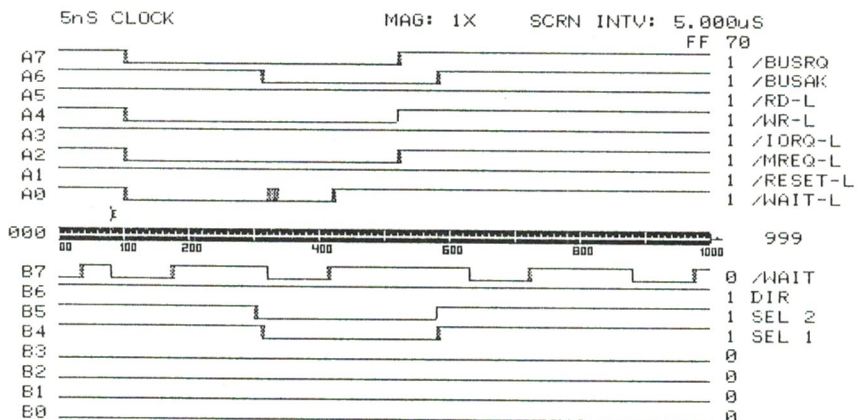


Abbildung 8: Schreiben in eine Speicherzelle

8.2 Verwendung von FLOMON-Routinen vom IBM aus

Bei dem folgenden Programm arbeitet der NDR parallel zum IBM. Auf dem NDR-Bus muß ein komplettes Z80-System stecken (z. B.: SBC 3, RAM256, KEY, GDP64k und natürlich die NDRKOPP). Jumper 3 auf der NDRKOPP muß gezogen sein. Zuerst das Listing des kleinen Programms auf dem NDR; es übernimmt ein Datenwort aus der Speicherzelle 8000h und übergibt es an die CO-Routine des FLOMON:

```
komm equ 8000h
start:
  xor a
  ld (komm),a ; keine Befehle da
loop:
  ld a,(komm) ; Warten bis Daten anstehen
  cp 0
  jr z,loop
  cp 2          ; CTRL-B beendet das Programm
  jr nz,ausgabe
  xor a
  ld (komm),a
  jp 0          ; ins CP/M zurück
ausgabe:
  ld c,a
  call 0f009h ; CO
  xor a
  ld (komm),a ; Handshake zurücknehmen
  jr loop
end.
```

Im Anschluß nun das IBM-Programm in Turbo-Pascal:

```
program tastatur;

  var ch : char;

procedure cmdout(i : integer);
var n : integer;
begin
  repeat
    n := mem($e000:$8000);
  until n=0;
  mem($e000:$8000); := i;
end;
```

```

begin
cmdout($1a);  (* Bildschirm auf dem NDR löschen *)
repeat
  read(kbd,ch);
  if ord(ch) = 13 then      ;(* Abfrage auf "Return" *)
  begin
    cmdout($0d); cmdout($0a);(* Ausgabe CR + LF *)
  end;
  if ord(ch) = 10 then      ;(* Abfrage auf "Ctrl-Return" *)
  begin
    cmdout(27); cmdout(27); cmdout(71);(* Umschalten in den *)
    end;                          (* Graphik-Modus *)
  cmdout(ord(ch));
until ord(ch) = 1;  (* Ctrl A beendet das Programm *)
cmdout(2);          (* NDR beenden *)
halt;
end.

```

9. Diverses

9.1 Ausblick

Korrekturen für dieses Handbuch werden in der Zeitschrift LOOP bekanntgegeben. Man sollte dann die fehlerhaften Stellen von Hand korrigieren.

9.2 Kritik

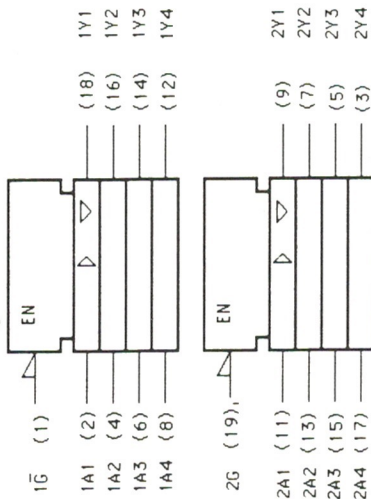
Bitte senden Sie uns die ausgefüllte Kritikkarte, die dem Bausatz beiliegt, zurück. Sie helfen uns, unsere Produkte und unseren Service noch besser zu gestalten. Für Fehlermeldungen und Verbesserungen, die dieses Handbuch betreffen, sind wir immer dankbar!

10. Unterlagen zu den verwendeten TTL-ICs

Auf den folgenden Seiten 20 bis 21 sind die Datenblätter über die verwendeten TTL-Typen 74 LS 244, 74 LS 245, 74 LS 273 und 74 LS 688 abgedruckt.

74LS244

Acht Bus-Leitungstreiber (Tri-State)



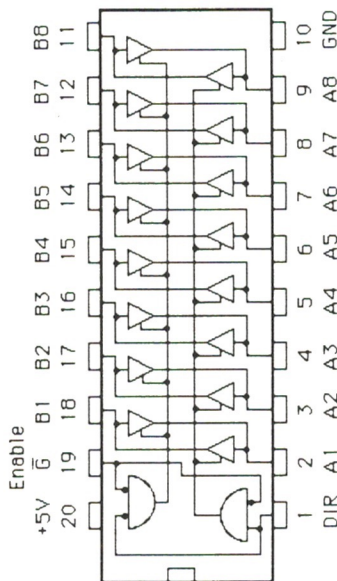
Wahrheitstabelle:

Inputs	Outputs
$\bar{G}$	A
H	X
L	L
L	H

Typ. Impulsverzögerungszeit: 12 ns
 Typ. Versorgungsstrom: 27 mA
 positive Logik: ja

74LS245

8-fach Bus-Transceiver mit 3-state Ausgängen



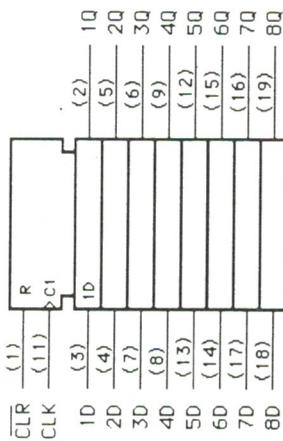
Function Table:

ENABLE $\bar{G}$	DIRECTION CONTROL DIR	OPERATION
L	L	B data to A bus
L	H	A data to B bus
H	x	Isolation

Typ. Impuls-
Verzögerungszeit: 20 ns
 Typ. Versor-
gungsstrom: 75 mA

74LS273

8-Bit D Register mit Clear



Wahrheitstabelle:

Inputs		Outputs
Clear	Clock D	Q
L	X	X
H	↑	H
H	↑	L
H	L	X

Typ Impulsverzögerungszeit:

17,5 ns

Typ Versorgungsstrom:

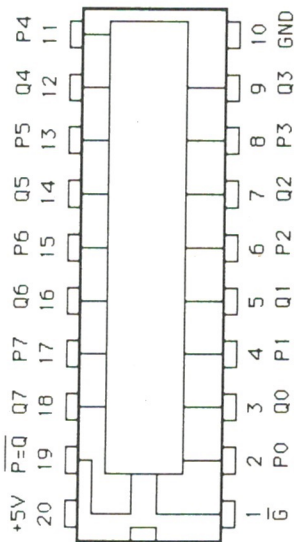
17 mA

positive Logik:

ja

74LS688

8-Bit Größenvergleich



Logiktablelle:

INPUT		OUTPUT
$\bar{G}$	P0, P1 ... P7 Q0, Q1 ... Q7	P=Q
H	X	X
L	P0=Q0, P1=Q1 ... P7=Q7	H
L	PY=QY	H
L	P0=Q0, P1=Q1 ... P7=Q7	L

Typ Versorgungsstrom:

40 mA

Typ Impuls-

Verzögerungszeit: 15 ns

11. Literatur

11.1 Die Zeitschrift LOOP

In unserer Zeitschrift LOOP wird regelmäßig über neue Produkte und Änderungen bzw. Verbesserungen berichtet. Es ist für Sie von großem Vorteil, LOOP zu abonnieren, denn dadurch ist sichergestellt, daß Sie auch immer über die neuesten Informationen verfügen.

In der Sonderausgabe "LOOP 13" wird fast ausschließlich das Thema der Koppelbaugruppen behandelt; auch eventuelle Änderungen dieses Handbuches werden in der "LOOP" veröffentlicht.

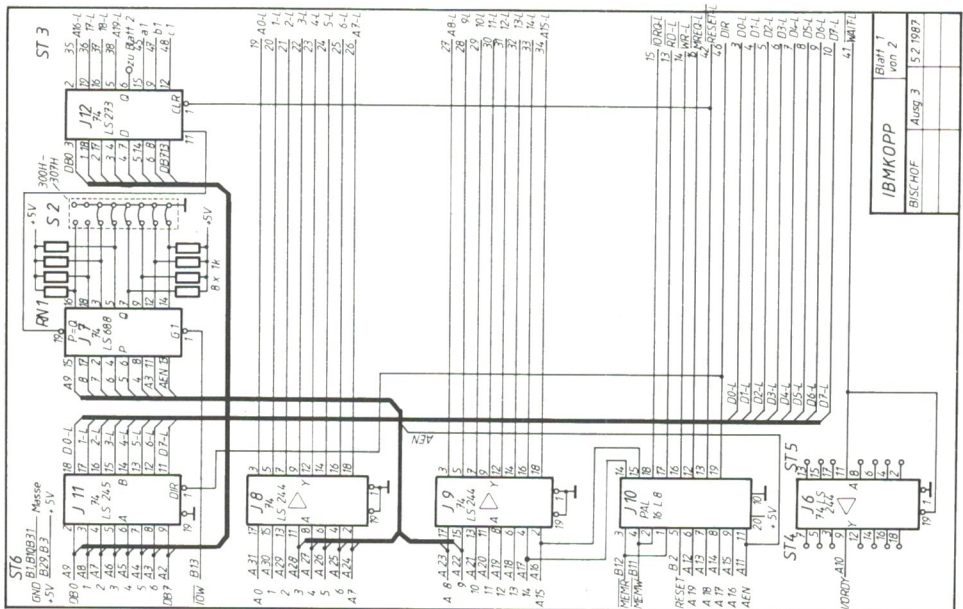
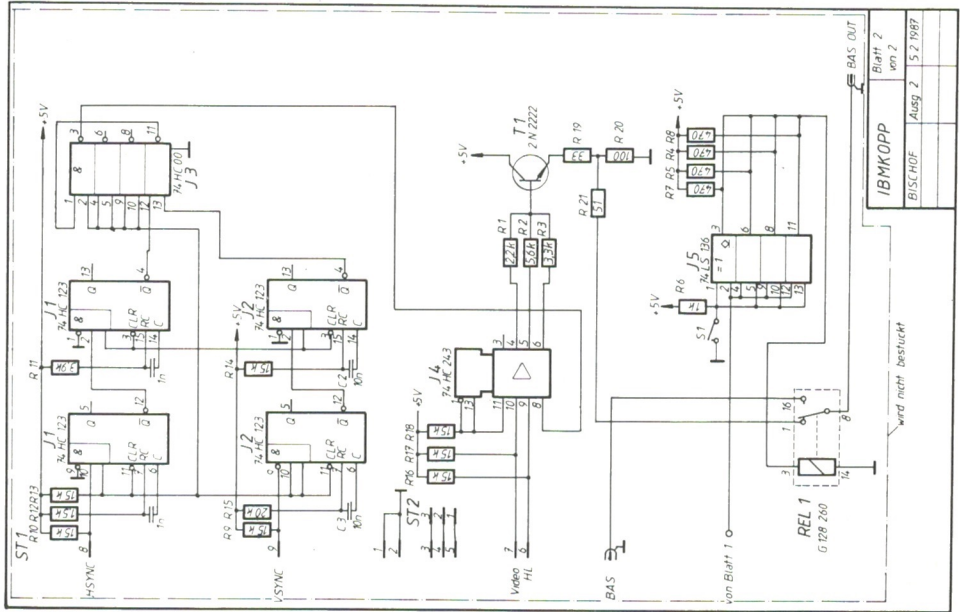
Ein LOOP-Abo können Sie bei jeder Bestellung einfach mitbestellen. Auch auf der Kritikkarte können Sie ein LOOP-Abo ganz einfach bestellen.

11.2 Empfohlene Fachbücher

Zu der Fernsehserie "Computer modular - Schritt für Schritt" gibt es einige Begleitliteratur. Es ist also nicht unbedingt notwendig, die Fernsehserie gesehen zu haben.

- "Mikroprocomputer selbstgebaut und programmiert",
von Rolf-Dieter Klein;
2., neu bearbeitete und erweiterte Auflage
ISBN 3-7723-7162-0, erschienen im Franzis-Verlag, München.
- "Die Prozessoren 68000 und 68008",
von Rolf-Dieter Klein;
ISBN 3-7723-7651-7, erschienen im Franzis-Verlag, München.
- Die Zeitschriften "mc" und "ELO" des Franzis-Verlages
- Sonderhefte der "mc":
"Mikrocomputer Schritt für Schritt - Teil 1"
"Mikrocomputer Schritt für Schritt - Teil 2"
- Die Zeitschrift "LOOP" der Firma Graf
- Sonderausgabe der Zeitschrift "LOOP": "LOOP 13" ;(Spezialthema:
die IBM-Koppelung).

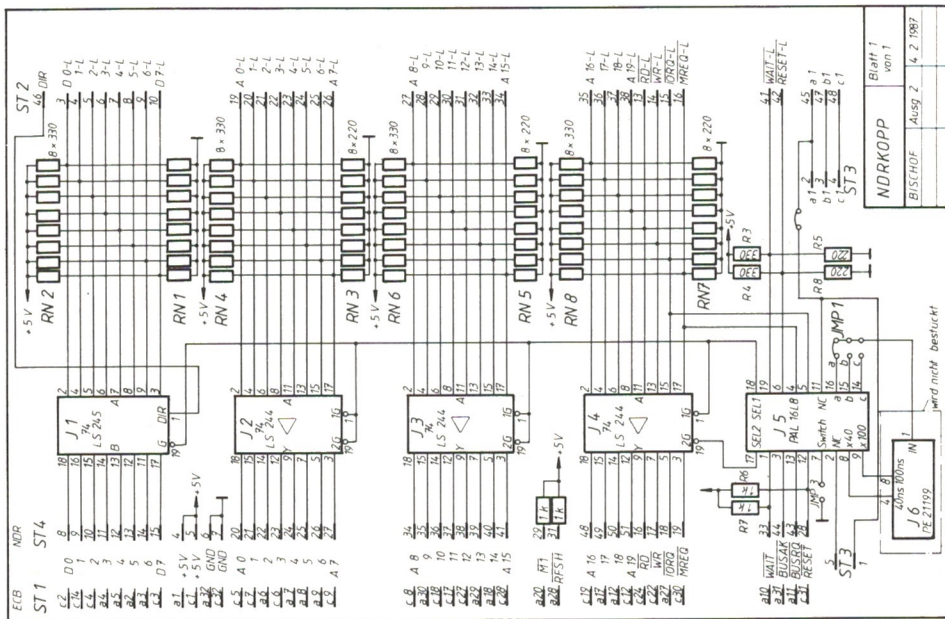
Anhang A: Schaltplan IBMKOPP



Anhang B: Belegung Flachbandkabel

Verbindungsstecker IBM / NDR				
Masse	---	1	0	---
D0-L	---	3	0	---
D2-L	---	5	0	---
D4-L	---	7	0	---
D6-L	---	9	0	---
Masse	---	11	0	---
-RD-L	---	13	0	---
-10RQ-L	---	15	0	---
Masse	---	17	0	---
A0-L	---	19	0	---
A2-L	---	21	0	---
A4-L	---	23	0	---
A6-L	---	25	0	---
A8-L	---	27	0	---
A10-L	---	29	0	---
A12-L	---	31	0	---
A14-L	---	33	0	---
A16-L	---	35	0	---
A18-L	---	37	0	---
Masse	---	39	0	---
-WAIT-L	---	41	0	---
Masse	---	43	0	---
a1	---	45	0	---
b1	---	47	0	---
Masse	---	49	0	---
Masse	---	51	0	---
Masse	---	53	0	---
Masse	---	55	0	---
Masse	---	57	0	---
Masse	---	59	0	---
Masse	---	61	0	---
Masse	---	63	0	---
Masse	---	65	0	---
Masse	---	67	0	---
Masse	---	69	0	---
Masse	---	71	0	---
Masse	---	73	0	---
Masse	---	75	0	---
Masse	---	77	0	---
Masse	---	79	0	---
Masse	---	81	0	---
Masse	---	83	0	---
Masse	---	85	0	---
Masse	---	87	0	---
Masse	---	89	0	---
Masse	---	91	0	---
Masse	---	93	0	---
Masse	---	95	0	---
Masse	---	97	0	---
Masse	---	99	0	---

Schaltplan NDRKOPP



Anhang C: Beschreibung der PALs

Hier nun die Gleichungen des PALs auf der IBMKOP:

```

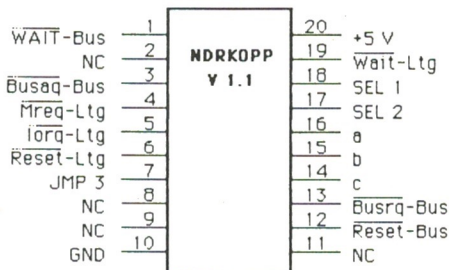
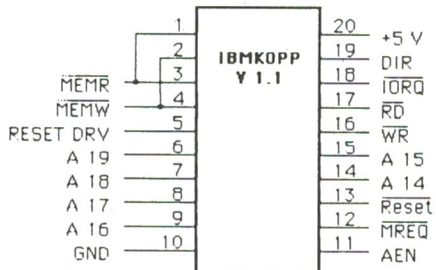
/NRD = /IOR * A19 * A18 * /A17 * A16 * A15 * A14 * /AEN
      + /IOW * A19 * A18 * /A17 * /A16 * /AEN
/NRW = /IOW * A19 * A18 * /A17 * A16 * A15 * A14 * /AEN
      + /MEMW * A19 * A18 * /A17 * A16 * A15 * A14 * /AEN
/NRESET = RESET
/NIORQ = /NIOR * A19 * A18 * /A17 * A16 * A15 * A14 * /AEN
        + /NIOW * A19 * A18 * /A17 * A16 * A15 * A14 * /AEN
/NMREQ = /NMEMR * A19 * A18 * A17 * /A16 * AEN
        + /NMEMW * A19 * A18 * A17 * /A16 * /AEN
/DIR = /NRD
  
```

Die logischen Gleichungen für das PAL auf der NDRKOPP

```

/NSEL1 = /NBUSAK + /NSWITCH
/A = /NSEL1
/B = /A
/C = /B
/NSEL2 = /C * /NSEL1
/NBUSRQ = /NMREQ * NSWITCH + /NIORQ * NSWITCH
/NWAITLTG = /NWAITBUS * /NBUSAK + NSEL2 * /NMREQ
            + NSEL2 * /NIORQ + /NWAITBUS * /NSWITCH * /NMREQ
            + /NWAITBUS * /NSWITCH * /NIORQ
  
```

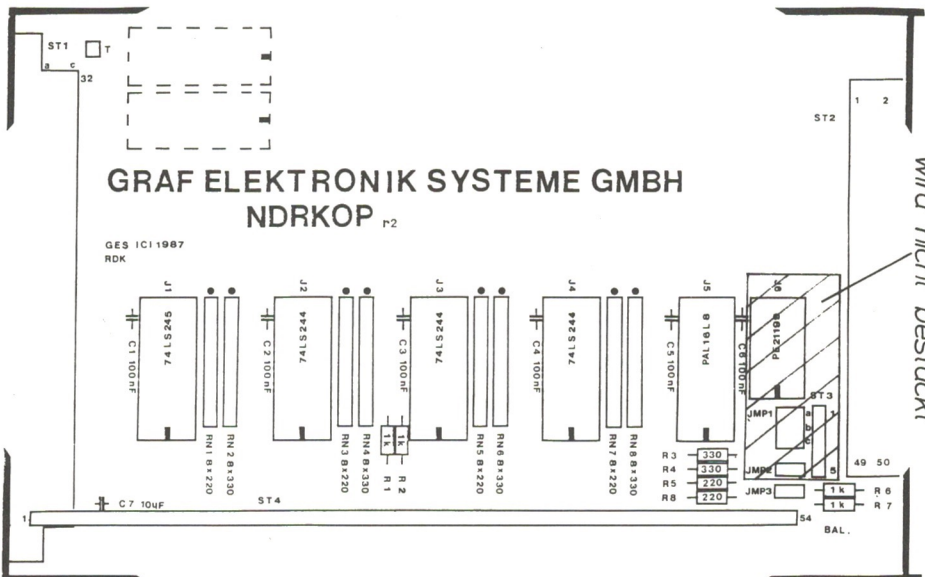
Hierbei bedeutet das *-Zeichen eine UND-Verknüpfung und das +-Zeichen eine ODER-Verknüpfung. Die Pinbelegungen sind aus den Darstellungen zu entnehmen.



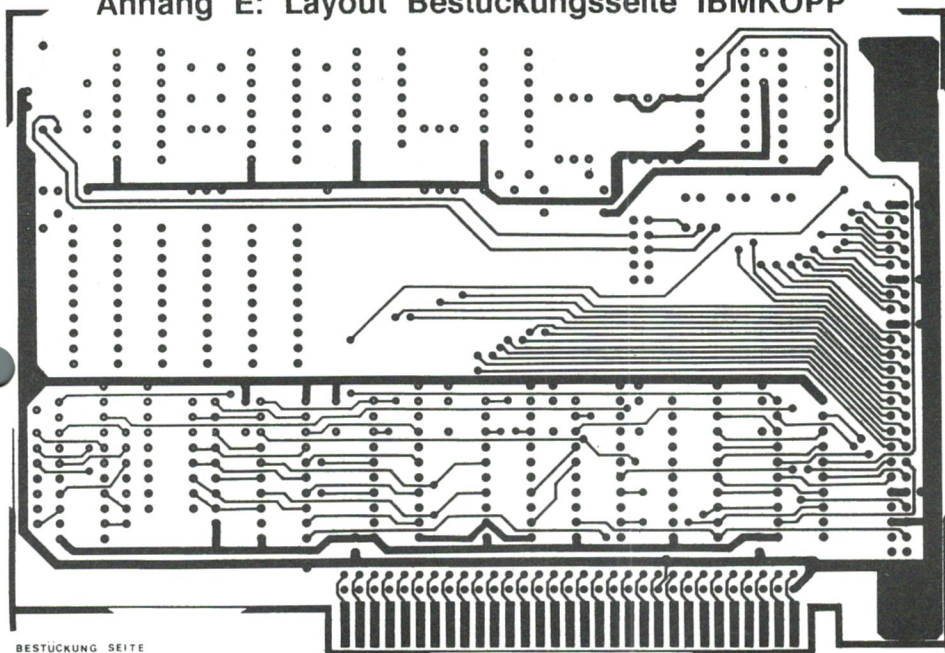
! wird nicht bestückt



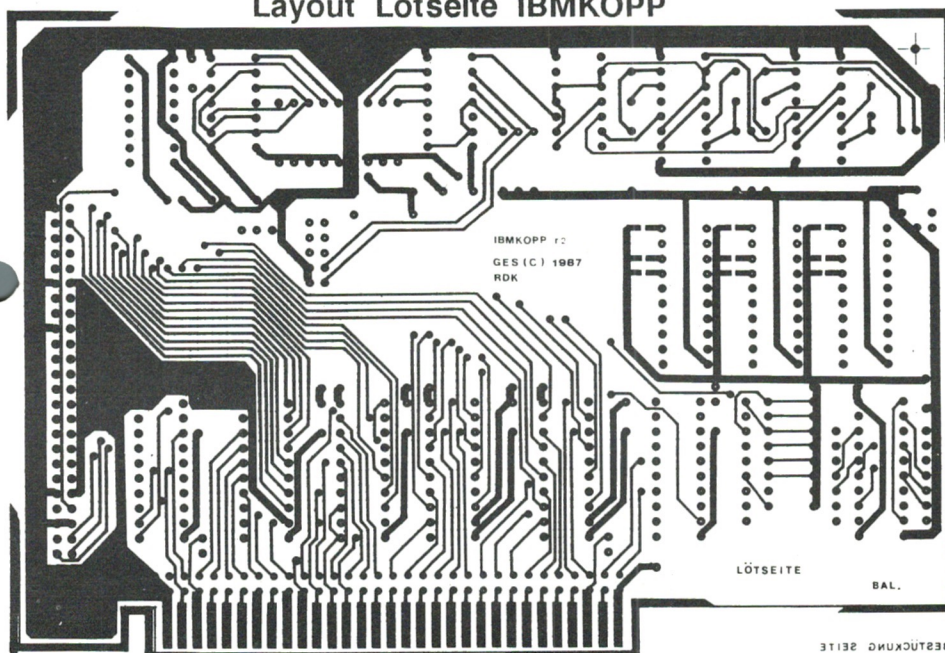
wird nicht bestückt



Anhang E: Layout Bestückungsseite IBMKOPP

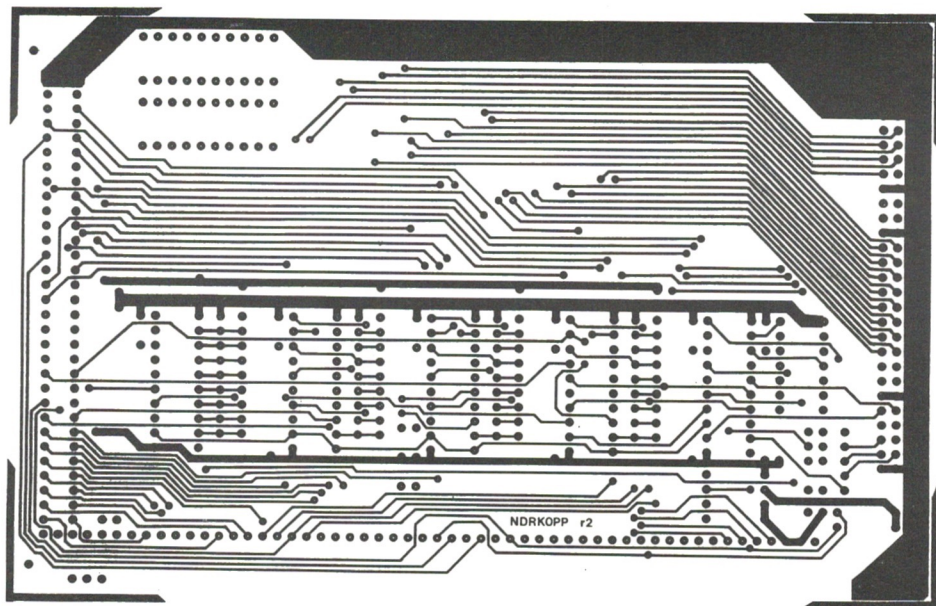


Layout Lötseite IBMKOPP

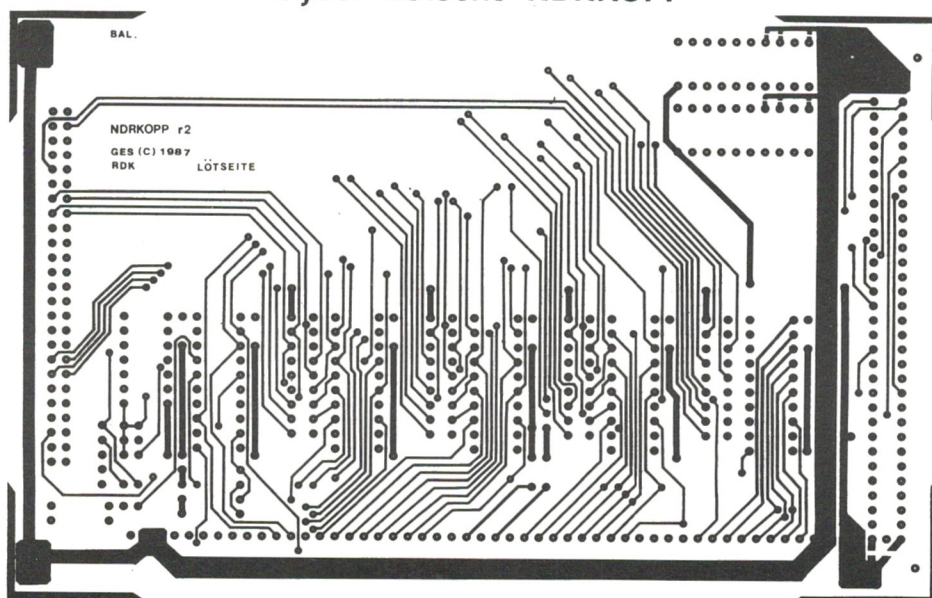


3T132 DRUKKUT238

Anhang F: Layout Bestückungsseite NDRKOPP



Layout Lötseite NDRKOPP



Anhang G: IBMKOPP-PAL V2.0 für neuen Adressbereich (ersetzt IBMKOPP-PAL V1.1)

```

/*****
/*
/*
/*
/*
/*****
/* Allowable Target Device Types: pal 16 18
/*****

/** Inputs **/

Pin 1      = NIOR      ;      /* sind identisch mit memr      */
Pin 2      = NIOW      ;      /*                               memw      */
Pin 3      = NMEMR     ;      /*
Pin 4      = NMEMW     ;      /*
Pin 5      = RESETDRV  ;      /*
Pin 6      = A19       ;      /*
Pin 7      = A18       ;      /*
Pin 8      = A17       ;      /*
Pin 9      = A16       ;      /*
Pin 11     = AEN       ;      /*
Pin 14     = A14       ;      /*
Pin 15     = A15       ;      /*

/** Outputs **/

Pin 12     = NMREQ     ;      /*
Pin 13     = NRESET   ;      /*
Pin 16     = NWR       ;      /*
Pin 17     = NRD       ;      /*
Pin 18     = NIORQ    ;      /*
Pin 19     = NDIR     ;      /*

/** Declarations and Intermediate Variable Definitions **/

/** Logic Equations **/

!NDIR = !NRD;

!NIORQ = !NIOR & A19 & A18 & !A17 & !A16 & A15 & A14 & !AEN
        # !NIOW & A19 & A18 & !A17 & !A16 & A15 & A14 & !AEN;

!NRD = !NIOR & A19 & A18 & !A17 & !A16 & A15 & A14 & !AEN
        # !NMEMR & A19 & A18 & !A17 & A16 & !AEN;

!NWR = !NIOW & A19 & A18 & !A17 & !A16 & A15 & A14 & !AEN
        # !NMEMW & A19 & A18 & !A17 & A16 & !AEN;

!NRESET = RESETDRV;

!NMREQ = !NMEMR & A19 & A18 & !A17 & A16 & !AEN
        # !NMEMW & A19 & A18 & !A17 & A16 & !AEN;

/* rev 2.0, 870409 wegen AT-Bios im Bereich Exxxx Adressen
   geaendert.
   IO-Bereich nun: CC000 bis CFFFF
   MEM-Bereich   : D0000 bis DFFFF
   kollidiert nicht mit EGA, deren Bios bei C0000 bis C3FFF liegt. */

```

Anhang H: OPTION für schnelle AT-CPU

Sollten Sie einen schnellen AT besitzen (10 MHz und mehr) so benötigen Sie die Option für schnelle AT-CPU. Diese Option besteht aus dem NDRKOPP-PAL V2.0 und der Delay-Line PE21820 (NDRKOPP J6) und ist unter der Bestellnummer 10xxx erhältlich. Die von uns verwendete und vertriebene AT-CPU mit 10 und 12 MHz benötigt diese Option. Wollen Sie die Bausätze und Fertiggeräte bereits mit der oben beschriebenen Option, so finden Sie auch diese in der nachfolgenden Auflistung:

Artikel #	Code	Bezeichnung
10937	NDRKOPPB/1	Bausatz NDRKOPP ohne Option
10985	NDRKOPPB/2	Bausatz NDRKOPP mit Option
10938	NDRKOPPF/1	Fertiggerät NDRKOPP ohne Option
10986	NDRKOPPF/2	Fertiggerät NDRKOPP mit Option
10940	ECBKOPPB/1	Bausatz ECBKOPP ohne Option
10987	ECBKOPPB/2	Bausatz ECBKOPP mit Option
10941	ECBKOPPF/1	Fertiggerät ECBKOPP ohne Option
10988	ECBKOPPF/2	Fertiggerät ECBKOPP mit Option
10989	NDRKOPPOPT	Option (bestehend aus NDRKOPP-PAL V2.0 und Delay Line PE21820)

NDRKOPP-PAL V2.0(benötigt für Delay-Line PE21820)

```

/*****
/* Allowable Target Device Types: pal 16 l8 */
/*****
/* NDR- Seite der Kopplung, Version mit Delay-Line, autowalt */

/** Inputs **/

Pin 1      = NWAITBUS ; /*
Pin 3      = NBUSAK ; /*
Pin 4      = NMREQ ; /*
Pin 5      = NIORQ ; /*
Pin 6      = NRESETLTG ; /*
Pin 7      = NSWITCH ; /*
Pin 8      = x40 ; /*
Pin 9      = x100 ; /*
Pin 11     = a1 ; /*

/** Outputs **/

Pin 12     = NRESETBUS ; /*
Pin 13     = NBUSRQ ; /*
Pin 14     = c ; /* temp signal */
Pin 15     = b ;
Pin 16     = a ; /*
Pin 17     = NSEL2 ; /*
Pin 18     = NSEL1 ; /*
Pin 19     = NWAITLTG ; /*

/** Declarations and Intermediate Variable Definitions **/
```

```

/** Logic Equations **/

!NWAITLTG = !NWAITBUS & !NBUSAK
           # c & !NMREQ
           # c & !NIORQ
           # !NWAITBUS & !NSWITCH & !NMREQ
           # !NWAITBUS & !NSWITCH & !NIORQ;

!NBUSRQ = !NMREQ & !NSWITCH
         # !NIORQ & !NSWITCH;

!NSEL1 = !NBUSAK
        # !NSWITCH;

a = !NSEL1;

!c = x100 & !NSEL1;

!NSEL2 = x40 & !NSEL1;

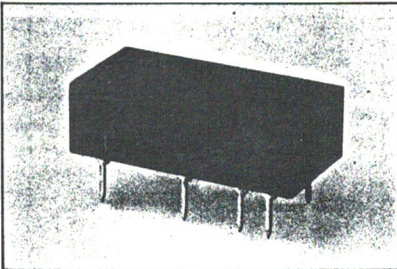
!NRESETBUS = !NRESETLTG & !NSWITCH;

NRESETBUS.OE = !NRESETLTG & !NSWITCH;

/* Signale fuer IBM NDR Kopplung, rev 2.0 Rolf-Dieter Klein
   mit Delay-Line fuer schnellen AT */

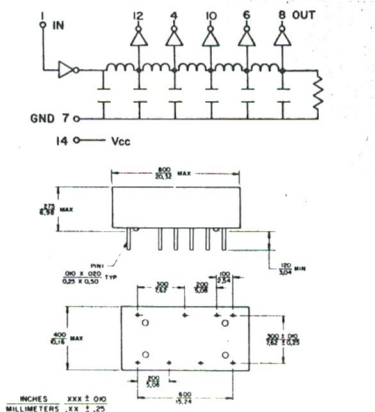
```

Datenblatt Delay-Line PE21820



- 14 OR 16 PIN DIL PACKAGE
- INDUSTRY STANDARD PINOUTS
- 5 EQUALLY SPACED TAPS
- TTL/DTL COMPATIBLE
- LEADING EDGE PRECISION

14 PIN



Part Number	Total Delay (ns)	Tap Delay (ns)	Rise Time (ns Max)
21197	25	5	3
21198	50	10	3
21741	60	12	3
21818	75	15	3
21199	100	20	3
21712	125	25	4
21212	150	30	4
21213	200	40	4
21214	250	50	4
21819	300	60	5
21820	400	80	5
21821	500	100	6



Telefonservice
08 31- 62 11
jeden Mittwochabend
bis 20.00 Uhr

Graf Elektronik Systeme GmbH

Magnusstraße 13 · Postfach 1610

8960 Kempten (Allgäu)

Telefon: (08 31) 62 11

Teletex: 831804 = GRAF

Telex: 17 831804 = GRAF

Datentelefon: (08 31) 6 93 30

Verkauf:

Computervilla

Ludwigstraße 18 b

(bei Möbel-Krügel)

8960 Kempten-Sankt Mang

Telefon: 08 31 / 6 93 00

Geschäftszeiten: GES GmbH + Verkauf

Mo. - Do. 8.00 - 12.00 Uhr, 13.00 - 17.00 Uhr

Freitag 8.00 - 12.00 Uhr

Telefonservice

Filiale Hamburg

Ehrenbergstraße 56

2000 Hamburg 50

Telefon: (0 40) 38 81 51

Filiale München:

Georgenstraße 61

8000 München 40

Telefon: (0 89) 2 71 58 58

Öffnungszeiten der Filialen:

Montag - Freitag

10.00 - 12.00 Uhr, 13.00 - 18.00 Uhr

Samstag 10.00 - 14.00 Uhr

ger