

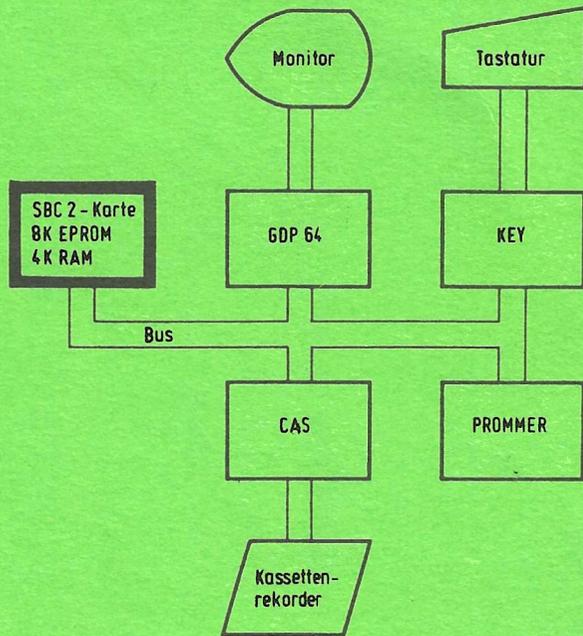
Der NDR-
Klein-Computer

SBC

ger

Graf Elektronik Systeme GmbH

Magnusstraße 13 · Postfach 1610 · 8960 Kempten
Telefon (08 31) 6211 · Teletex 831804 = GRAF



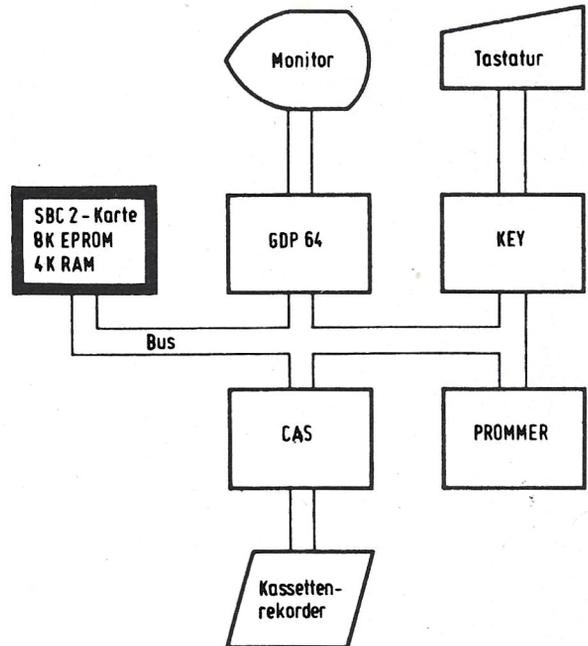
Der NDR-
Klein-Computer

ger

Graf Elektronik Systeme GmbH

Magnusstraße 13 · Postfach 1610 · 8960 Kempten
Telefon (0831) 6211 · Teletex 831804 = GRAF

SBC2



Inhaltsverzeichnis

Seite

Anwendung	1
Schaltbild	2
Schaltungsbeschreibung	3
Stückliste	5
Bestückungsplan	7
Bestückungsanleitung	8
Test 1	8
Test 2	9
Test 3	10
Aufbau des Ausgabesteckers	13
Bauelemente	14
AND, OR, Inv., NAND, NOR, EXOR	15
7474 D-Flip-Flop	15
74121 Monoflop	16
74 15 04 Inverter	16
74 15 138 3-Bit-Binärdekoder	16
Z 80 A Mikroprozessor	17
RAM 6116 Speicher (RAM)	18
2732 Speicher (EPROM)	18

ANWENDUNG

Die hier beschriebene Baugruppe "5BC2" enthält die Bausteine für die Computergrundfunktionen:

Verarbeitungseinheit (Prozessor, CPU)
Taktgeber
Start (RESET)
Programmspeicher (ROM, EPROM) und
Datenspeicher (RAM)

Die Verarbeitungseinheit (CPU, Central Processing Unit) ist vom Typ Z80A, ein 8-Bit-Prozessor mit 4MHz Taktfrequenz. Zwei Aufnahmesockel (IC-Fassungen) stehen für Eproms des Typs 2732A zur Verfügung, mithin sind 8kByte (8192 Byte) Programmspeicher möglich, 4kByte Datenspeicher werden in Form von zwei RAM-Bausteinen 6116 o.ä. mitgeliefert.

Auf eine Steckerleiste (Busstecker) sind die Signale geführt, die benötigt werden, um Ein-/Ausgabeeinheiten anzuschließen.

Die Baugruppe 5BC2 ist die zentrale Verarbeitungseinheit des NDR-Klein-Computers in den ersten Ausbaustufen.

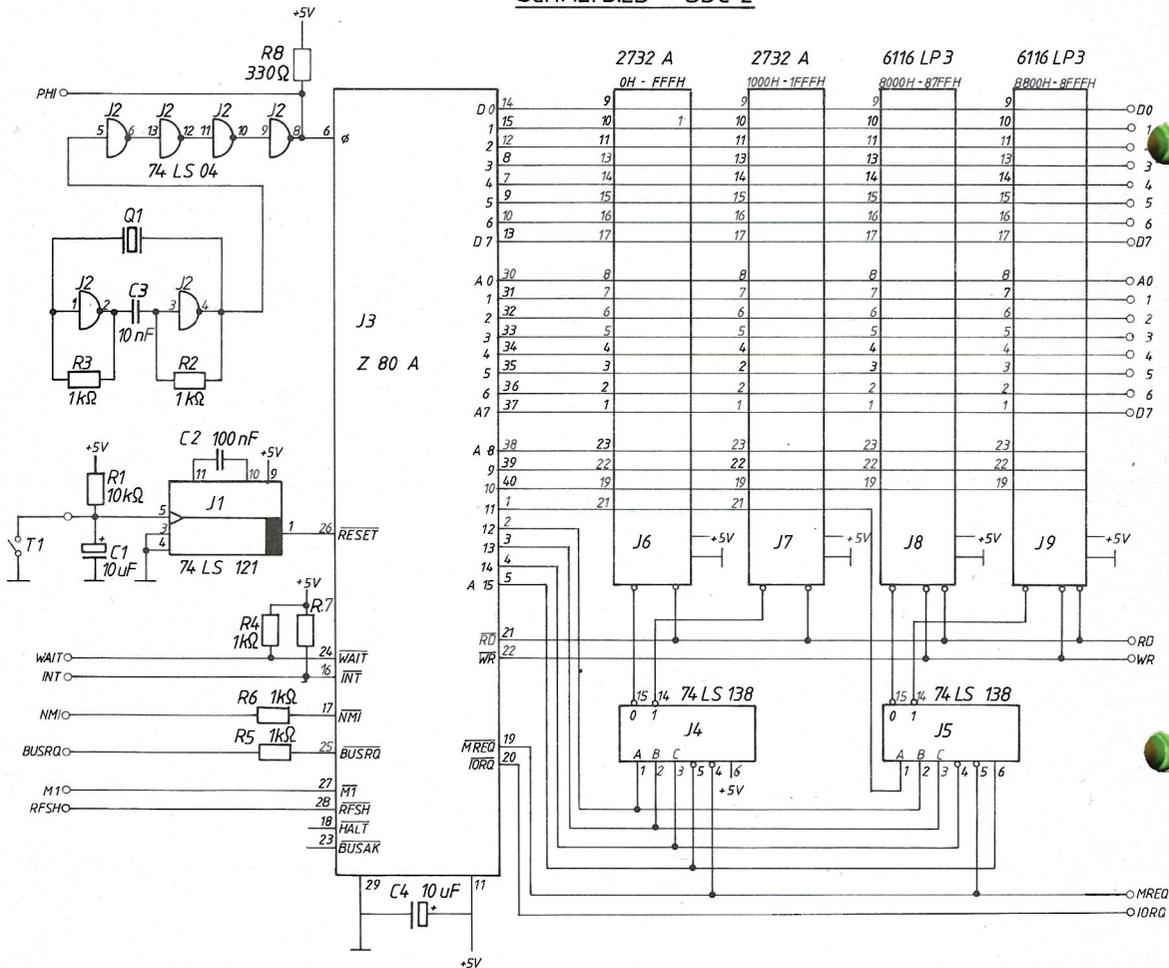
Sie ist zusammen mit entsprechender Software (Programmen in EPROM) in der Lage, die Experimente Musik, Ampel und Roboter auszuführen und die Ein-/Ausgabe-Baugruppen IOI, KFY, GDP64K und CAS anzusprechen.

Die Baugruppe benötigt für eine sinnvolle Arbeit eine Spannungsversorgung und mindestens eine Ein-/Ausgabe-Einheit. Spannungsversorgung ist die Baugruppe POW5V oder eine andere stabile Gleichspannung mit 5V und mindestens 2A. Ein-/Ausgabeeinheit ist beim einfachsten Experiment die kleine Schaltung "MUSIK", die von der Prozessorleitung IORQ gesteuert wird. Bei den anspruchsvolleren Aufbauten wird die Baugruppe III verwendet, die je 16 Eingangs- und Ausgangs-Einheiten beinhaltet.

Die Baugruppen POW5V, 5BC2 und z.B. IOI müssen miteinander verbunden werden. Dazu gibt es die Grundplatten BUS1 und BUS2, sogenannte "Busplattinen" oder "Rückwandverdrahtungen", im englischen "Motherboard". Durch den Bus werden alle Baugruppen parallel verbunden.

Sollen Programme geändert oder neue Programme erstellt werden, dann sind als Kommunikationsmittel mit dem Computer Tastatur über KLY und Bildschirm über GDP64K anschließbar.

SCHALTBILD SBC 2



SCHALTUNGSBESCHREIBUNG

Die Prozessorbaugruppe läßt sich gliedern in die Einheiten:

Startschaltung
Takterzeugung
Prozessor
Speicher

a) Startschaltung

Der Prozessor braucht an seinem "RESET"-Eingang für einige Millisekunden (eine für einen Prozessor sehr lange Zeit) ein stabiles "Low"-Signal, um seine Initialisierung durchzuführen. Dieses Signal wird benötigt beim Einschalten der Spannungsversorgung und bei Bedienerwunsch, der über einen Taster (S) mitgeteilt wird.

Ein mechanischer Taster schaltet im Mikrosekundenbereich viele Hundertmal ein und wieder aus, bevor er eine stabile "Ein"-Position erreicht. Daher wird dem Taster ein Monoflop (IC1) nachgeschaltet, das den Tastendruck sofort erkennt und am Ausgang stabil lange Zeit auf Low geht, unabhängig von der Änderung des Eingangs. Die Zeit ist über einen Kondensator (C2) einstellbar.

Der Kondensator C1 ist beim Einschalten der Versorgungsspannung entladen und stellt daher für kurze Zeit einen Kurzschluß dar, der die gleiche Wirkung hat wie ein kurz gedrückter Taster S, nämlich ein langes RESET-Signal am Ausgang des Monoflops.

b) Takterzeugung

Alle prozessorinternen Vorgänge werden durch einen externen Schritttakt gesteu-

ert. Ein Quarz schwingt, wenn er elektrisch angeregt wird, auf einer bestimmten Frequenz, die er langzeit- und temperaturstabil einhält.

Der 4 MHz - Quarz (4 Millionen Schwingungen pro Sekunde) wird durch zwei Inverter angestoßen, die durch externe Bauteile (R2, R3, C3) so beeinflusst werden, daß sie nicht hauptsächlich logische Inverter sondern eher lineare Treiberstufen sind. Die Inverter sind zwei von sechs in einem Gehäuse unter der Bezeichnung 74LS04 vereinten Schaltungen. Die restlichen vier Inverter werden benutzt, um dem zunächst eher dreieckförmigen Oszillatorsignal die gewünschte rechteckige Form zu geben. Der Widerstand R8 hebt den High-Pegel auf den von MOS-Schaltungen (CPU) benötigten Wert an.

c) Prozessor

Der Prozessorbaustein IC3 erzeugt Adresssignale (Leitungen A0 bis A15), die der Auswahl einer bestimmten Speicherstelle (mit aktivem /MREQ) oder einer bestimmten E/A-Einheit (mit aktivem /IORQ) dienen.

Über den Datenbus (D0 bis D7) werden dann byteweise Daten zwischen den adressierten Stellen und dem Prozessor ausgetauscht. Die Richtung des Datenverkehrs wird durch die Leitungen /RD (Read, Lesen) bzw. /WR (Write, Schreiben) bestimmt.

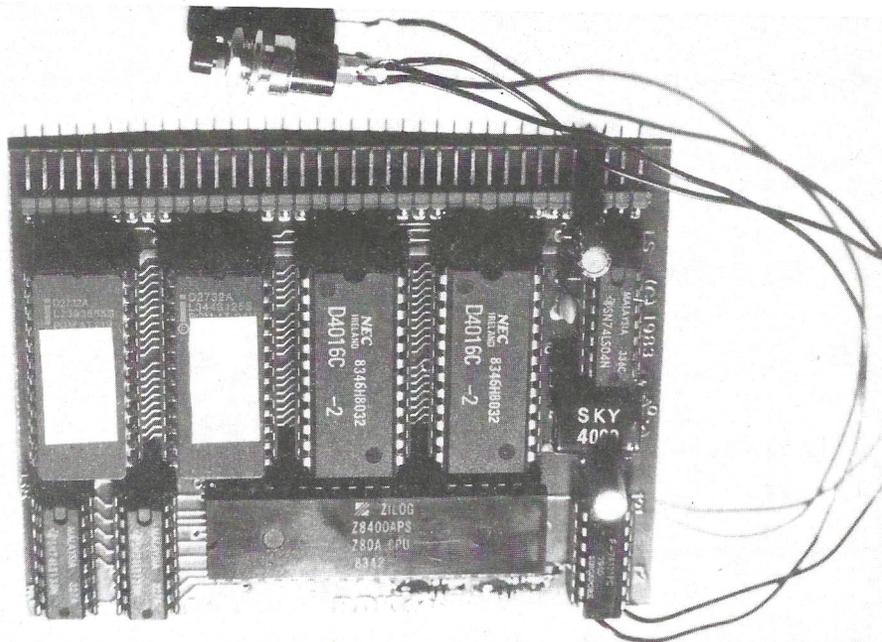
Die Daten, die Adressen 0 bis 7 und die Steuersignale sind auf die Bus-Steckerleiste geführt, die Adressen 8 bis 15 nur auf die internen Speicher. Die SBC2 kann damit externe E/A-Einheiten, nicht jedoch externen Speicher ansprechen.

d) Speicher

Zwei Eprom-Socket sind vorbereitet für die Aufnahme von 2732 Eproms, die je 4096 Byte (4kByte) Kapazität haben. Die Adreßauswahl innerhalb des 780 Gesamtadrebereichs ist so ausgelegt, daß Socket 0 (IC6) ab Null adressiert wird (Start/RESET-Adresse) und Socket 1 (IC7) ab Adresse 4096, sedezimal 1000. In Socket 2 und 3 (IC8 und 9) folgen je

2kByte RAM, die ab Adresse sedezimal 8000 bzw. 8800 angesprochen werden.

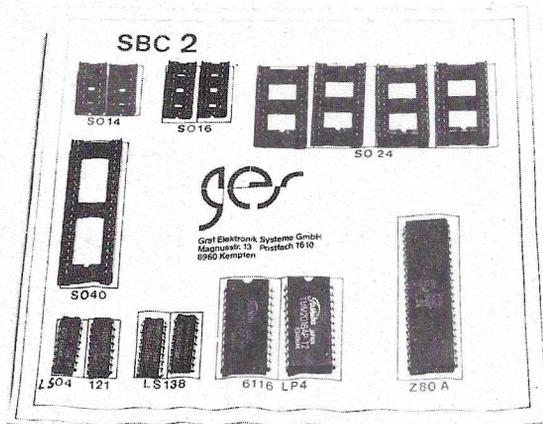
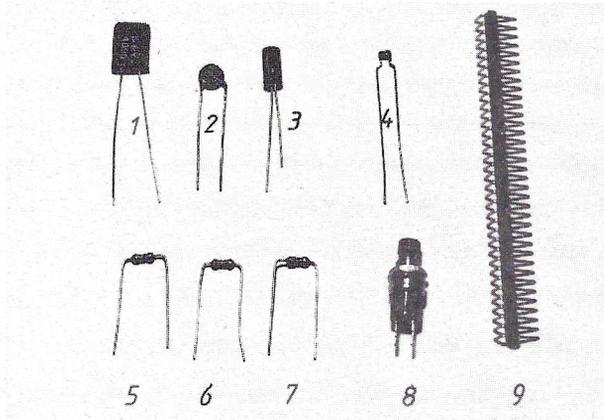
Die Speicherauswahl erfolgt durch integrierte 3 zu 8-Dekoder des Typs 74LS138 (IC4 EPROM, IC5 RAM). Die Auswahl zwischen den beiden Dekodern erfolgt durch Adresse A15 Low oder High, die Eprom-Positionen werden aus A12-A14 ausgewählt, die RAMs aus A11-A14. Je 6 der 8 Ausgänge bleiben unbenutzt.



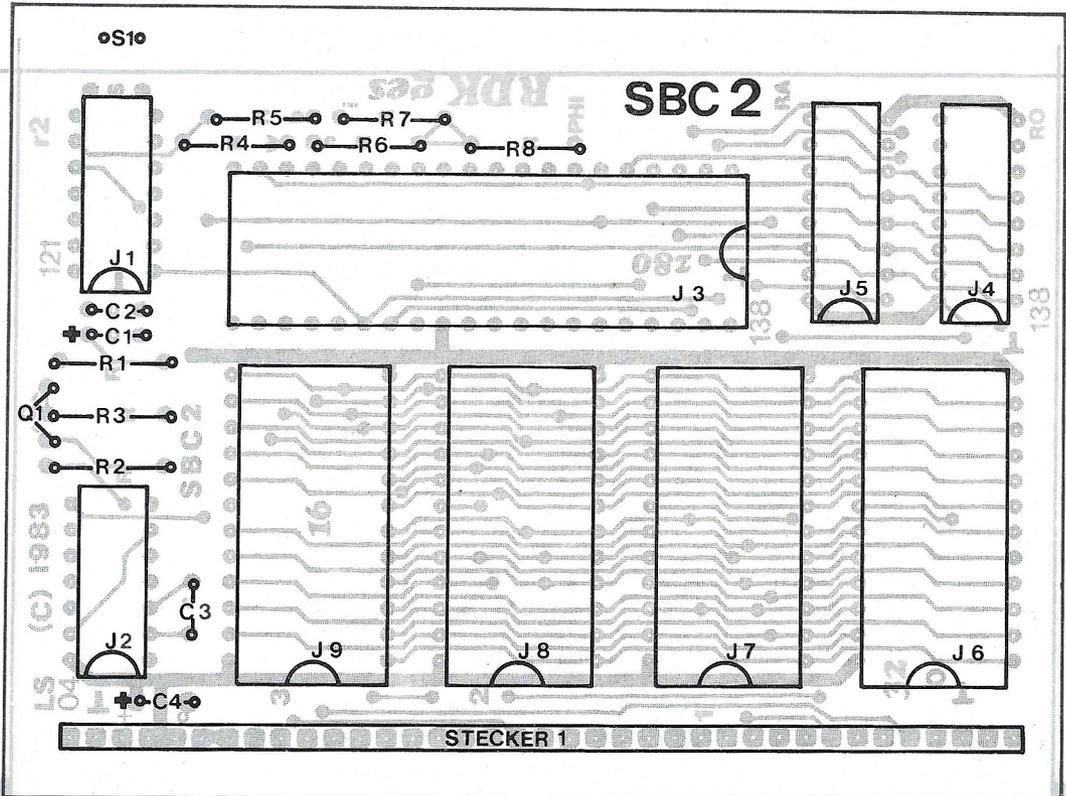
STÜCKLISTE

Stück	Bezeichnung	Nr. im Bild
1	J1 74121	
1	J2 74 LS 04	
1	J3 Z 80 A	
2	J4, J5 74 LS 138	
2	J6, J7 2732 A (Grundprogramm oder Basic)	
2	J8, J9 6116 LP3	
2	S0 14 14-polige IC-Fassung	
2	S0 16 16-polige IC-Fassung	
4	S0 24 24-polige IC-Fassung	
1	S0 40 40-polige IC-Fassung	
1	R1 10 kOhm	7
6	R2...R7 1 kOhm	6
1	R8 330 Ohm	5
2	C1, C4 10 uF	3
1	C2 100 nF	2
1	C3 10 nF	4
1	Q1 4 MHz	1
1	Stecker 1 36-polig	9
1	T1 Taster und Kabel zum Taster	8
1	GES-Platine mit Lötstoplack	

Hinweis: Im Buch, "Mikrocomputer selbstgebaut und programmiert" von Rolf Dieter Klein, ist ein 100 nF Kondensator als C3 angegeben. Wir verwenden an dieser Stelle einen 10 nF Kondensator. Es funktionieren beide Versionen



BESTÜCKUNGSPLAN

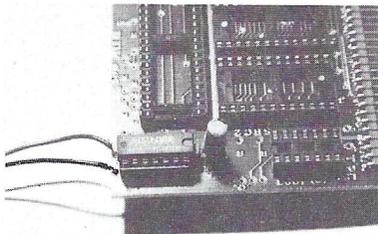


Bestückungs-Anleitung

Wenn Sie keine Erfahrung im Umgang mit elektronischen Bauelementen haben, bitten wir, die Bauanleitung zur Baugruppe POW5V sorgfältig durchzuarbeiten.

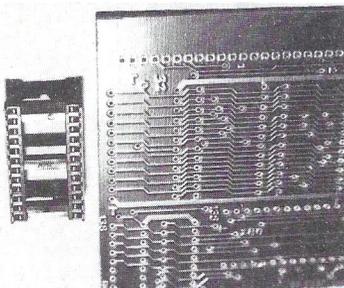
Dort werden grundsätzliche Fragen (wie lötet man, wie erkennt man die Bestückungsseite etc.) geklärt und die wichtigsten Bauelemente vorgestellt.

Bei der SBC2 geht's los mit der Bestückung des Bussteckers, da der ohne weitere Bauelemente auf der Leiterplatte am leichtesten zu montieren ist.



In der oberen linken Ecke der Platine wird dann die Startlogik aufgebaut. Sie besteht aus dem Faster, der an "S" am Platinenrand angelötet wird (direkt oder über Drähte), den Kondensatoren C1 und C2, dem Widerstand R1 und dem Monoflop IC1.

Ein 14-poliger IC-Sockel wird in das rechteckige Feld IC1 so eingesetzt, daß die Pin-1-Markierung der Fassung an der Seite ist, die im Bestückungsfeld mit einem Quadrat gekennzeichnet ist. Die Zuordnung ist im Foto am Beispiel des IC 6 deutlich erkennbar.



Also, IC-Sockel korrekt einsetzen, Leiterplatte umdrehen und Sockelanschlüsse verlöten. Bitte sparsam mit dem Lötzinn arbeiten, Lötstelle und Sockelanschluß gut erhitzen, bevor Lötzinn zugeführt wird.

R1, Widerstand 10k0hm, so biegen, daß der Körper waagrecht auf der Leiterplatte aufliegt.

Tantal-Elko C1 (10uF/16V) so einsetzen, daß + zum Platinenrand heizt. Die Plus-Bohrung ist entsprechend markiert.

Zuletzt den 100nF-Keramikkondensator C2 einlöten.

T E S T 1

Verbinden Sie die Spannungsversorgung (z.B. POW5V) mit der SBC2. Die Baugruppen können dazu auf den Bus gesteckt werden oder aber mit Drähten und kleinen Kupplungssteckern verbunden werden. Vorsicht: wenn sich die Baugruppen gegenüberliegen, ist Pin 1 der Steckerleiste einer Karte gegenüber Pin 36 der anderen Karte. Also genau darauf achten, daß 5V mit 5V und Masse mit Masse verbunden wird.

Schalten Sie nun den Trafo ein und messen Sie mit Vielfachprüfer oder Oszilloskop die Spannungen am Sockel IC1. An Pin 14 muß 5V anliegen, an Pin 7 0V. Die Stiftnumerierung einer

integrierten Schaltung ist immer gegen den Uhrzeigersinn wie folgt:

14 13 12 11 10 9 8

#

1 2 3 4 5 6 7

Das IC wird hierbei von der Aufschriftseite her betrachtet, # entspricht der Pin1-Markierung.

Von der Lötseite her siehts natürlich genau umgekehrt aus, nämlich z.B.

1 2 3 4 5 6 7 8

#

16 15 14 13 12 11 10 9

Die Pin-Numerierung und die Betrachtungsweise von den beiden Seiten einer Leiterplatte strapaziert das Vorstellungsvermögen beträchtlich und führt auch bei alten Hasen noch häufig zu Fehlern beim Test.

An Pin 5 ist das Tastersignal zu betrachten, das nun schon durch den Kondensator entprellt ist.

Bitte nun Trafo wieder abschalten.

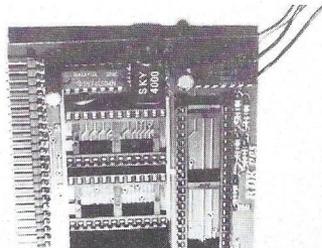
Nehmen Sie das ICL 74121 aus der Verpackung und richten Sie die Anschlüsse so, daß alle schön senkrecht zum IC-Körper bzw. zur Leiterplatte gebogen sind. Suchen Sie die Pin-1-Markierung des ICs. Wenn mehrere Markierungen erkennbar sind, ist Pin 1 immer bei der ausgeprägtesten Kerbe, dem tiefsten Loch etc.

Stecken Sie das IC unter Beachtung von Pin1 in die Fassung. Achten Sie darauf, daß kein Beinchen neben der Fassung landet, z.B. nach innen eingeknickt wird.

Nach nochmaliger Überprüfung schalten Sie nun den Trafo wieder ein. An Pin 6 des IC's kann bei Tastendruck der kurze, steile Ausgangsimpuls des Monoflops gemessen werden.

Taktgeber

Nächster Block unseres Aufbaus ist der Taktgeber, der die 4 MHz Taktfrequenz für die Z80A CPU erzeugt.



Der Taktgeber besteht aus den 6 Invertern (Nicht-Gliedern) die in IC2 74LS04 vereint sind, dem Kondensator C3, den Widerständen R2 und R3 und - als frequenzbestimmendem Element - dem 4MHz Quarz.

Löten Sie ein:

Den 14-poligen Sockel für IC2, die 1k0hm-Widerstände R2 und R3, den 10nF-Kondensator C3 und den Quarz. Stecken Sie das IC2, den Inverterbaustein 74LS04 nach Richten der Anschlüsse in die Fassung. Schon folgt der nächste Test.
T E S T 2

Jetzt beginnt die Testarbeit, für die Sie regelmäßig ein Oszilloskop brauchen, ein Gerät zur Darstellung von Spannungs-

verlaufen auf einem Bildschirm. Nähere Angaben über Oszilloskope finden Sie u.a. in dem Begleitbuch von R.D. Klein. Der TTL-Prüfstift aus dem Buch tut auch seine Dienste, nicht so komfortabel und eindeutig, aber auch viel billiger. Das Oszilloskop bringen wir in den Bereich 2V/cm und die Zeitbasis auf 0,05us/cm. Löst die Zeitbasis ihres Oszilloskops nicht so fein auf, können Sie mit dem kleinsten Bereich arbeiten und -falls dafür eingerichtet- mit Dehnung. Verbinden Sie die Masseleitung des Tastkopfs mit der Masse der Platine (Bus 6/7) An Pin 8 des 74LS04 ist folgendes Signal feststellbar:



Wenn Sie ein einfaches Oszilloskop haben, kann die Kurve sägezahnförmig ausfallen, das liegt daran, daß 4MHz schon erhebliche Anforderungen an die Bandbreite eines Oszilloskops stellt, unterhalb 30 MHz wird's da kritisch.

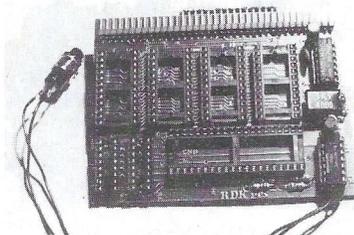
Da aber nur das Vorhandensein des Takts erkannt werden muß und nicht die Kurvenform, kann der Test als erfolgreich verlaufen betrachtet werden, wenn eine regelmäßige Schwingung angezeigt wird. Zeigt sich kein Takt am Ausgang des 74LS04, liegt wahrscheinlich ein Baufehler vor. Entweder steckt das IC nicht richtig mit allen Beinen in der Fassung oder vielleicht falsch rum (dann ist es

inzwischen sehr heiß geworden und vermutlich defekt). Lötfehler sind jedoch noch häufiger, entweder sind einzelne Punkte nicht angelötet oder aber durch zuviel Lötzinn miteinander verbunden.

Bauen Sie nicht weiter, bevor der Oszillator nicht schwingt, ohne Takt macht die restliche Schaltung nichts!

Der Rest

Löten Sie nun alle restlichen IC-Sockel ein, wobei Sie darauf achten, daß die Pin-1-Markierung mit der auf dem Bestückungsdruck übereinstimmt.



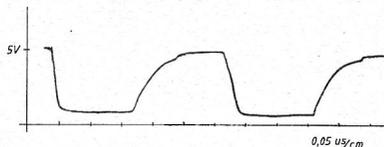
Es folgen die 1kOhm-Widerstände R4 bis R7, der 330 Ohm-Widerstand R8 und der Tantal-Elko C4, der als Abblockkondensator direkt bei den Busanschlüssen für die Versorgungsspannung eingebaut wird.

Bevor Sie die Integrierten Schaltungen einsetzen, kann ein weiterer Test vorgenommen werden:

T E S T 3

Oszilloskop (2V/0,05us) an Masse anschließen, Trafo einschalten. Die Messungen werden am Sockel für IC3 (CPU)

vorgenommen. An Pin 6 (CLK) kommt der Takt vom 74LS04-Oszillator an. Durch den Widerstand R8 wird die Kurvenform gegenüber dem vorher gemessenen Signal allerdings etwas verändert, es fehlen die Überschwinger in den negativen Bereich, die High-Spannung ist, wie gewünscht, höher geworden:



An Pin 26 (RESET) muß der Ausgangsimpuls des Monoflops IC1 nach Drücken des Tasters sichtbar werden. An Pin 11 liegt +5V, die Versorgungsspannung, Pin 29 liegt auf Masse. An 16, 17, 24 und 25 liegen +5V, wenn dort nicht meßbar, fehlen Widerstände bei R4 bis R7.

Bitte setzen Sie nun nach Abschalten der Betriebsspannung das IC 3 in den entsprechenden Sockel. Die Z80A CPU ist ein MOS-Baustein, der gegen statische Aufladung empfindlich ist. Berühren Sie vor der Handhabung des IC's geerdete Teile, zumindest jedoch den schwarzen Leitschaum und die Platine, um einen Potentialausgleich zu erreichen.

Der Prozessor ist nun zwar betriebsbereit, jedoch macht er ohne Programm irgendwas, nichts definiertes.

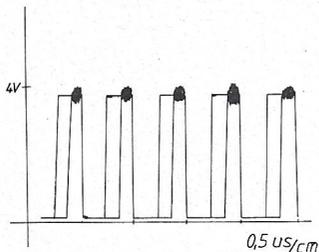
Zum Test wollen wir aber vergleichbare Signale haben. Es gibt einen Befehl, der sich für solche Zwecke besonders eignet, den Nichtstu-Befehl. Diese offiziell mit NOP bezeichnete Anweisung wird ausge-

führt, wenn alle Datenbits der adressierten Programmspeicherstelle auf Low sind.

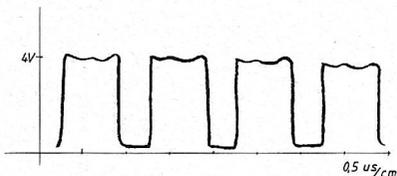
Das erreicht man einfach dadurch, daß alle Datenbits mit Masse verbunden werden. Der Prozessor sieht dann, wenn er bei Adresse 0000 startet, einen NOP-Befehl, tut nichts, geht zu Adresse 0001 weiter, sieht wieder NOP usw, bis zur Adresse FFFF, danach läuft er einfach wieder bei 0000 weiter - bis der Strom ausfällt. Die Impulsformen, die er dabei macht, lassen sich am Oszilloskop schön betrachten, denn zum Lesen aus dem Speicher muß der Z80 ja /RD, /MREQ und die Adrebleitungen aktivieren. Zum Verbinden der Datenleitungen gibt es zwei Möglichkeiten: a) Simulation eines Eproms durch einen 24poligen IC-Stecker, dessen Pins 9 bis 17 miteinander verbunden sind und der in Sockel 0 gesteckt wird oder b) Verbindung der Daten auf dem Bus mit Masse durch einen Stecker, der die Pins 7 bis 15 des Bus' kurzschließt.

Der Nichtstu-Stecker gehört zu einem separat erhältlichen Kleinteilesatz für die ganze Serie.

Die folgenden Oszillogramme sind unter Verwendung des Nichtstu-Steckers bei Einstellung 2V/cm und 0,5µs/cm zu erkennen:

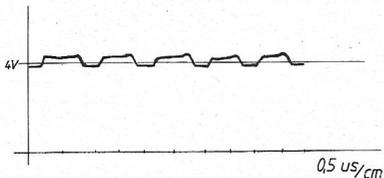


Pin 19 der CPU (IC3) Signal /MREQ sieht etwa wie oben aus. Das untenstehende Bild ist an Pin 21, Signal /RD zu messen.



Wenn man dagegen die Anschlüsse /WR und /IORQ betrachtet, die für Schreiboperationen bzw. Ein-Ausgabe aktiviert werden, dann kann man keine Impulse messen, nur eine unruhige Spannung im High-Bereich um 4V, die durch die vielen

gleichzeitig ablaufenden Schaltvorgänge entsteht:



Die Speicherauswahl-Bausteine 74LS138 (IC4 und IC5) können eingesetzt werden, der Test ist einfach, da mit dem Nichtstu-Befehl der Speicher ganz regelmäßig von unten nach oben durchgearbeitet wird. An allen Ausgängen der Dekoder (Pins 7 und 9 bis 15) sind gleichmäßige Impulsfolgen meßbar.

Der Nichtstu-Stecker kann nun noch so umverdrahtet werden, das ständig Ausgabem auf eine fiktive E/A-Einheit vorgenommen werden. Dazu muß dem Prozessor das Bitmuster (D7 bis D0 v.l.n.r.)

1 1 0 1 0 0 1 1

auf dem Datenbus vorgegeben werden. Der dezimal "D3" geschriebene OUT-Befehl aktiviert /WR und /IORQ, Pins 22 bzw. 20, bei denen jetzt auch Impulsfolgen sichtbar werden. Da der Befehl OUT jedoch weiterhin aus dem Speicher gelesen wird, sind auch noch /RD und /MREQ aktiv. Die einzelnen Widerstände über je einen gemeinsamen Widerstand von 330 Ohm nach Plus (Pin 24) bzw. nach Masse (Pin 12) gezogen werden.

Aufbau des Ausgabe-Steckers:

Widerstand mit einem Bein an Plus anlöten, das andere Bein mit Pins 9, 10, 14, 16 und 17 verbinden (D0,1,4,6,7). Dann Widerstand mit einem Bein an Masse, mit dem anderen an Pins 11, 13, 15 (D2,3,5) legen.

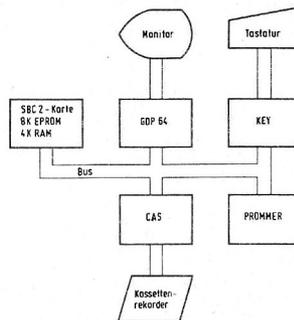
Die SBC2 ist damit fertig aufgebaut, weitere Tests sind unter Verwendung z.B. der Experimente RWTEST, MUSIK 1 oder MUSIK 2 möglich (jeweils programmierte Eproms 2732A-3), die einzeln oder zusammen mit einem Teilesatz von uns lieferbar sind. Schaltung und Programm finden Sie im Begleitbuch.

Die Experiment-Eproms sind in Sockel 0 (IC6) einzusetzen. Das Programm RWTEST ermöglicht die Betrachtung von RD und WR mit dem Oszilloskop und führt einen RAM-Test durch.

MUSIK 1 erzeugt per Programm Musik über einen an IORQ angeschlossenen Verstärker, eine kleine Schaltung mit Monoflop, Transistor und Lautsprecher kann mit dem Bausatz BMUSIK aufgebaut werden. Musik 2 ist das gleiche in besserer Qualität, dazu wird allerdings RAM auf der SBC2 benötigt. Sockel IC8 und IC9 dienen der Aufnahme der mitgelieferten RAM-Bausteine, zunächst ist jedoch nur das RAM IC8 nötig, wenn mehr auch nicht schadet.

Für die Experimente Ampel und Roboter ist die Erweiterung durch die IOE-Baugruppe nötig, wenn die Experimente auf dem Rasterfeld selbst verdrahtet werden sollen. Den Bauteilesätzen liegen u.U. kleine Leiterplatten bei. Eine Ampelanlage und eine Robotersteuerung sind dann mit dem NDR-Klein-Computer möglich.

Mit den Baugruppen für Bildschirmausgabe (GDP64K), Tastaturanschluß (KEY) und Datenspeicherung auf Audio-Cassette (CAS) wird dann das Monitorprogramm EGRUND nötig. EGRUND ist zwei Eproms 2732A groß und erledigt die Initialisierung der Schnittstellen und die Bildschirmführung. Hilfsprogramme in EGRUND dienen der Auslastung des Speichers, der direkten Ein-/Ausgabe von Einzelbytes auf Schnittstellen, der Speicherung auf Cassette und der Programmierung von Eproms mit der Baugruppe PROM.



Wenn Sie selbst Eproms programmieren, verwenden Sie bitte nur Speicher mit Zugriffszeiten von 300ns oder darunter, im allgemeinen also die mit 21V zu programmierenden 2732A-Typen. Standard-Eproms mit 350ns oder 450ns funktionieren bestenfalls gelegentlich!

BAUELEMENTE

In der Rubrik Hintergrund stellen wir die in der Baugruppe eingesetzten Bauteile vor. Die Informationen setzen ein Grundwissen digitaler Schaltungstechnik voraus und eine Kenntnis der in den Anleitungen für die vorherigen Bausätze behandelten Bauteile. In der POW5V wurden z.B. Widerstände, Kondensatoren etc. besprochen.

Der Leser muß mit Begriffen wie Inverter bzw. NICHT-Glied oder AND- bzw. UND-Glied vertraut sein sowie binäre und sedezimale Arithmetik verstehen.

Das Begleitbuch von R.D.Klein, Mikrocomputer - selbstgebaut und programmiert gibt eine kurze Einführung in die Digitaltechnik.

Hier und in den Anleitungen der folgenden Baugruppen werden hauptsächlich integrierte Schaltungen beschrieben.

Wir haben beim NDR-Klein-Computer hauptsächlich zu tun mit TTL-Schaltkreisen und MOS-LSI-Bausteinen. TTL-Schaltkreise werden bezeichnet mit 74xx (Standard-TTL) oder 74LSxx (Low Power Schottky-TTL). Inverter (NICHT-Glieder), Dekoder, Flip-Flops und Bustreiber sind in dieser Technologie gefertigt. Die hochintegrierten Schaltungen wie z.B. die CPU, der Grafik-Steuerbaustein und die Speicher sind dagegen in MOS-Technologie gefertigt.

Integrierte Schaltungen können auch noch in anderen Technologien hergestellt werden, z.B. bipolar für Linearschaltkreise wie Spannungsregler und Operationsverstärker oder in CMOS, wo es eine digitale Reihe ähnlich LS-TTL gibt (Bezeichnungen CD40xx oder 74Cxx) aber auch

Speicherbausteine wie HM6264 oder TC5565, die 8kx8-RAMs der RDA64.

Für weitere Informationen zu den Bausteinen 74xx und 74LSxx empfehlen wir beispielsweise von Texas Instruments, dem größten Hersteller von TTL-IC's den "Pocket Guide", Band 1, Digitale Schaltungen. Zu den MOS-IC's, also CPU und LSI-Peripheriebausteinen, müssen Sie die Datenbücher der verschiedenen Hersteller einsehen.

Einige Abkürzungen kommen immer wieder vor, deshalb seien sie hier erläutert:

L = Low, Logischer Pegel nahe Masse
 H = High, Logischer Pegel nahe +
 X = beliebiger Pegel
 ↑ = steigende Flanke, Masse > +5V
 Z = hochohmig, Tri-State-Zustand
 NC = Nicht angeschlossen
 Y = Ausgang, H aktiv
 /Y = Ausgang, L aktiv
 Q = Ausgang von Speichern, H aktiv
 /Q = Ausgang dto., L aktiv
 QQ = Zustand vor Eingangsänderung
 ABC= Eingänge
 CLK= Clock, Takteingang
 CLR= Clear, Löscheingang
 Vcc= Versorgungsspannung (meist +5V)
 Vdd= MOS-Versorgung (auch meist +5V)
 GND= auch Vss, Masse

Eine integrierte Schaltung enthält häufig mehrere gleiche Logikelemente. Die auf der nächsten Seite folgenden Tabellen zeigen die wichtigsten Symbole in beiden Darstellungsvarianten.

Die einzelnen Logik-Elemente werden in Schaltbildern durch Symbole dargestellt, wobei gerade eine neue DIN-Norm eingeführt wird.

alt	Schaltzeichen neu	Benennung neu [IC-Beispiel]
		UND-Glied (7408)
		ODER-Glied (7432)
		NICHT-Glied (7404)
		NAND-Glied (7400)
		NOR-Glied (7402)
		ANTITALENT-Glied (7486)

alt	Schaltzeichen neu	Benennung
		D-Flipflop (7474)
		Monoflop (74121)
		Schmitt-Trigger (7413)
		Taktoszillator

Für die logische Funktion gelten folgende Wahrheitstabellen:

Log. Element
Typ-Beispiel

AND 7408			OR 7432			INV. 7404		NAND 7400			NOR 7402			EXOR 7486		
A	B	Y	A	B	Y	A	Y	A	B	Y	A	B	Y	A	B	Y
L	L	L	L	L	L	L	H	L	L	H	L	L	H	L	L	L
L	L	L	L	L	L	H	L	L	L	H	L	L	H	L	L	L
L	L	L	L	L	L	H	L	L	L	H	L	L	H	L	L	L
L	L	L	L	L	L	H	L	L	L	H	L	L	H	L	L	L
L	L	L	L	L	L	H	L	L	L	H	L	L	H	L	L	L
L	L	L	L	L	L	H	L	L	L	H	L	L	H	L	L	L
L	L	L	L	L	L	H	L	L	L	H	L	L	H	L	L	L

Log. Element
Typ-Beispiel

FLIP-FLOP
7474

MONO
74121

Anschlüsse

Preset—Clear	Takt	0	Q	Q̄	
0	1	x	x	1	0
1	0	x	x	0	1
1	1	↓	1	1	0
1	1	↓	0	0	1
1	1	0	x	Q ₀	Q̄ ₀
0	0	x	x	1*	1*

Setzen
Rücksetzen
1-einschreiben
0-einschreiben
Speichern
Zustand instabil

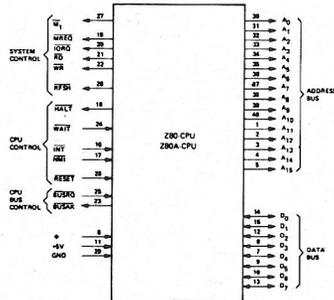
Zustände

Inputs			Outputs	
A1	A2	B	Q	Q̄
L	X	H	L	H
X	L	H	L	H
X	X	L	L	H
H	H	X	L	H
H	↓	H	↓	↓
↓	↓	H	↓	↓
L	X	↑	↓	↓
X	L	↑	↓	↓

Z80A CPU
=====

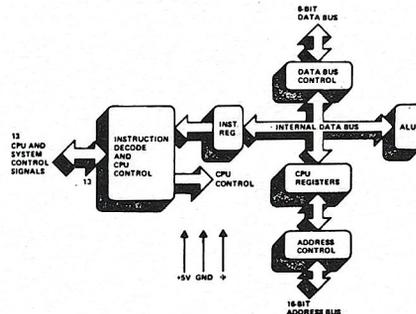
Prozessor (CPU)

Anschlußbelegung (von oben)



Eine ausführliche Beschreibung aller Ein- und Ausgangsanschlüsse der Z80 CPU finden Sie im Begleitbuch.

Innenschaltung der Z80 CPU:



Die Arbeitsweise der Z80 CPU

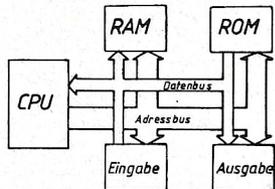
Alle Funktionen, die ein Computer ausführt, werden vom Prozessor gesteuert, im Fall SBC2 von der Z80A CPU. Dieser Prozessor kann 65536 verschiedene Speicherstellen ansprechen und 256 Eingabe-/Ausgabeeinheiten (Ports). Zur Auswahl dienen die 16 Adreßleitungen der CPU, von denen jede nur die beiden Zustände High oder Low annehmen kann. Mit 16 Leitungen lassen sich genau 65536 voneinander verschiedene Zustandsmuster erzeugen (2 hoch 16). Die üblichen Speicherschaltkreise (EPROMs bzw. RAMs) erwarten diese (binäre) Art der Adressierung. Für Eingabe-/Ausgabeeinheiten werden nur 256 Adressen ausgewertet (8 Leitungen), außerdem benötigten E/A-Schaltkreise einen externen Adreßvergleichler, der bei Übereinstimmung ein "Chip-Select"-Signal erzeugt. Zur Unterscheidung zwischen Speicheradresse und E/A-Adresse dienen zwei zusätzliche Leitungen: MREQ (Memory Request) und IORQ (Input/Output Request). Eine Peripherieeinheit darf also nur reagieren, wenn ihre Adresse korrekt ist und gleichzeitig /IORQ aktiv ist.

Der Datenaustausch erfolgt über den Datenbus, das sind 8 Datenleitungen (D₀ bis D₇), die wieder jeweils High oder Low sein können, so daß sich in einer Speicherstelle (einem "BYTE") 2 hoch 8, also 256 verschiedene Zustände speichern lassen.

Die Richtung des Datentransfers wird durch die Prozessorsignale RD (Read, Lesen) und WR (Write, Schreiben) bestimmt. Dabei sorgt RD dafür, daß die Datenleitungen vom Speicher bzw. vom Eingabeport in Richtung CPU geschaltet werden, WR bewirkt das Gegenteil.

Die Leitungen für Adressen, Daten etc. werden zusammen als "BUS" bezeichnet, wobei man wieder feingliedern kann in

Adreßbus, Datenbus und Steuersignalbus.
Die Zeichnung zeigt einen minimalen Computer:



Die Z80 CPU bewegt Daten zwischen Speicher und E/A-Einheiten und den internen "Registern". Sie schiebt, vergleicht und addiert die Daten in der ALU und kann, abhängig vom Ergebnis, verschiedene Programmteile (Unterprogramme) auswählen.

Ein Speicher (z.B. Eprom 2732) benutzt nicht alle 16 Prozessoradressen, er benötigt für seine 4096 Speicherbytes nur 12 Bit (2 hoch 12 = 4096). Will man also in den 64kByte großen Z80 Adreßbereich mehrere 2732 legen, dann braucht man eine externe Zuordnungslogik. Die Speicher haben dazu einen CE-Eingang, durch den sie eingeschaltet werden können. Der CE-Dekoder (bei der SBC2 ein 74LS138) vergleicht die oberen 4 Adreßleitungen (A12-A15 + MREQ) mit einem für das jeweilige IC eingestellten Muster und gibt bei Übereinstimmung den zugehörigen CE frei. Die unteren Adressen, (A0 bis A11) werden parallel an alle Speicher geführt, aber nur das IC, dessen CE aktiv ist, gibt den Speicherinhalt des adressierten Bytes auf den Datenbus bzw. übernimmt (bei WR auf RAMs) den Inhalt.

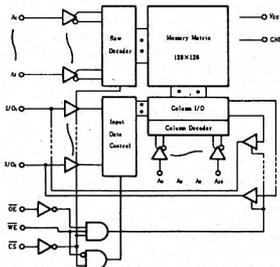
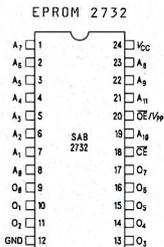
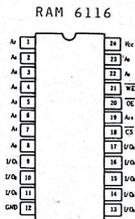
Das Innenschaltbild eines RAMs 6116 zeigt, wie die Adressen innerhalb des Speichers dekodiert werden:

Speicher (RAM und Eprom)

=====

Alle Speicher auf der SBC2 sind gleich organisiert, nämlich mit 8 parallelen Datenbits (1 Byte) pro Adresse.

Anschlußbelegung



Alle Angaben in dieser Bauanleitung ohne Gewähr. Wir garantieren nicht die Funktion der Schaltung, sondern lediglich die Übereinstimmung der "SBC2" mit den Unterlagen des Autors.