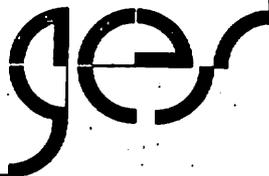


# CLUT

Die Farbtabelle für den  
NDR- & MG- Computer

Graf Elektronik Systeme GmbH



# Inhalt

# Seite

1	Einführung . . . . .	3
1.1	Zum NDR-Computer . . . . .	3
1.2	Wozu dient die Baugruppe CLUT . . . . .	3
1.3	Wie setzt man die Baugruppe CLUT ein? . . . . .	4
2	Technische Daten . . . . .	4
3	Prinzipbeschreibung . . . . .	5
3.1	Prinzip der Farbtabelle . . . . .	5
4	Aufbauanleitung . . . . .	7
4.1	CMOS-Warnung . . . . .	7
4.2	Stückliste . . . . .	7
4.3	Aufbau Schritt für Schritt . . . . .	9
5	Testanleitung . . . . .	11
5.1	Erste Prüfung ohne ICs . . . . .	11
5.2	Einstellen der Jumper . . . . .	11
5.3	Test mit der COL256 . . . . .	15
5.4	Test mit dem ACRT-System . . . . .	15
6	Fehlersuchanleitung . . . . .	15
6.1	Mögliche Fehler und ihre Behebung . . . . .	16
7	Schaltungsbeschreibung . . . . .	18
7.1	Funktionsbeschreibung der Schaltung . . . . .	18
8	Anwendungsbeispiele . . . . .	20
8.1	Anschluß eines Monitors . . . . .	20
8.2	Programm mit dem 680xx-Prozessor . . . . .	22
8.3	Programm mit dem Z80-Prozessor . . . . .	22
9	Diverses . . . . .	23
10	Unterlagen zu den verwendeten ICs . . . . .	24
10.1	TTL-ICs . . . . .	24
10.2	Datenblatt zum IMS G170S . . . . .	32
11	Literatur . . . . .	36
11.1	Die Zeitschrift LOOP . . . . .	36
	Anhang A: Schaltplan . . . . .	37
	Anhang B: Bestückungsplan . . . . .	38
	Anhang C: Layout Bestückungsseite mit Bestückungsdruck . . . . .	39
	Anhang D: Layout Bestückungsseite . . . . .	40
	Anhang E: Layout Lötseite . . . . .	41
	Anhang F: Steckerbelegungen . . . . .	42

# 1. Einführung

## 1.1 Zum NDR-Computer

Der NDR-Computer wird in der Fernsehserie "Computer Modular - Schritt für Schritt" aufgebaut, erklärt und in Betrieb genommen. Diese Serie wird vom Norddeutschen Rundfunk und vom Bayerischen Fernsehen ausgestrahlt. Es werden bald auch die Regionalsender anderer Bundesländer die Sendung in ihr Programm aufnehmen.

Zur Serie gibt es einige Begleitmaterialien, es ist daher nicht unbedingt notwendig, die Fernsehserie gesehen zu haben, um den NDR-Computer zu bauen und zu begreifen:

- Bücher:

Rolf-Dieter Klein,  
"Mikrocomputer selbstgebaut und programmiert"  
2., neu bearbeitete und erweiterte Auflage  
ISBN 3-7723-7162-0, DM 38,-  
erschienen im Franzis-Verlag, München  
Bestellnummer: B001  
Auf diesem Buch baut die NDR-Serie auf

Rolf-Dieter Klein,  
"Die Prozessoren 68000 und 68008"  
Rechnerarchitektur und Sprache im NDR-KLEIN-Computer  
ISBN 3-7723-7651-7, DM 78.-  
erschienen im Franzis-Verlag, München

- Sonderhefte der "mc"

"Mikrocomputer Schritt für Schritt"  
Bestellnummer: SONDERNDR  
"Mikrocomputer Schritt für Schritt Teil 2"  
Bestellnummer: SONDERH2

- Zeitschriften "mc" und "ELO" des Franzis-Verlages

- Zeitschrift "LOOP" der Firma Graf (siehe Kapitel 11.1)

- Videocassetten:

lizenzierte Originalcassetten für den privaten  
Gebrauch. Auf diesen zwei Cassetten sind die 26  
Folgen der Fernsehserie enthalten.  
Systeme: VHS, Beta, Video 2000  
Preise: siehe gültige Preisliste

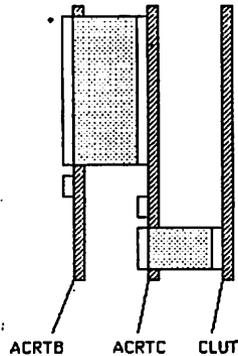
## 1.2 Wozu dient die Baugruppe

Die Baugruppe CLUT kann zusätzlich zu Farbgraphiksystemen als Farbtabelle eingesetzt werden. Die Baugruppe hat sowohl eine RDK- als auch eine ECB-Bus Schnittstelle, sodaß die CLUT sowohl bei den NDR Farbgraphiksystemen (ACRTC und COL256) sowie für sämtliche ECB-Bus Farbgraphiksysteme z.B. TERM-Farbe, eingesetzt werden kann.

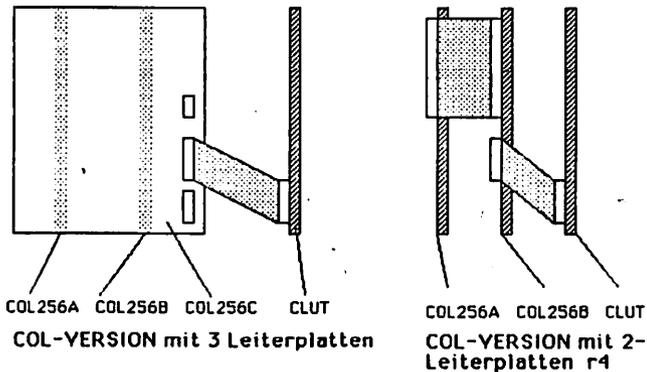
## 1.3 Wie setzt man die Baugruppe ein

Die Baugruppe CLUT wird hauptsächlich bei den hochauflösenden Graphiksystemen des NDR-Computers verwendet. Deshalb soll hier hauptsächlich auf die Konfigurationsmöglichkeiten mit der ACRT und der COL256 eingegangen werden.

### 1.3.1 Konfiguration ACRT und CLUT



### 1.3.2 Konfiguration COL256 mit CLUT



## 2. Technische Daten

### CLUT:

- Color Look Up Table, Verwendeter Baustein: INMOS G 170-35
- Europakarte 100\*160mm doppelseitig, NDR-Bus
- Stromaufnahme: 300mA, Betriebsspannung 5V=
- Ausgang: RGB analog (IBM-Belegung oder 5 BNC-Buchsen)
- 256 aus 262144 möglichen Farben.

### 3. Prinzipbeschreibung

Vereinbarung: Die in den Abbildungen verwendeten Signalbezeichnungen werden wie üblich mit einem Querstrich über der Bezeichnung gekennzeichnet. Dieser Querstrich bedeutet, daß das Signal "Low"-aktiv ist, also seine Funktion erfüllt, wenn die Leitung Null-Pegel hat. Im Text ist die Darstellung mit dem Querstrich über dem Signalnamen leider nicht möglich; die "Low-Aktivität" wird mit einem vorangestellten "-" kenntlich gemacht, also z.B. -RD und -WR.

#### 3.1 Prinzip der Farbtabelle (Colour Look up Table)

Durch eine Farbtabelle können Farbabstufungen, Farbnuancen und die Anzahl der insgesamt darstellbaren Farben fast beliebig erhöht werden. Allerdings ist die Anzahl der im Moment darstellbaren Farben nicht größer als die der an die Farbtabelle angeschlossenen Farbgraphik, d.h. es sind immer nur soviele Farbabstufungen gleichzeitig darstellbar wieviel die Farbgrafik Farben darstellen kann.

Hierzu ein Beispiel: Die COL256 kann 256 Farben darstellen. Wird die CLUT an die COL256 angeschlossen, so sind weiterhin gleichzeitig nur 256 Farben auf einem Bild darstellbar, allerdings sind die Farben aus einer Palette von 256k (262536) Farben wählbar.

Dabei sind die für ein bestimmtes Bild vorgesehenen Farben in ein Register des CLUT-Bausteins über den Datenbus einzutragen. Die Werte die in diesen Registern stehen entsprechen den Farbwerten für R, G und B (Rot, Grün und Blau). Beim hier verwendeten Baustein sind diese Register für RGB je 6 Bit breit. Diese 6 Bit werden über ein schnelles D/A Wandler geführt und stehen dann als analoges Signal für RGB zur Verfügung. Aus den je 6 Bit für RGB (insgesamt 18 Bit) errechnet sich die gesamt mögliche Anzahl der Farben von 256k = 262536.

Um jetzt 256 Farben auf einmal darstellen zu können benötigt der CLUT-Baustein 256 dieser 18 Bit breiten Register, in die die gewünschten Farbwerte eingetragen werden.

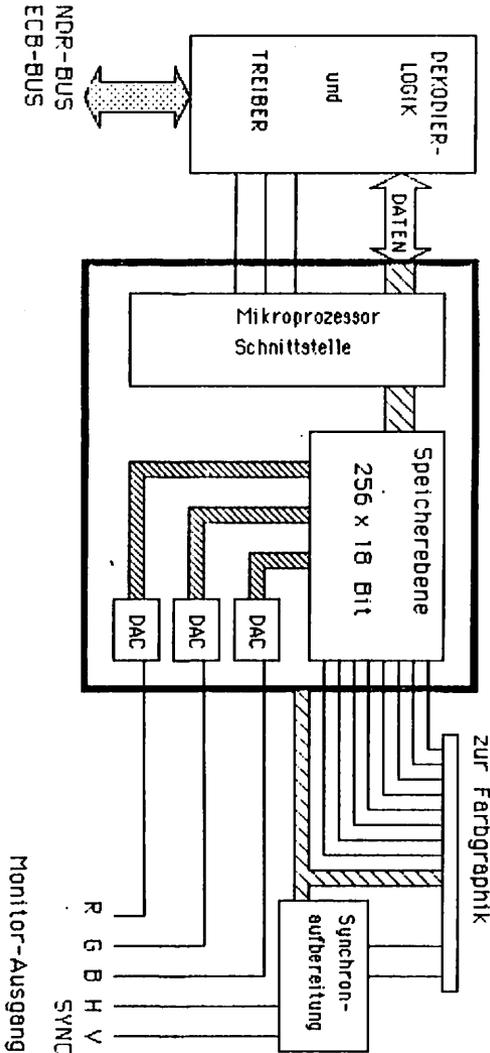
Nun müssen natürlich bei der Darstellung eines Bildes die verschiedenen Register möglichst schnell umgeschaltet werden können, um die vorher eingegebenen Farbwerte auch auf den RGB-Ausgang ausgegeben werden können. Vom Rechner aus ist dies nicht möglich, da wohl jeder Rechner mit so einer Aufgabe überlastet wäre. Da wir aber die verschiedenen Farbsignale von der Graphikbaugruppe schon zur Verfügung haben, übernehmen die Auswahl der Register die Farbsignale der Farbgraphikbaugruppe.

Hier wieder ein Beispiel mit der COL256:

Die COL256 kann 256 verschiedenen Farben darstellen. Dabei werden die Farben folgendermaßen aufgegliedert. Für RGB sind jeweils 2 Bit vorgesehen, ebenfalls das Intensity-Signal, d.h. für einen Farbpunkt auf dem Monitor steht ein Datenwort von 8 Bit zur Verfügung (das entspricht 256 möglichen Farbwerten). Diese 8 Bit werden nun zum Adressieren der 256 Register verwendet. Am Einfachsten kann man sich das folgendermaßen vorstellen: Ändert sich auf einem Bild die Farbe, so wird das 8 Bit Datenwort verändert. Das hat zur Folge, daß durch

dieses 8 Bit Datenwort bedingt, ein anderes 18 Bit Register des CLUT Bausteines ausgewählt wird und sich dadurch auch am Ausgang der CLUT die Farbe ändert, falls in dem jetzt ausgewählten CLUT-Register nicht derselbe Datenwert steht wie im vorigen.

Fassen wir hier zusammen: Die CLUT kann immer nur soviel Farben gleichzeitig darstellen, wie die Farbgraphikbaugruppe darstellen kann. Mit der CLUT können aber aus 262536 möglichen Farben 256 ausgewählt und gleichzeitig dargestellt werden. Die Auswahl der CLUT-Register und damit der ausgewählten Farben übernimmt die Farbgraphikbaugruppe. Das untenstehende Blockschaltbild soll dies verdeutlichen.



## 4. Aufbauanleitung

### 4.1 CMOS-Warnung

CMOS-Bausteine sind hochempfindlich gegen elektrostatische Aufladung! Bewahren oder transportieren Sie CMOS-Bausteine nur auf dem leitenden Schaumstoff! Alle Pins müssen kurzgeschlossen sein.

Tip: Fassen Sie an ein geerdetes Teil (z.B. Heizung, Wasserleitung) bevor Sie einen Baustein berühren.

Bitte beachten Sie hierzu auch den Artikel "Schutzmaßnahmen für MOS-Schaltungen" in unserer Zeitschrift LOOP3.

### 4.2 Stückliste

1	J1	IMS G170S 35B	CLUT Prozessor
1	J2	74LS645	8 Bustranceiver
1	J3	74LS688	8 Bit Vergleicher
1	J4	LM334	Referenzbaustein
1	J5	74AS04	6 Inverter
1	J6	74F04	6 Inverter
1	J7	74LS175	4 Bit D-Register
1	J8	74S140	50 Ohm NAND Treiber
1	J10	74AS244	8 Bus Leitungstreiber
1	J11	74LS00	4 NAND
1	J12	74F86	4 EXOR
1	R1	Netzwerkwiderstand	8*10kOhm
9	R2-R4, R14-R19	Widerstand	4k7
3	R5, R10-R12	"	150 Ohm
3	R7-R9	"	75 Ohm
1	R13	"	8k2
8	1-C4, C10-C12, C13	Tantalelko	1uF/16V
2	C7,C9	"	47uF/6.3V
3	C5,C6,C15	Keramikkondensator	100nF
5		IC-Sockel	14 polig
1		"	16 polig
3		"	20 polig
1		"	28 polig
1	JMP1	Stiftleiste	6*2 polig, gerade
5	JMP2,JMP5,JMP6, JMP8,JMP9	"	3*1 polig, gerade
2	JMP3,JMP4	"	5*2 polig, gerade
2	JMP7a,JMP7b	"	6*2 polig, gerade
1	JMP10	"	2*1 polig, gerade
1	ST1 <u>oder</u>	"	10*2 polig, gewinkelt
1	BU	D-Sub-Buchse	9 polig, gewinkelt
14		Shuntstecker	2polig



### 4.3 Aufbau Schritt für Schritt

Auf einer Seite der Leiterplatte steht der Hinweis "löt's" (Lötseite); auf dieser Seite wird ausschließlich gelötet. Die Bauteile sind nur auf der anderen Seite aufzustecken, der Bestückungsseite. Beim Einlöten der Bauelemente beginnt man am besten mit der gewinkelten Steckerleiste. Es sollte darauf geachtet werden, daß die Leiste parallel zur Leiterplatte liegt, um gut auf den Bus gesteckt werden zu können. Dabei sollten zuerst die beiden äußeren Stifte und einer in der Mitte verlötet werden. Dann empfiehlt es sich nachzuschauen, ob die Stecker parallel zur Leiterplatte liegen und ob keine "Bäuche" zwischen den verlöteten Stiften liegen. Sollten Bäuche vorhanden sein, muß wiederum in der Mitte der Bäuche ein Stift unter Druck angelötet werden. Liegt die Steckerleiste dann richtig, können die restlichen Stifte verlötet werden.

Nun wird die Leiterplatte mit den IC-Sockeln bestückt. Dabei muß darauf geachtet werden, daß die Sockel richtig aufgesteckt werden. Im Bestückungsplan sind die Richtungen mit einer Kerbe gekennzeichnet. Sie muß mit der Richtung der Kerbe in der Fassung übereinstimmen. Außerdem ist die Lage der Fassungen auch auf der Bestückungsseite der Platine durch den Aufdruck (falls vorhanden) sehr deutlich zu erkennen.

4.3.1 ~~Alle~~ ~~Sollten~~ ~~Sollte~~ Fassungen auf einmal aufgesteckt werden und zum Verlöten umgedreht werden; dabei ist es hilfreich, wenn man beim Umdrehen die Fassungen mit einem Stück Karton auf die Platine drückt. So wird erreicht, daß die Fassungen alle eben und gerade liegen. Beim Löten sollten wiederum nur zwei Pins jeder Fassung (möglichst diagonal) verlötet werden. So können anschließend schräg liegende Fassungen noch problemlos korrigiert werden. Bevor die restlichen Pins verlötet werden, sollte noch auf die Bestückungsseite geschaut werden, ob die Fassungen richtig liegen und die Richtungen der Fassungen stimmen.

Die Kondensatoren C1 - C4, und C7, C9 - C13 sind gepolt und dürfen auf keinen Fall falsch herum eingelötet werden. Der Pluspol ist mit einem "+" und evtl. einem schwarzen Strich gekennzeichnet. Da das "+" im Bestückungsdruck leider fehlt, wollen wir hier auf untenstehende Skizze verweisen.

Die Kondensatoren C5, C6 und C15 sind ungepolt und können ohne auf die Polung zu achten eingelötet werden.

Die Kondensatoren C8 und C14 werden nicht bestückt.

Die Widerstände R2 bis R19 sind Einzelwiderstände mit Farbcode:

Die Widerstände R2, R3, R4, R14, R15, R16, R17, R18 und R19 sind 4,7 kOhm Widerstände mit dem Farbcode: gelb - violett - rot

Die Widerstände R7, R8 und R9 sind 75 Ohm Widerstände mit dem Farbcode: violett - grün - schwarz.

Die Widerstände R10, R11 und R12 sind 150 Ohm Widerstände mit dem Farbcode: braun - grün - braun.

Der Widerstand R5 ist ein 15 Ohm Widerstand mit dem Farbcode: braun - grün - schwarz.

Der Widerstand R13 ist ein 8,2 kOhm Widerstand mit dem Farbcode: grau - rot - rot.

Der Netzwerkwiderstand R1 hat einen gemeinsamen Anschluß, der auf dem Bauelement durch einen kleinen Punkt gekennzeichnet ist. Dieser Punkt auf dem Bauelement muß auf der Baugruppe so zu liegen kommen, daß der Punkt zum Kondensator C1 zeigt. Der Netzwerkwiderstand muß die Aufschrift "103" tragen (8 \* 10 kOhm).

Die Diode D1 wird nicht bestückt, stattdessen wird eine Drahtbrücke eingelötet.

Das "Filter" wird ebenfalls nicht bestückt. Auch hier wird eine Brücke eingelötet (wenn möglich eine isolierte Litze). Wie die Litze eingelötet wird, siehe Skizze 1.

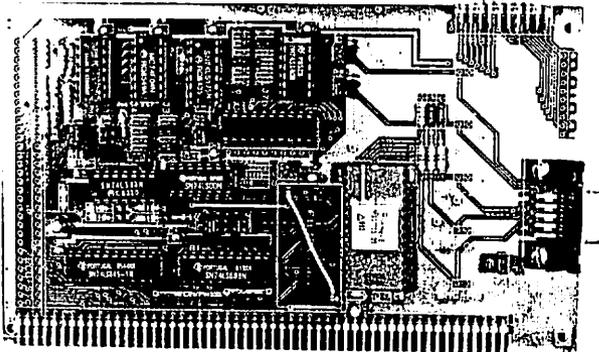
Die Referenzspannungsquelle IC4 (LM334) ist ein transistorähnliches Gebilde mit 3 Beinchen. Die abgeflachte Seite des Transistors ist auch auf dem Bestückungsdruck durch eine schräge angedeutet.

Die 9-polige D-Buchse (RGB-ST) wird eingelötet und anschließend mit den mitgelieferten Schrauben auf der Baugruppe verschraubt.

Der 2 \* 10-polige gewinkelte Stecker wird beim NDR-Computer an der Position "FARB256F1" und beim mc-Computer (ECB-System) an der Position "FARB256F2" bestückt.

Zum Schluß werden noch die geraden Stiftheisten für die "Jumper" bestückt. Bestückt werden J1 (2 \* 6-polig gerade), J2 (1 \* 3-polig gerade), J3 (2 \* 6-polig gerade), J4 (2 \* 6-polig gerade), J5 (1 \* 3-polig gerade), J6 (1 \* 3-polig gerade), J7a (2 \* 6-polig gerade), J7b (2 \* 6-polig gerade), J8 (1 \* 3-polig gerade), J9 (1 \* 3-polig gerade) und J10 (1 \* 2-polig gerade).

Damit wäre die Baugruppe fertig aufgebaut. Sie können bei Kapitel 5 mit "TESTs" fortfahren.



## 5. Testanleitung

### 5.1 Erste Prüfung ohne ICs

Die Leiterplatte ist bis jetzt erst mit den Sockeln und mit den passiven Bauelementen bestückt. Mit diesem Aufbau wird der erste Test durchgeführt.

Zu diesem Test muß die Baugruppe in den Bus gesteckt werden. Achten Sie beim Einstecken in den Bus, daß Sie die Baugruppe richtig herum einsetzen. Ein falsches Einstecken, z.B. um ein Pin zu weit rechts kann zu Kurzschlüssen führen und kann Bauelemente zerstören.

Nach dem Einstecken der Leiterplatte muß der Rechner weiter problemlos funktionieren. Falls nein - weiter mit Kapitel 6.

Man mißt, ob an allen IC-Sockeln die Versorgungsspannung von +5V ankommt. Dabei liegt bei Standard-TTL-Bausteinen jeweils am letzten Pin einer Fassung (z.B. bei 14-poligen an Pin 14) die Versorgungsspannung von +5V. 0V bzw. Masse liegt jeweils auf dem letzten Pin der ersten Reihe (bei 14-poligen auf Pin 7, bei 16-poligen auf Pin 8, bei 20-poligen auf Pin 10).

Achtung: Bei SpeicherIC's oder anderen (nicht TTL-) Bauelementen kann die Versorgungsspannung an anderen Pins liegen! Siehe auch Kapitel 10. Bauelemente und Datenblätter.

Liegt die Versorgungsspannung +5V und 0V (Masse) an den richtigen Pins an, dann können die ICs eingesetzt werden. Dabei muß auf die Richtung der ICs geachtet werden. Die Markierung auf dem IC muß mit der Kerbe in der Fassung übereinstimmen.

### 5.2 Einstellen der Jumper

Mit J1 wird die Portadresse der Baugruppe eingestellt. Die CLUT belegt 4 Portadressen und zwar standardmäßig von A4H bis A7H. Dabei müssen bei J1 die zweite, dritte und fünfte Brücke (Shuntstecker) gesteckt sein (siehe Tabelle 6a).

Mit J2 kann der von der Farbgraphikbaugruppe kommende Pixel clock invertiert oder nicht invertiert übernommen werden. Grundeinstellung ist nichtinvertiert (siehe Tabelle 6a).

Mit J3 kann das "blanking Signal" invertiert, nicht invertiert oder auf Masse gelegt werden (siehe Tabelle 6a).

Mit J4 können die Synchron-Signale der Farbgraphik in das RGB-Signal der CLUT eingemischt werden (siehe Tabelle 6a und Tabelle 6b)

Mit J5 kann das HSYNC-Signal von der Farbgraphik invertiert oder nicht invertiert werden.

Mit J6 kann das VSYNV-Signal von der Farbgraphik invertiert oder nicht invertiert werden.

Mit J7a kann das Ausgangssignal HSYNC mit dem VSYNC gemischt werden. Wobei noch eine Unterscheidungsmöglichkeit besteht zwischen mit HSYNC während VSYNC und ohne HSYNC während VSYNC.



TABELLE 6a

Funktion:	- Belegung der Jumper -						CLUT
CLUT	r1						Jumperbelegung
-----							
Beschreibung:							
Belegung der Jumper für CLUT-Platine							
Jumper 1: Adresscodierung							
	o	o	o	o	o	o	default : Adresse a4
		I	I		I		
	o	o	o	o	o	o	
	A7	A6	A5	A4	A3	A2	
Jumper 2: Pixelclock Signalkorrektur : default positive Flanke							
	o = positiv			o = negativ			
				I			
	o			o			
	I						
	o			o			
Jumper 3: Blanking Signal Korrektur : default blanking wenn low							
	o	o	= kein blanking	o	o	= blank input low	
	o	o		o	-- o		
	o	o		o	o		
	o	-- o		o	-- o		
	o	-- o	= blank input high	o	o		
	o	o		o	o		
	o	-- o		o	o		
	o	o		o	o		
Jumper 4: Synchronsignal in RGB-Ausgang einmischen : default nein							
	o	o	= nein	o	-- o	= nur HS	
	o	o		o	o		
	o	o		o	o		
	o	o		o	o		
	o	-- o		o	o		
-----							



Tabelle 6c

Funktion: CLUT	- Belegung der Jumper - r1	CLUT Jumperbelegung
I	Jumper 7b: VS-Signal	I
I		I
I	o o = HS + VS positiv	o -- o = HS + VS negativ
I	o -- o ohne HS während	o o ohne HS während
I	o o VS (negativ wenn	o o VS (positiv wenn
I	o o 75 Ohm)	o o 75 Ohm)
I	o o	o o
I	o o	o o
I		
I	o o = HS + VS positiv	o o = HS + VS negativ
I	o o mit HS während	o o mit HS während
I	o o VS (negativ wenn	o o VS (positiv wenn
I	o o 75 Ohm)	o o 75 Ohm)
I	o o	o -- o
I	o -- o	o o
I		
I	Jumper 8: HS Ausgangspegel:	I
I		I
I	o = Output TTL	o = Output TTL 75 Ohm
I	I	
I	o	o
I		I
I	o	o
I		
I	Jumper 9: VS Ausgangspegel:	I
I		I
I	o = Output TTL	o = Output TTL 75 Ohm
I	I	
I	o	o
I		I
I	o	o
I		
I	Jumper 10: D-Sub RGB-Stecker Pin7 auf VCC	I
I		I
I	o = kein Vcc an Pin 7	o = Vcc an Pin 7
I	I	I
I	o	o
I		I
I		I

### 5.3 Test der CLUT mit Farbgraphik

Um mit der CLUT arbeiten zu können muß diese vorher programmiert werden. Das Graphiksystem sollte ein weißes Bild erzeugen (d.h. alle Bits auf 1).

Die CLUT besitzt 3 interne Register:

Portadresse	\$A4:	Adressregister	(0...255) nur schreibbar
	\$A5:	Werte-Register	(0...63) nur schreibbar
	\$A6:	Maskenregister	(0...255) nur schreibbar

Zuerst muß das Maskenregister programmiert werden. Für den Test sperren wir alle Eingänge und belegen somit dieses Register mit binär 00000000. Somit wird nur die interne Adresse 0 angesprochen.

Der nächste Schritt belegt die Adresse ab der die CLUT angesprochen werden soll. Für den Test mit Adresse 0.

Dann muß der Adresse 0 ein Wert zugewiesen werden und zwar der Reihe nach Rot, Grün und Blau. Nach Übergabe des blauen Wertes incrementiert die CLUT automatisch den Adresszähler um 1.

Für den Test werden wir nun die Farbe programmieren:

```
move.b    #0,$A6    ;Maskenregister gesperrt
move.b    #0,$A4    ;CLUT Adresszähler auf 0
move.b    #63,$A5   ;Rotanteil 100%
move.b    #63,$A5   ;Grünanteil 100%
move.b    #0,$A5    ;Blauanteil 0%
```

Nun muß auf dem Bildschirm eine gelbe Fläche erscheinen.

Beim Z80 können diese 5 Befehle durch "ld a,(xx)" und "OUT ay,(a)" realisiert werden, wobei xx der Datenwert und ay die Portadresse ist.

### 5.4 Test mit dem ACRT-System

#### 5.4.2 CLUT DEMO zur Prüfung von ACRT-B + ACRT-C + CLUT (Farbtabelle)

Wenn Sie das ACRT-System gekauft haben, wurde Ihnen ein Demodiskette mitgeliefert, auf der sich der sog. Kommandointerpreter befindet. Den Kommandointerpreter können Sie mit CMD8MAIN (68008-CPU) oder CMDMAIN (68020-CPU) starten. Nun erscheint auf dem Farbbildschirm ein gelbes Rasterbild mit einem roten Bildfenster und einem blauen Rahmen am unteren Rand. Jetzt geben Sie "DEMO4" ein. Diese Demo testet die CLUT. Zum Schluß der Demo erscheint ein Bild mit sechs Kugeln, in sechs verschiedenen Farben. Sollten hier total bunte konzentrische Kreise, statt der Kugeln auftauchen, funktioniert die CLUT nicht.

## 6. Fehlersuchanleitung

Sollte Ihre Baugruppe bei den in Kapitel 5 beschriebenen Tests nicht funktionieren, so heißt es jetzt systematisch auf Fehlersuche zu gehen.

Wir wollen Ihnen nun ein paar Vorschläge machen, wie eine systematische Fehlersuche mit und ohne Oszilloskop vor sich gehen kann:

### 6.1 Mögliche Fehler und Ihre Behebung

- 6.1.1 Sind die bisher verwendeten Baugruppen in Ordnung?  
(Funktionierte das System ohne die Baugruppe)
- 6.1.2 Sind die Jumper richtig gesteckt?
- 6.1.3 Machen Sie zuerst eine Sichtprobe. Können Sie irgendwo auf der Platine unsaubere Lötstellen (zuviel Lötzinn, manchmal zieht das Lötzinn Fäden) erkennen, die eventuell einen Kurzschluß verursachen könnten? Dann müssen sie diese Lötstellen nachlöten und die unzulässige Verbindung beseitigen.
- 6.1.4 Haben Sie auch alle ICs richtig herum und am richtigen Platz eingesteckt? (Vergleiche mit Bestückungsplan)
- 6.1.5 Sind alle gepolten Bauteile (Elkos, Dioden, usw.) richtig herum eingelötet?
- 6.1.6 Haben sie auch keine Lötstelle vergessen zu löten?  
(sehen sie lieber noch einmal nach)
- 6.1.7 Sehen Sie irgendwo "kalte" Lötstellen?  
Kalte Lötstellen erkennt man daran, daß sie nicht glänzen, sie sind im Vergleich mit richtig gelöteten Lötstellen trübe.
- 6.1.8 Haben Sie auch nicht zu heiß gelötet?  
Wenn der LötKolben zu heiß eingestellt ist und (oder) Sie zu lange auf der Lötstelle bleiben, dann kann es passieren, daß sich die Leiterbahnen von der Platine lösen und Unterbrechungen bilden. Ferner kann es auch passieren, daß Durchkontaktierungen unterbrochen werden, oder daß Bauteile durch zu heißes Löten zerstört werden.
- 6.1.9 Nehmen Sie alle ICs aus ihren Fassungen. Nehmen Sie sich die Layouts zur Hand und kontrollieren Sie alle Leiterbahnen, mit einem Durchgangsprüfer oder mit einem Ohmmeter auf Durchgang. Bereits kontrollierte Leiterbahnen können Sie, der Übersicht wegen, auf dem Layout mit Bleistift durchstreichen oder mit Farbstiften nachziehen.
- 6.1.10 Prüfen sie die Versorgungsspannung mit einem Digital-Voltmeter (am Bus +5V, nicht am Netzgerät, da am Kabel bei starker Belastung bis zu 0.5V abfallen

können). Toleranzen von  $\pm 5\%$  also von 4,75V bis 5,25V sind erlaubt. Falls die Spannung zu gering ist, prüfen Sie, ob die Verbindung vom Netzteil zum Bus mit ausreichend dickem (mind. 2 mm Quadrat) Kabel erfolgt ist. Gegebenenfalls müssen Sie Ihr Netzteil nachregeln. Vorsicht: nie über 5,1V nachregeln, da sich auf einigen Platinen 5,1V Zenerdioden befinden, die ab 5,1V durchschalten, was entweder zum Zusammenbruch Ihrer Versorgungsspannung führt oder die Zenerdiode bis zu Ihrer Zerstörung erhitzt.  
Übrigens: Wir empfehlen 5,05V.

Wenn Sie alle Leiterbahnen kontrolliert haben und nichts gefunden haben, dann ist die Wahrscheinlichkeit groß, daß ein Bauteil defekt ist.

Wenn Sie einen Prüfstift oder ein Oszilloskop haben, dann können Sie jetzt überprüfen, ob an den jeweiligen Ausgängen die richtigen Signale anliegen. Welche Signale wo anliegen müssen, können Sie aus der Schaltungsbeschreibung, aus dem Schaltplan und Ihren eigenen Überlegungen entnehmen.

Falls Sie keine Meßgeräte haben, dann müssen Sie alle Bauteile systematisch austauschen, bis Sie die Defekte gefunden haben. Verwenden Sie dazu eventuell eine zweite Baugruppe (die eines Freundes oder eines Bekannten).

Sollten Sie gar nicht zurande kommen, hilft Ihnen unser Pauschal-Reparatur-Service, dessen Bedingungen Sie der Preisliste entnehmen können.

## 7. Schaltungsbeschreibung

### 7.1 Wie funktioniert die Baugruppe

Die Baugruppe CLUT kann im Großen und Ganzen in vier Blöcke aufgeteilt werden:

1. der Baustein IMS G170
2. die Schnittstelle zum Bus
3. die Schnittstelle zur Farbgraphik
4. Mischen und Aufbereiten der Synchronsignale

#### 7.1.1 Der Baustein IMS G170

Hier verweisen wir auf das Datenblatt unter 10.2

#### 7.1.2 Die Schnittstelle zum Bus

Über den Vergleichler 74LS688 wird der I/O-Adressbereich ausdekodiert. Dabei werden die Adressen A2 bis A7 mit der an J1 eingestellten Portadresse verglichen. Außerdem wird an diesem Vergleichler bereits das -IORQ- und das -WR-Signal auf LOW überprüft. Der CS-Eingang des Vergleichlers ist fest auf LOW, sodaß bei einem I/O-Schreib-Zugriff der Ausgang IC3/19 aktiviert (LOW) wird. Mit diesem Signal wird der Baustein vom Rechner aus aktiviert (IC1/25). Welches der drei internen Register dann angesprochen wird, wird durch die beiden Eingänge RS0 und RS1 (IC1/26 und IC1/27) festgelegt. Diese beiden Signale werden von den Adressbits A0 und A1 gesteuert, die noch über Treiber (IC11) geführt werden.

Der bidirektionale Bustreiber 74LS245 (IC2) wird hier nur in einer Richtung betrieben (der Eingang DIR (IC2/1) liegt über R14 auf +5V). Der CS-Eingang (IC2/19) wird direkt vom IORQ-Signal angesteuert; d.h. daß der Treiber bei jedem I/O-Zugriff zwar aktiviert wird und die Daten in Richtung IC1 befördert, aber die Daten werden nur von diesem übernommen, wenn der -WR-Eingang (IC1/25) auf LOW geht.

#### 7.1.3 Schnittstelle zur Farbgraphik

Wie in der Prinzipbeschreibung unter 3.1 schon erwähnt, benötigt die CLUT sämtliche Ausgangssignale der Farbgraphikbaugruppe. Diese Signale werden von der Farbgraphikbaugruppe über die 2 \* 10-polige Steckerleiste (FARB256F1 oder FARB256F2) zugeführt.

Zum Einen ist dies das Datenwort (max 8 Bit) das pro Bildpunkt (Pixel) von der Farbgraphikbaugruppe zugeführt wird (DB1 bis DB4 und DW1 bis DW4). In diesem Datenwort steckt digital verschlüsselt die Farbinformation für einen Bildpunkt. Diese 8 Bits werden noch über einen Treiber zum IC1 geführt. Mit diesen 8 Bit wird eines der 256 18-Bit breiten Farbbregister ausgewählt.

Außerdem werden noch die Signale BLKB, BLKW, HSYNC, VSYNC und CLK von der Farbgraphikbaugruppe übertragen. Die Signale BLKW und BLKB sind die sog. Austastsignale, wobei das BLKW sich auf DW1 bis DW4 und das BLKB sich auf DB1 bis DB4 bezieht. Diese beiden Signal können über J3 invertiert oder nicht invertiert werden und werden

anschließend so verknüpft, daß am Eingang -BLANK (IC1/16) ein LOW-Signal erscheint, wenn eines der beiden Signale aktiviert ist. Wenn dieser Eingang LOW ist, werden die Ausgänge RGB (IC1/1/2/3) auf Schwarzpegel geschaltet (Prinzip des Austastsignals).

Der CLK ist der Takt mit dem das Bild aufgebaut wird, d.h. bei jeder steigenden Flanke des Taktsignales wird ein Punkt auf dem Bildschirm gezeichnet. Dieser sog. Pixelclock kann ebenfalls invertiert oder nicht invertiert werden (mit J2) und wird an IC1/13 geführt.

Die beiden Synchronsignale HSYNC und VSYNC dienen normalerweise zur Synchronisierung des Bildes. Diese Signale können hier ebenfalls invertiert oder nicht invertiert werden (J5 und J6). Außerdem können diese Signale einzeln, oder auch gemischt über J4 zum IC1/15 geführt werden. Die beiden NAND IC6/1/2/3 und IC6/4/5/6 mischen das HSYNC und VSYNC so, daß auch während des VSYNC-Signales ein HSYNC erzeugt wird. Die beiden EXOR IC12/9/10/8 und IC12/12/13/11 mischen das HSYNC und VSYNC so, daß während des VSYNC kein HSYNC generiert wird. Außerdem kann über J4 der SYNC-Eingang (IC1/15) über den Widerstand R13 auf HIGH gelegt werden. Das Signal das auf diesen Eingang (IC1/15) gegeben wird, wird in die Analog-Signale RGB eingemischt. Wird auf diesen Eingang z. B. nur das VSYNC gelegt wird auch nur das VSYNC in die Ausgangssignale RGB gemischt.

#### 7.1.4 Ausgabe der Monitorsignale

Die Signale, die der Farbmonitor benötigt sind die Farbsignale RGB (Rot Grün und Blau) und die beiden Synchron-Signale HSYNC und VSYNC. Die Signal RGB stellt der Baustein IC1/1/2/3 direkt zur Verfügung. Die beiden Synchronsignale müssen von der Farbgraphik verwendet werden. Diese Synchron-Signale werden hier wie unter Punkt 7.1.3 schon erläutert direkt durch geführt oder gemischt. Die an J4 ankommenden Synchron-Signale (4 Möglichkeiten: HSYNC einzeln, VSYNC einzeln, HSYNC und VSYNC gemischt mit HSYNC während VSYNC und HSYNX + VSYNC gemischt ohne HSYNC während VSYNC) werden auf die D-Eingänge der D-FLIP-FLOPs IC7/4/5/12/13 gelegt. Der Takteingang der FLIP-FLOPs wird vom Pixel-Clock der Farbgraphik gesteuert. Dadurch wird erreicht, daß die Synchronsignale synchron zum Pixeltakt ausgegeben werden. Über die Jumper J7a und J7b können jeweils 6 Möglichkeiten der Synchronmischung eingestellt werden, wobei J7a zum Ausgang des HSYNC führt und J7b zum Ausgang des VSYNC. Außerdem können diese Signale noch mit J9 (HSYNC) und J8 (VSYNC) invertiert werden. So können für jeden Monitor die gewünschten Synchronsignale zusammengestellt werden.

## 8. Anwendungsbeispiele

### 8.1 Anschluß eines Monitors

Beim Erwerb eines Farbmonitors sollten sie darauf achten, daß dieser Monitor auch Analog-Signale verarbeiten kann. Sollte ihr Farbmonitor das nicht können ist er nicht zum Anschluß an die CLUT geeignet.

#### 8.1.1 Anschluß eines Monitors mit 8-poligem Stecker (z.B. Sony)

Verbindungskabel vom 9-poligen D-Stecker der CLUT zur 8-poligen Buchse am Monitor

9-pol. D-Stecker

8-pol. Monitorbuchse

1	-----	5
2	-----	6
3	-----	2
4	-----	3
5	-----	4
6	-----	1
8	-----	7
9	-----	8

#### 8.1.2 Anschluß eines Monitors mit 9-poligem D-Stecker (IBM-Monitor)

Verbindungskabel vom 9-poligen D-Stecker der CLUT zum 9-poligen D-Stecker des Monitors.

9-pol. D-Stecker d. CLUT

9-pol. D-Stecker d. Monitor

1	-----	1
2	-----	2
3	-----	3
4	-----	4
5	-----	5
6	-----	6
8	-----	8
9	-----	9

#### 8.1.3 Anschluß eines Farbfernsehers mit SCART-Buchse

Der Anschluß eines Farbfernsehers mit SCART-Buchse ist etwas aufwendiger als der Anschluß an einen Farbmonitor.

1. Es ist empfehlenswert sich erst ein Kabel vom 15-poligen D-Stecker zum SCART-Stecker anzufertigen. Eventuell haben Sie dieses Kabel schon vom Betrieb mit der COL256

## 15-pol. D-Buchse

## SCART-Stecker

1	-----	17
2	-----	15
3	-----	7
5	-----	20
6	-----	16
9	-----	8
10	-----	11

Dieses Kabel ist bei uns auch fertig unter der Bezeichnung COLKAB31 zu beziehen. Dieses Kabel können Sie dann auch noch direkt in die COL256 stecken.

## 2. Anfertigen eines Adapters von der 9-pol. D-Buchse der CLUT zum 15-poligen D-Stecker

## 9-pol. D-Buchse CLUT

## 15-pol. D-Stecker

1, 2	-----	1, 4, 14
3	-----	2
4	-----	10
5	-----	3
6	-----	9
7	-----	8
		6
		R 220 Ohm
9	-----	5
6	-----	9

## 3. Einstellen der CLUT

### a. Jumper Einstellung

- Standardeinstellung der Jumper J1 bis J4 und J8
- J7b in Stellung 3 -- 4 gebrückt (2. von oben)
- J7a offen
- J5 in Stellung 2 -- 3
- J6 in Stellung 2 -- 3
- J10 bebrückt
- J9 in Stellung 2 -- 3

Lage und Nummerierung der Jumper siehe unter 5.2 Tabelle 5

### b. zusätzliche Verbindung auf der CLUT

Da auf der Baugruppe CLUT die +12V für die Schaltspannung nicht auf die 9-pol. D-Buchse geführt werden, muß diese durch eine zusätzliche Verbindung hergestellt werden. Pin 6 dieser 9-poligen D-Buchse ist unbelegt, sodaß auf diesen Pin die +12V geführt werden können (mit isolierter Litze).

#### Verbindung:

NDR-ST Pin 2 ----- 9-pol. D-Buchse Pin 6

Achtung: Haben Sie die +12V auf Pin 6 der D-Buchse gelegt, dürfen Sie auf keinen Fall einen Farbmonitor (z.B. IBM) direkt an der 9-pol. D-Buchse anschließen! Der Monitor könnte beschädigt werden!

## **8.2 Mit den 680xx Prozessoren**

## **8.3 Mit dem Z80-Prozessor**

## 9. Diverses

### 9.1 Ausblick

Korrekturen für dieses Handbuch werden in der Zeitschrift LOOP bekanntgegeben. Man sollte dann die fehlerhaften Stellen von Hand korrigieren.

### 9.3 Kritik

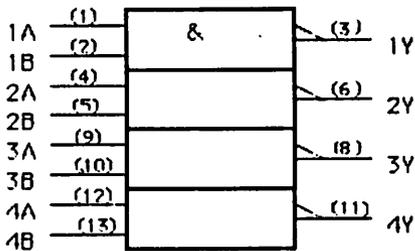
Bitte senden Sie uns die ausgefüllte Kritikkarte, die dem Bausatz beiliegt, zurück. Sie helfen uns, unsere Produkte und unseren Service noch besser zu gestalten.  
Für Fehlermeldungen und Verbesserungen, die dieses Handbuch betreffen, sind wir immer dankbar!

## 10. Unterlagen zu den verwendeten ICs

### 10.1 TTL-ICs

# 74LS00

4 NAND-Gatter mit je 2 Eingängen

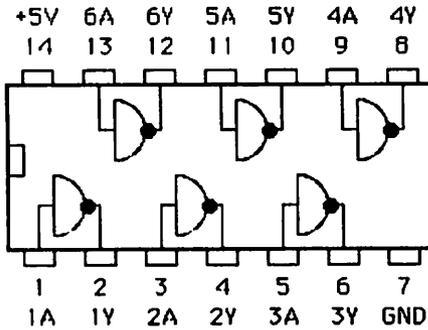


Typ. Impulsverzögerungszeit: 9,5 ns

Typ. Versorgungsstrom: 13 mA

# 74AS04 / 74F04

6 Inverter



Logiktablelle:

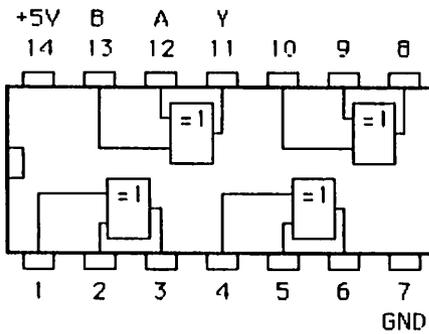
A	Y
0	1
1	0

Typ. Impuls-  
Verzögerungszeit: 3,5 ns

Typ. Versor-  
gungsstrom: 1,5 mA

# 74 F 86

4 EXCLUSIV-OR Gatter mit je zwei Eingängen



Logiktablelle:

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Typ. Impuls-  
Verzögerungszeit: 6 ns

Typ. Leistungs-  
aufnahme: 90 mW

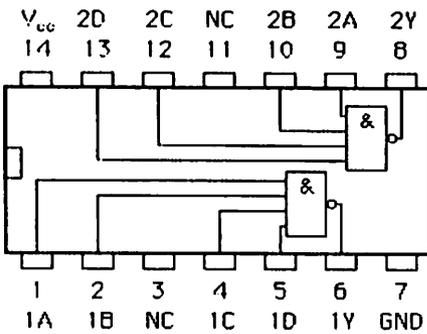
positive Logik:

$$Y = A \oplus B$$

$$Y = \bar{A} \wedge B \vee A \wedge \bar{B}$$

# 74 S 140

Zwei 50Ω-NAND-Leistungstreiber mit je 4 Eingängen



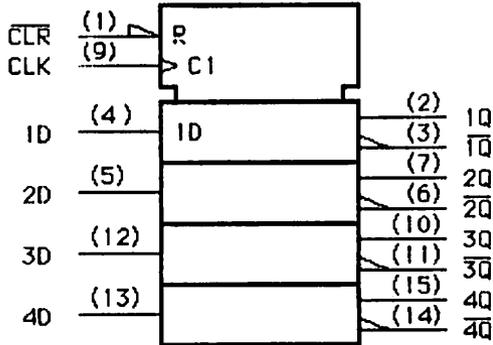
Positive Logik:  $Y = \overline{ABCD}$

Typ. Impuls-  
Verzögerungszeit: 4 ns

Typ. Leistungs-  
aufnahme: 87,5 mW

# 74 LS 175

4-Bit D Register mit Clear

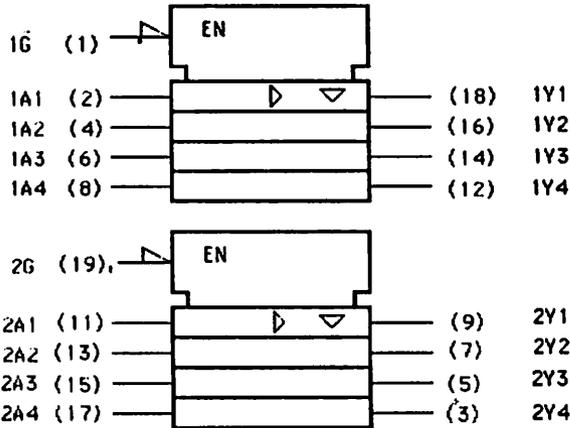


Typische Impulsverzögerungszeit 20,5 ns

Typische Leistungsaufnahme 55 mW

## 74LS244

Acht Bus-Leitungstreiber (Tri -State )



Wahrheitstabelle:

Inputs		Outputs
$\bar{G}$	A	Y
H	X	Z
L	L	L
L	H	H

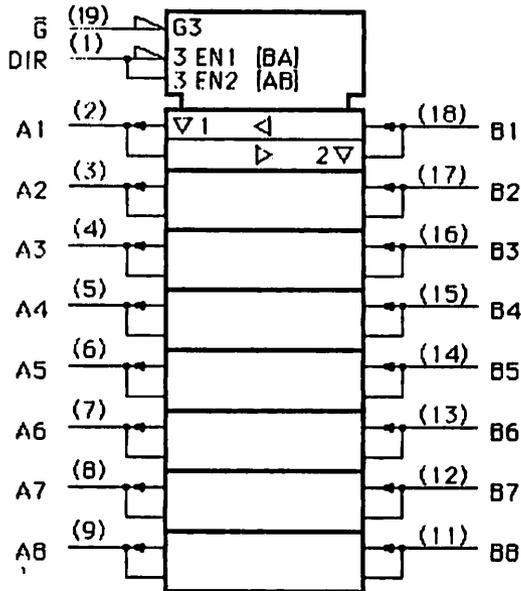
Typ. Impulsverzögerungszeit: 12 ns

Typ. Versorgungsstrom: 27 mA

positive Logik: ja

# 74 LS 645

Acht nichtinvertierende Bustransrecliever

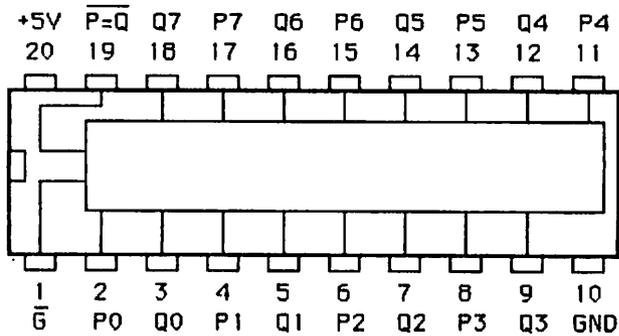


Typische Durchlaufverzögerungszeit 11 ns

Typische Verlustleistung 310 mW

# 74LS688

8-Bit Größenvergleichler



Logiktable:

INPUT			OUTPUT
$\overline{G}$	P0, P1... P7	Q0, Q1... Q7	$\overline{P=Q}$
H	K	K	H
L	$P0 \neq Q0, P1 \neq Q1 \dots P7 \neq Q7$		H
L	... $PY \neq QY$ ...		H
L	$P0=Q0, P1=Q1 \dots P7=Q7$		L

Typ. Versorgungsstrom: 40 mA

Typ. Impuls-Verzögerungszeit: 15 ns

## 10.2 Der Farbtabelle Baustein IMS G170S (INMOS)

Preliminary



### FEATURES

- Compatible with the RS 170A video standard.
- Pixel rates upto 50 MHz.
- 256k possible colours.
- Single monolithic, high performance CMOS
- Upto 8 bits per pixel.
- Pixel word mask.
- RGB analogue output, 6 bit DAC per gun, composite blank + sync.
- Low DAC glitch energy.
- Video signal output into 75 ohms.
- TTL compatible inputs.
- Microprocessor compatible write interface.
- Single +5 V  $\pm$  10% power supply.
- Low power dissipation, 750 mW max. at maximum pixel rate.
- Standard 600 mil 28 pin DIP package.

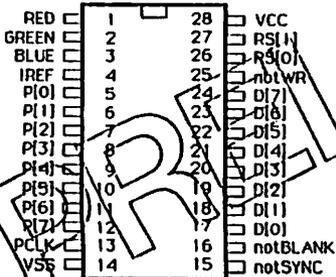
### DESCRIPTION

The IMS G170 integrates the function of a colour look-up table (or colour palette), digital-analog converters (with 75  $\Omega$  outputs) and microprocessor interface into a single 28 pin package.

Capable of displaying 256 colours from a total of 256k colours, the IMS G170 replaces TTL/ECL systems, giving reduced component cost, board area and power consumption.

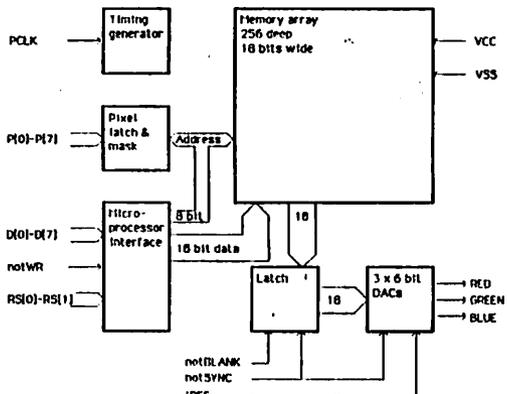
The pixel word mask allows displayed colours to be changed in a single write cycle rather than by modifying the look-up table.

### PIN CONFIGURATION



### PIN NAMES

P[0]-P[7]	Pixel address inputs
D[0]-D[7]	Program data inputs
RS[0]-RS[1]	Register select
RED, GREEN, BLUE	Analog video outputs
PCLK	Pixel clock
notWR	Write enable
notBLANK	Video blanking input
notSYNC	Video sync input
IREF	Reference current
VCC	+5 volt supply input
VSS	Ground



**IMS G170**

**FUNCTIONAL DESCRIPTION**

<b>Pixel Interface</b>				
<b>Signal</b>	<b>Pin</b>	<b>Input/Output</b>	<b>Signal name</b>	<b>Description</b>
PCLK	13	Input	Pixel Clock	The rising edge of the Pixel Clock signal controls the sampling of values on the Pixel Address, Blanking and Sync inputs. The Pixel Clock also controls the progress of these values through the three stage pipeline of the Colour Look-Up Table to the analog outputs.
P[0]-P[7]	5-12	Input	Pixel Address	The byte wide value sampled on these inputs is masked by the Pixel Mask Register and then used as the address into the Colour Look-Up Table. This causes an internal 18 bit wide colour value to be produced.
notBLANK	16	Input	Blanking	A low value on this input, when sampled, will cause a colour value of zero to be applied to the inputs of the DACs regardless of the colour value of the current pixel.
notSYNC	15	Input	Sync	The value on this input, when sampled, controls an offset on the analog outputs, the offset being 30% of the full scale analog output. If notSYNC is low there is no offset, if notSYNC is high the offset is active.

<b>Analog Interface</b>				
<b>Signal</b>	<b>Pin</b>	<b>Input/Output</b>	<b>Signal name</b>	<b>Description</b>
RED, GREEN, BLUE	1 2 3	Output Output Output	Red, Green, Blue	These three signals are the outputs of three 6 bit DACs. Each DAC is composed of 90 current sources whose outputs are summed. 63 of the current sources are controlled by the binary input to the DACs, 27 are controlled by the the notSYNC signal.
IREF	4	Input	Reference Current	The Reference Current drawn from VCC via the IREF pin determines the current sourced by each of the current sources in the DACs. Each current source producing 1/30 of IREF when turned on.
VCC	28	Input	Power Supply	+5 volt power supply.
VSS	14	Input	Ground	Ground.

<b>Microprocessor Interface</b>				
<b>Signal</b>	<b>Pin</b>	<b>Input/Output</b>	<b>Signal name</b>	<b>Description</b>
notWR	25	Input	Write Enable	The Write Enable signal controls the timing of write operations to the microprocessor interface. A minimum high period for the Write Enable signal is specified in terms of the Pixel Clock period allowing the two signals to be asynchronous.
RS[0]- RS[1]	26,27	Input	Register Select	The values on these inputs are sampled on the falling edge of the Write Enable signal, they specify which one of the three internal registers is to be written to next. See Internal Register description for the function of these three registers.
D[0]-D[7]	17-24	Input	Program Data	On the rising edge of Write Enable the byte value on the Program Data inputs is written to the specified register.

**Internal Registers**

RS[1]	RS[0]	Size (bits)	Register Name	Description
0	0	8	Pixel Address	The Pixel Address register is written with an 8 bit value to address a location within the Colour Look-Up Table.
0	1	18	Colour Value	The Colour Value register is internally an 18 bit wide register. The 18 bit value is formed by the concatenation of the least significant 6 bits from each of 3 bytes written to the Colour Value register. The first value written will be applied to the red DAC, the second to the green DAC and the third to the blue DAC. After the third byte is written to the Colour Value register the 18 bit word will be written to the location in the Colour Look-Up Table specified by the current contents of the Pixel Address register. The Pixel Address register is then incremented.
1	Don't Care	8	Pixel Mask	The Pixel Mask register can be used to mask selected bits of the Pixel Address value applied to the Pixel Address inputs (P[0]-P[7]). A one in a position in the mask register leaves the corresponding bit in the Pixel Address un-altered, a zero setting that bit to zero. The Pixel Mask register does not affect the Pixel Address generated by the Microprocessor interface when the look-up table is being modified.

**DEVICE DESCRIPTION**

The IMS G170 is intended for use as the output stage of raster scan video systems. It contains a high speed random access store of 256x18 bit words, three 6 bit high speed DACs, a microprocessor interface and a pixel word mask.

An 8 bit value read in on the Pixel Address input is used as a read address for the store and results in an 18 bit data word. This data is partitioned as three fields of 6 bits, with each field being applied to the inputs of a 6 bit DAC.

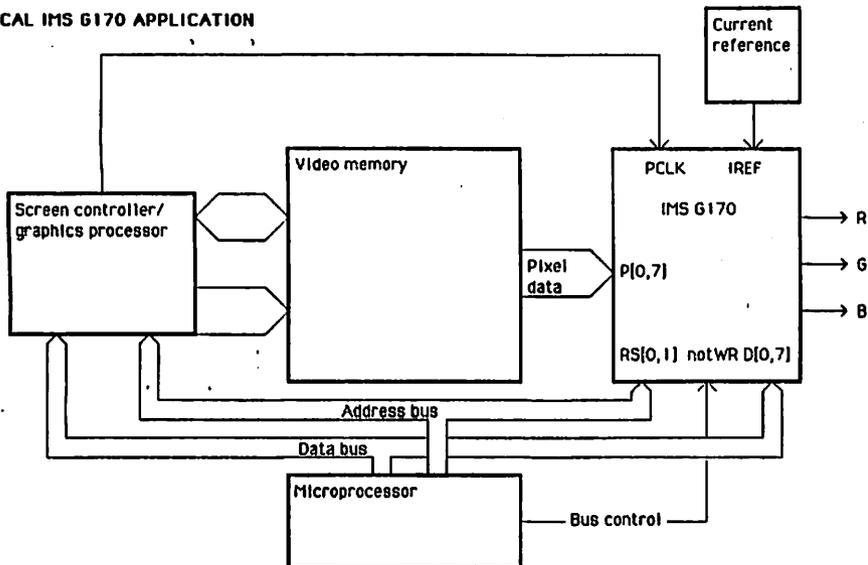
Pixel rates of upto 50 MHz are achieved by pipelining the memory access over two clock periods.

Externally generated sync and blanking signals can be input to the IMS G170, these signals act on all three of the analog outputs. The notSYNC and notBLANK signals are delayed internally by pipelining so that they appear at the analog outputs with the correct relationship to the pixel address stream.

The contents of the look up table can be modified via an 8 bit wide microprocessor interface. The use of an internal synchronising circuit allows operations on the interface to be totally asynchronous to the video path.

A pixel word mask is included to allow the incoming pixel address to be masked. This permits rapid changes of the effective contents of the Colour Look-Up Table to facilitate such operations as animation and flashing objects.

**TYPICAL IMS G170 APPLICATION**



# IMS G170

## DEVICE OPERATION

### Video Path

Pixel Address, notSYNC and notBLANK inputs are sampled on the rising edge of Pixel Clock and appear at the analog outputs after two further rising edges of Pixel Clock.

### Analog Outputs

The outputs of the DACs are intended to produce 1 volt peak white amplitude (ie 0.7 volts swing and 0.3 volts sync as specified by RS170A) when driving a 75 ohm load and when a 4.44 mA IREF is supplied.

The notBLANK and notSYNC inputs to the IMS G170 act on all three of the analog outputs. When notBLANK input is low a binary zero is applied to the inputs of the DACs. When the notSYNC input is low an offset on the analog outputs of 30% of the full scale output current is removed. The notBLANK and notSYNC inputs can be operated independently of each other.

The expressions for peak white voltage / output loading combinations are given below:-

- 1) Composite sync (notSYNC going low to generate sync pulses on the analog outputs)

$$V_{\text{peak white}} = \frac{I_{\text{REF}} \times 90 \times R_{\text{load}}}{30}$$

$$V_{\text{black level}} = \frac{I_{\text{REF}} \times 27 \times R_{\text{load}}}{30}$$

- 2) Separate sync (notSYNC continuously low)

$$V_{\text{peak white}} = \frac{I_{\text{REF}} \times 63 \times R_{\text{load}}}{30}$$

$$V_{\text{black level}} = 0$$

### Microprocessor Interface

There are three internal registers in the IMS G170. These are:-

RS1	RS0	REGISTER NAME
0	0	Pixel Address
0	1	Colour Value
1	x	Pixel Mask

The Pixel Address register is used to specify the location in the look-up table to be written with a colour value. The Colour Value register contains the data used to update the contents of the location specified by the Pixel Address register. The Pixel Mask register is an 8 bit register. The value in the mask register is bitwise ANDed with the incoming pixel address to give a masked pixel address.

The microprocessor interface is asynchronous with the video path, the timing of operations on the interface registers being controlled by the Write Enable signal (notWR). On the falling edge of this signal the register select lines are sampled, and on the rising edge the values on the data bus are sampled. To allow for the internal synchronisation of the written data with the video path, Write Enable must be high for at least three Pixel Clock cycles between write operations. Each time a new colour value is written to the Look-Up Table to modify its contents the write cycle will replace the colour value read cycle for one pixel.

To write a new colour value to the table a pixel address must be specified and then an 18 bit data word written to that location in the Table.

Locations in the Look-Up Table can be specified in two ways. The first is to write a pixel address and then perform a colour value write sequence. The second method is to write an initial pixel address and then (as the Pixel Address register increments after every colour value write sequence) write a succession of new colour values for the range of pixel addresses to be written.

A colour value write sequence is three successive byte writes to the Colour Value register. The least significant 6 bits are taken from each byte written and concatenated into an 18 bit word. The first byte written will define the red intensity, the second the green and the last the blue.

The pixel address used to access the Colour Look-Up Table is the result of the bitwise ANDING of the incoming pixel address and contents of the Pixel Mask register. This pixel masking process can be used to alter the displayed colours without altering the video memory or the look-up table contents. Thus, by partitioning the colour definitions by one or more bits in the pixel address rapid animation and flashing objects can be produced.

In the event that the Pixel Address register is modified during a colour value write sequence the Colour Value register is initialised, aborting any unfinished write sequence.

The Pixel Mask register is independent of the Pixel Address and Colour Value registers.

## 11. Literatur

### 11.1 Hinweis auf LOOP

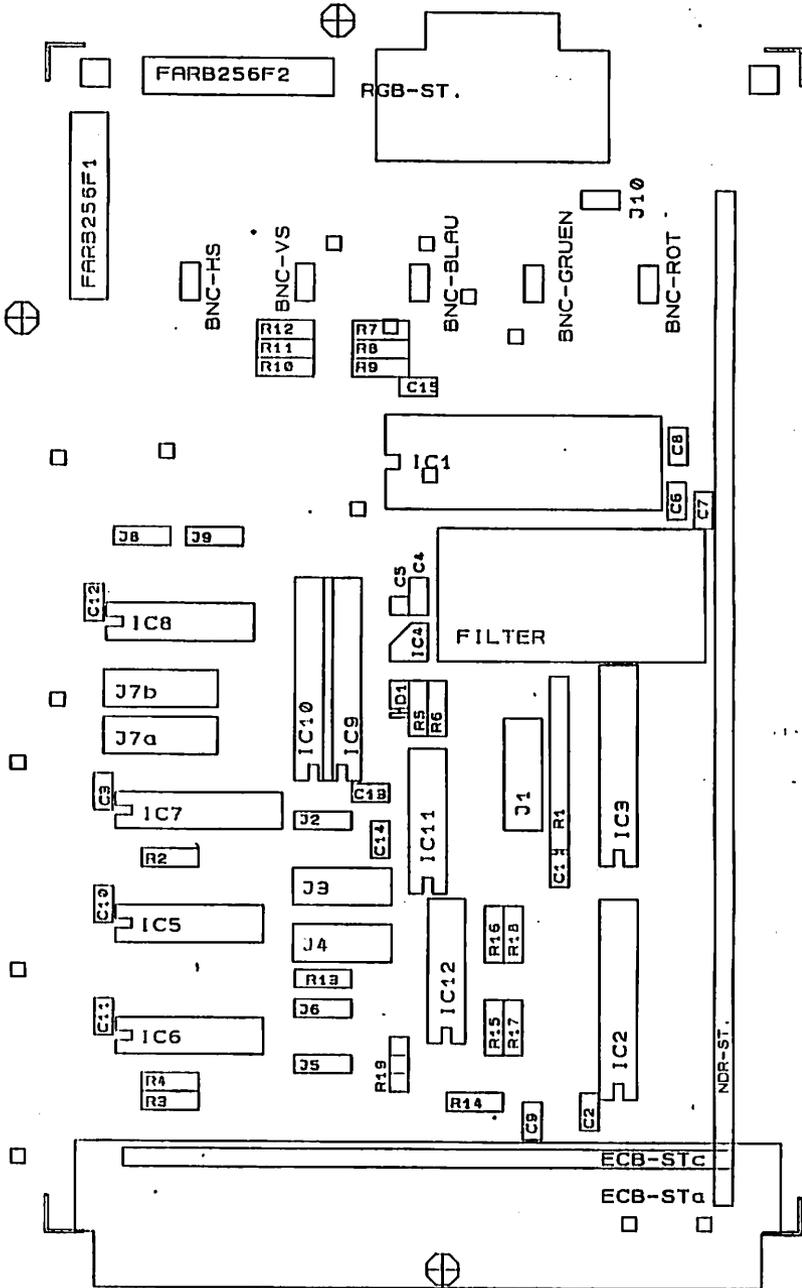
In unserer Zeitschrift LOOP wird regelmäßig über neue Produkte und Änderungen bzw. Verbesserungen berichtet. Es ist für Sie von großem Vorteil, LOOP zu abonnieren, denn dadurch ist sichergestellt, daß Sie auch immer über die neuesten Informationen verfügen.

Ein LOOP-Abo können Sie bei jeder Bestellung einfach mitbestellen.

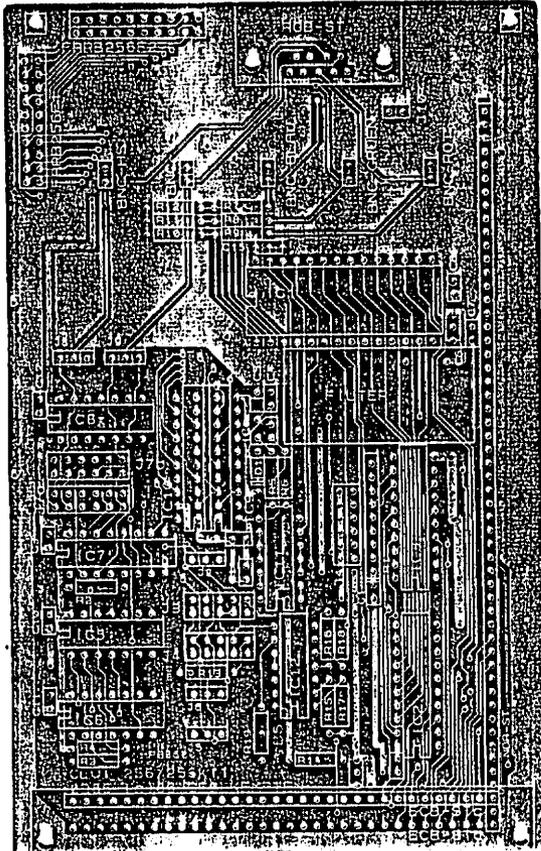
Auch auf der Kritikkarte können Sie ein LOOP-Abo ganz einfach bestellen.



Anhang B: Bestückungsplan

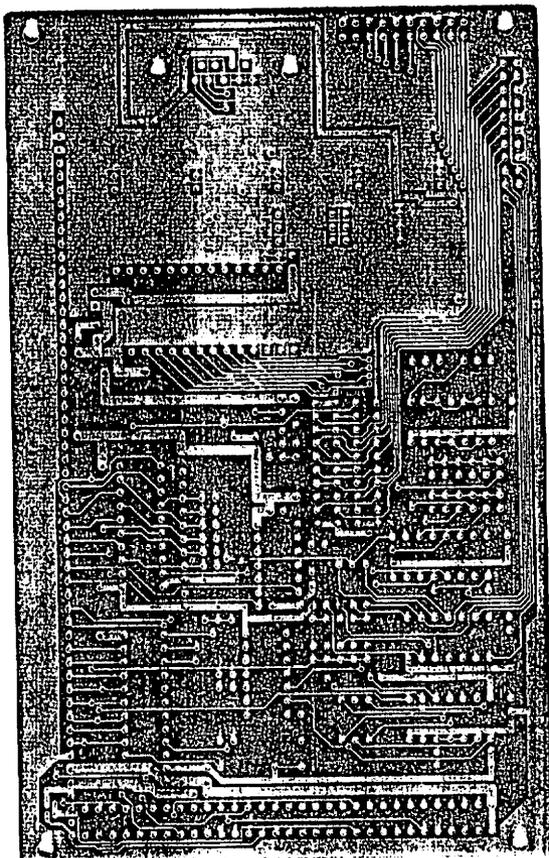


Anhang C: Layout Bestückungsseite mit Bestückungsdruck

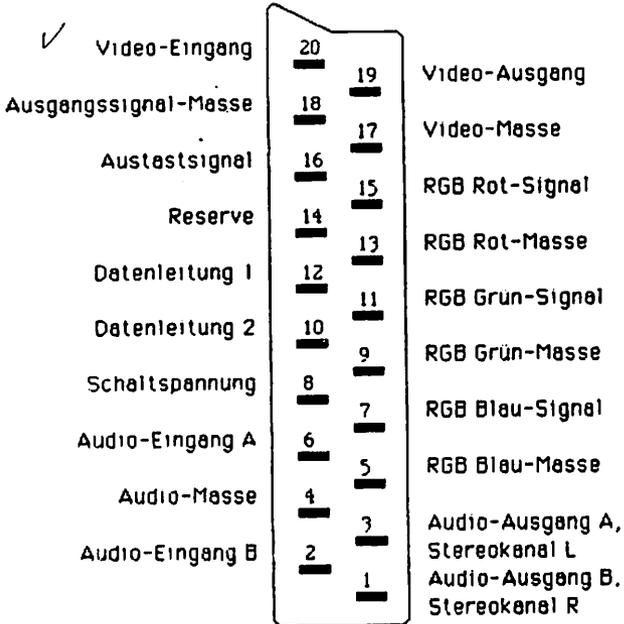


**Anhang D: Layout Bestückungsseite**

Anhang E: Layout Lötseite

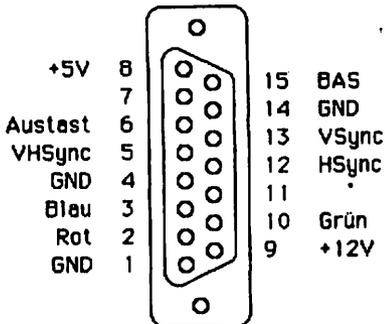


## Pinbelegung SCART-Buchse



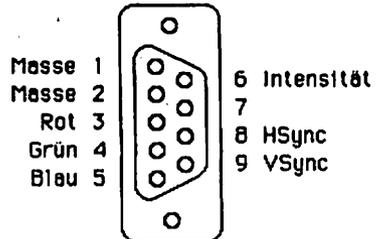
## 15-pol. Cannon-Stecker

### Pinbelegung



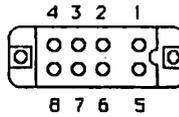
## 9-pol. Cannon-Stecker

### Pinbelegung wie IBM-Norm



## Pinbelegung 8-pol. RGB-Buchse:

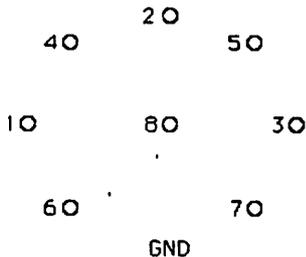
Stift-Nr.	Signal
1	Intensität
2	Rot
3	Grün
4	Blau
5	Masse
6	Masse
7	HSync
8	VSync



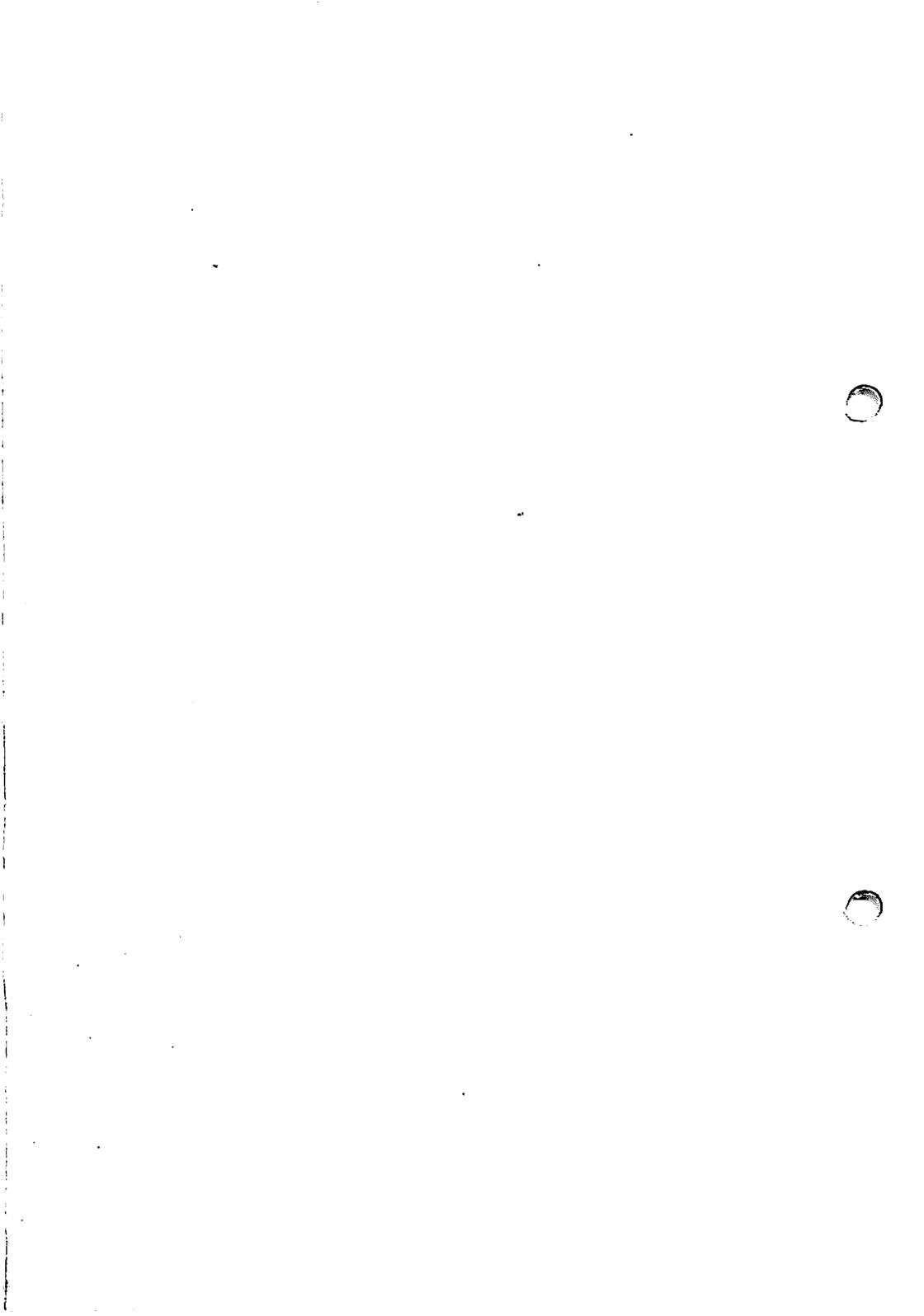
Verschiedene Monitore haben andere Eingänge; es gibt hauptsächlich 3 Varianten

Stift-Nr.	Signal	ANALOG	DIGITAL 1	DIGITAL 2
1	Intensität	-	TTL-Pegel	-
2	Rot	Analog 0,7Vss	TTL-Pegel	TTL-Pegel
3	Grün	Analog 0,7Vss	TTL-Pegel	TTL-Pegel
4	Blau	Analog 0,7Vss	TTL-Pegel	TTL-Pegel
5	Masse			
6	Masse			
7	HSync	S-Signal 0,3Vss	TTL-Pegel pos Synchr	TTL-Pegel neg Synchr
8	VSync	-	TTL-Pegel pos Synchr	TTL-Pegel neg Synchr

## DIN-Buchse Stiftbelegung



1	Intensität
2	Rot
3	Grün
4	Blau
5	Masse
6	Masse
7	HSync
8	VSync



# Achtung!

Der Widerstand R5 wird in der Stückliste des Handbuches (unter 4.2) als 150 Ohm Widerstand angegeben.

Dieser Widerstand muß aber den Wert 15 OHM haben.