

CPU 64180

Die CPU-Baugruppe mit dem
Prozessor HD64180 von Hitachi

für den NDR-Computer

Graf Elektronik Systeme GmbH



| | | |
|------|--|----|
| 1 | Einführung | 1 |
| 1.1 | Zum NDR-Computer | 1 |
| 1.2 | Wozu dient die Baugruppe CPU64180 | 1 |
| 1.3 | Wie setzt man die CPU64180 ein? | 1 |
| 2 | Technische Daten | 2 |
| 3 | Prinzipbeschreibung | 3 |
| 3.1 | Die CPU 64180 | 3 |
| 3.2 | Die Baugruppe CPU64180 | 4 |
| 4 | Aufbauanleitung | 5 |
| 4.1 | CMOS-Warnung | 5 |
| 4.2 | Stückliste | 5 |
| 4.3 | Aufbau Schritt für Schritt | 6 |
| 5 | Testanleitung | 8 |
| 5.1 | Erste Prüfung ohne ICs | 8 |
| 5.2 | Test im System (ohne Meßgeräte) | 8 |
| 6 | Fehlersuchanleitung | 9 |
| 6.1 | Mögliche Fehler und ihre Behebung | 9 |
| 7 | Schaltungsbeschreibung | 10 |
| 7.1 | Funktionsbeschreibung der Schaltung | 10 |
| 8 | Anwendungsbeispiele | 12 |
| 9 | Diverses | 12 |
| 9.1 | Ausblick | 12 |
| 9.2 | Kritik, Verbesserungsvorschläge | 12 |
| 10 | Unterlagen zu den verwendeten ICs | 13 |
| 10.1 | TTL-ICs | 13 |
| 11 | Literatur | 21 |
| 11.1 | Die Zeitschrift LOOP | 21 |
| | Anhang A: Schaltplan | 22 |
| | Anhang B: Bestückungsplan | 23 |
| | Anhang C: Layout Bestückungsseite mit Bestückungsdruck | 24 |
| | Anhang D: Layout Bestückungsseite | 25 |
| | Anhang E: Layout Lötseite | 26 |

1. Einführung

1.1 Zum NDR-Computer

Der NDR-Computer wird in der Fernsehserie "Mikroelektronik - Mikrocomputer selbstgebaut und programmiert" aufgebaut, erklärt und in Betrieb genommen. Diese Serie wird vom Norddeutschen Rundfunk, vom Sender Freies Berlin, vom Bayerischen Fernsehen und von Radio Bremen ausgestrahlt. Es werden bald auch die Regionalsender anderer Bundesländer die Sendung in ihr Programm aufnehmen.

Zur Serie gibt es einige Begleitmaterialien, es ist daher nicht unbedingt notwendig, die Fernsehserie gesehen zu haben, um den NDR-Computer zu bauen und zu begreifen:

- Buch: Rolf-Dieter Klein,
"Microcomputer selbstgebaut und programmiert"
2., neu bearbeitete und erweiterte Auflage
ISBN 3-7723-7162-0, DM 38,-
erschienen im Franzis-Verlag, München
Bestellnummer: B001
Auf diesem Buch baut die NDR-Serie auf
- Sonderhefte der "mc"
"Microcomputer Schritt für Schritt"
Bestellnummer: SONDERNDR
"Microcomputer Schritt für Schritt Teil 2"
Bestellnummer: SONDERH2
- Zeitschriften "mc" und "ELO" des Franzis-Verlages
- Zeitschrift "LOOP" der Firma Graf (siehe Kapitel 11.1)
- Videocassetten:
lizenzierte Originalcassetten für den privaten
Gebrauch. Auf diesen zwei Cassetten sind die 26
Folgen der Fernsehserie enthalten.
Systeme: VHS, Beta, Video 2000
Preise: siehe gültige Preisliste

1.2 Wozu dient die Baugruppe CPU64180

Die Baugruppe CPU64180 ist eine Prozessorbaugruppe mit der CPU HD64180 von Hitachi. Diese CPU ist aufwärtskompatibel zum Z80 und hat außerdem sehr nützliche zusätzliche Funktionen. Mit diesen zusätzlichen Funktionen (serielle Schnittstellen, Timer) kann mit dem Betriebssystem EUMEL gearbeitet werden. Außerdem kann ganz normal mit dem Betriebssystem CP/M 2.2 wie beim Z80 gearbeitet werden. Man kann natürlich auch sämtliche für den Z80 in EPROMs vorliegenden Programme verwenden, mit dem Vorteil, daß die CPU 64180 512k direkt verwalten kann (Adressleitungen A0 bis A18).

Der Einsatz des Betriebssystems CP/M+ bzw. CP/M 3.0 ist prinzipiell möglich, wird aber von uns derzeit noch nicht unterstützt.

1.3 Wie setzt man die Baugruppe ein

1.3.1 Betrieb wie CPU Z80

Da die CPU 64180 aufwärtskompatibel zur CPU Z80 ist kann die Baugruppe CPU64180 genauso eingesetzt werden wie die Baugruppe CPUZ80. Man kann diese Baugruppe dann praktisch vom Einsteigerpaket an bis zum Vollausbau mit CP/M verwenden. Abb. 1, 2 und 3 zeigen 3 mögliche Konfigurationen.

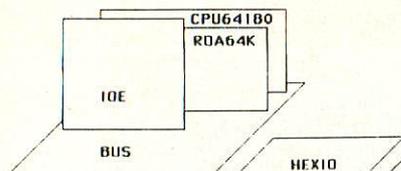


Abb. 1

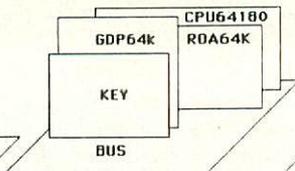


Abb. 2

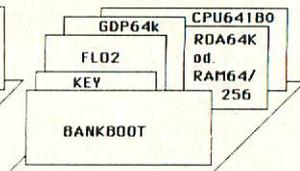


Abb. 3

1.3.2 Betrieb mit dem Betriebssystem EUMEL

Das Betriebssystem EUMEL ist für "multi-user"-Betrieb ausgelegt. Unter "multi-user"-Betrieb versteht man den Zugriff mehrerer Benutzer auf ein System. Dieses zentrale System ist in unserem Fall die CPU64180, die zwei serielle Schnittstellen hat, an die direkt zwei Terminals angeschlossen werden können. Sollen mehr als zwei Benutzer am System arbeiten, muß für jeden weiteren Benutzer eine serielle Schnittstelle (Baugruppe SER) eingesetzt werden. Abb.4 zeigt die einfachste Konfiguration des "multi-user"-Betriebes mit zwei Terminals.

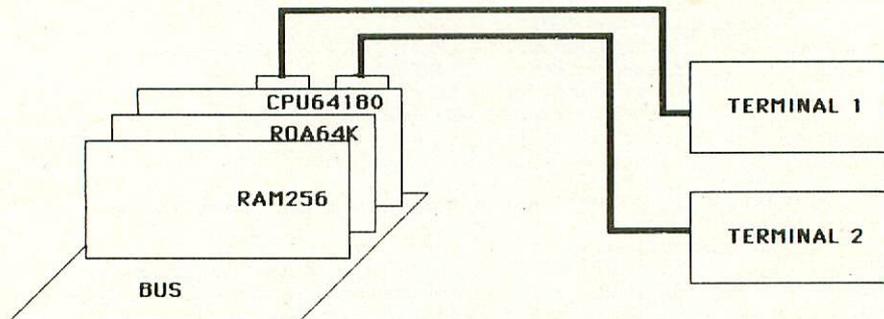


Abb. 4: "Multi-user"-Betrieb mit CPU64180

2. Technische Daten

Spannungsversorgung: +5V, +12V, -12V

Stromverbrauch: +5V: < 250 mA

+12V: < 50 mA

-12V: < 50 mA

Größe der Leiterplatte: 145 x 78 mm

Bus Format: NDR-Bus

CPU Takt: 12,288 MHz (Arbeitstakt der CPU 6,144 MHz)

max 18,432 MHz (Arbeitstakt der CPU 9,216 MHz)

Zwei serielle Schnittstellen (V24)

Voll gepufferter Daten-, Adress- und Steuerbus

Technische Daten zur CPU HD64180:

- voll kompatibel zum Z80

- 2 interne Timer

- 1 serieller I/O Port

- 2 DMA Controller

- 512 k direkt adressierbar (19 Adressleitungen: A0 bis A18)

- interner Taktgenerator

- 2 ASCII (Asynchronous Serial Communication Interface)

3. Prinzipbeschreibung

3.1 Die Baugruppe CPU64180

Die Baugruppe CPU64180 ist eine CPU Baugruppe mit der CPU HD64180 von Hitachi.

Der Daten-, Adress- und Steuerbus wird über die Bustreiber 74LS245 und 74LS244 getrieben. Die Adressen A16 bis A18 werden durch einen eigenen 74LS244 getrieben. Bei CP/M-Betrieb muß dieses IC entfernt werden, da in diesem Fall die BANKBOOT über die Bank-Logik die Adressen A16 bis A19 erzeugt.

Bei dieser CPU Baugruppe kann die Takterzeugung auf drei Arten erfolgen:

- Die CPU hat einen internen Taktgenerator, dessen Frequenz nur noch durch einen Quarz stabilisiert werden muß.
- Die Takterzeugung kann genauso erfolgen wie auf unseren anderen CPU-Baugruppen.

Dabei wird der Takt durch zwei Inverter erzeugt, die jeweils von ihrem Ausgang über einen 1 kOhm Widerstand auf den Eingang kurzgeschlossen sind. Stabilisiert wird diese Schwingung durch einen Quarz.

- Die dritte Möglichkeit der Takterzeugung ist die Verwendung eines Quarzoszillators, der statt dem Inverter gesteckt werden kann.

Die beiden seriellen Schnittstellen der CPU werden über Treiber zu Steckern geführt. Die Treiber-Bausteine 75188 und 75189 bzw. 1488 und 1489 sind die TTL - V.24 Umsetzer.

Die restlichen Signale, die die CPU zur Verfügung stellt (Interruptsignale, Signale zur Steuerung des seriellen I/O-Ports, Signale zur Steuerung des DMA und des Timers), werden auf einen zusätzlichen Stecker gelegt.

Die RESET-Logik ist wie auf allen CPU-Baugruppen ausgeführt.

4.3 Aufbau Schritt für Schritt

Auf einer Seite der Leiterplatte steht der Hinweis "löts" (Lötseite); auf dieser Seite wird ausschließlich gelötet. Die Bauteile sind nur auf der anderen Seite aufzustecken, der Bestückungsseite. Beim Einlöten der Bauelemente beginnt man am besten mit der gewinkelten Steckerleiste. Es sollte darauf geachtet werden, daß die Leiste parallel zur Leiterplatte liegt, um gut auf den Bus gesteckt werden zu können. Dabei sollten zuerst die beiden äußeren Stifte und einer in der Mitte verlötet werden. Dann empfiehlt es sich nachzuschauen, ob die Stecker parallel zur Leiterplatte liegen und ob keine "Bäuche" zwischen den verlöteten Stiften liegen. Sollten Bäuche vorhanden sein, muß wiederum in der Mitte der Bäuche ein Stift unter Druck angelötet werden. Liegt die Steckerleiste dann richtig, können die restlichen Stifte verlötet werden.

Nun wird die Leiterplatte mit den IC-Sockeln bestückt. Dabei muß darauf geachtet werden, daß die Sockel richtig aufgesteckt werden. Im Bestückungsplan sind die Richtungen mit einer Kerbe gekennzeichnet. Sie muß mit der Richtung der Kerbe in der Fassung übereinstimmen. Außerdem ist die Lage der Fassungen auch auf der Bestückungsseite der Platine durch den Aufdruck (falls vorhanden) sehr deutlich zu erkennen.

Es sollten alle Fassungen auf einmal aufgesteckt werden und zum Verlöten umgedreht werden; dabei ist es hilfreich, wenn man beim Umdrehen die Fassungen mit einem Stück Karton auf die Platine drückt. So wird erreicht, daß die Fassungen alle eben und gerade liegen. Beim Löten sollten wiederum nur zwei Pins jeder Fassung (möglichst diagonal) verlötet werden. So können anschließend schräg liegende Fassungen noch problemlos korrigiert werden. Bevor die restlichen Pins verlötet werden, sollte noch auf die Bestückungsseite geschaut werden, ob die Fassungen richtig liegen und die Richtungen der Fassungen stimmen.

Die Kondensatoren C8 und C13 sind gepolt und dürfen auf keinen Fall falsch herum eingelötet werden. Der Pluspol ist mit einem "+" und evtl. einem schwarzen Strich gekennzeichnet. Im Bestückungsplan ist der Pluspol ebenfalls mit einem "+" gekennzeichnet.

Die Kondensatoren C1, C2, C4, C5, C6, C7 und C9 bis C11 sind ungepolt und können ohne auf die Polung zu achten eingelötet werden. In unserer Konfiguration wird der Kondensator C3 nicht bestückt.

Die Widerstände R1 bis R5 sind durch Farbcode bezeichnet. R1 und R2 werden in dieser Konfiguration nicht bestückt. Der Quarz 12,288 MHz wird nicht wie auf dem Photo eingesetzt sondern an der mit "Q" bezeichneten Stelle (im Bestückungsdruck gestrichelt). Der Inverter IC5 wird in dieser Konfiguration nicht bestückt.

Widerstandswerte:

Farbcode:

| | |
|----------|--------------------------|
| 1 kOhm | braun - schwarz - rot |
| 3,3 kOhm | orange - orange - rot |
| 10 kOhm | braun - schwarz - orange |

Der Widerstand R3 wird nicht bestückt. Dieser Widerstand war ursprünglich dafür vorgesehen das RESET-Signal zu verlängern.

Der Netzwerkwiderstand N1 trägt die codierte Bezeichnung 332, was den Widerstandswert $33 \times 10 \exp 2 = 3,3 \text{ kOhm}$ darstellt. Der gemeinsame Anschluß des Netzwerkwiderstandes ist auf dem Bauelement als auch auf dem Bestückungsplan bzw. Bestückungsdruck durch einen Punkt gekennzeichnet. Er darf auf keinen Fall falsch herum eingelötet werden.

Der RESET-Taster wird nach Abb. eingelötet.

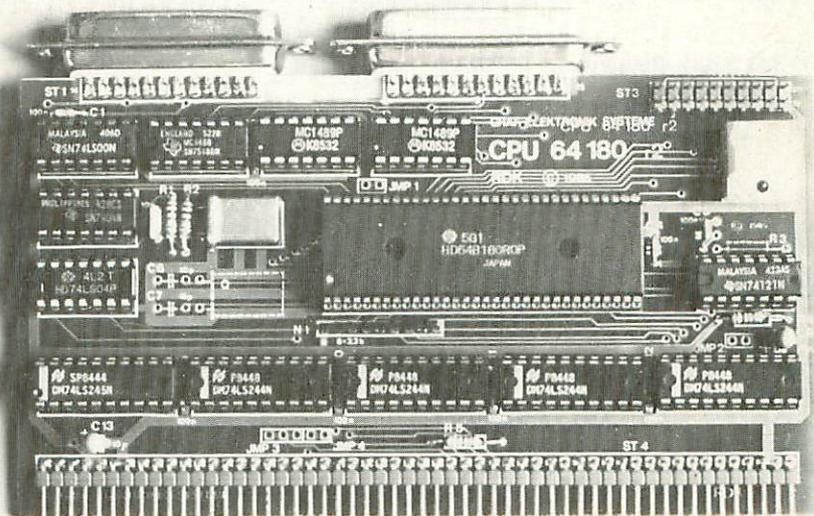
ST3



Abb.6: Einlöten des Tasters

Die beiden Canon-Stiftstecker ST1 und ST2 werden auf die Leiterplatte aufgelötet. Auf dem Bestückungsdruck als auch auf den Canon Stiftsteckern sind die Pins bezeichnet. Sie können die Stecker also fast nicht falsch einlöten, wenn Sie sich an diese Bezeichnungen halten.

Die 2x10-polige Stiftreihe ST3 kann ohne auf die Polung zu achten eingelötet werden.



5. Testanleitung

5.1 Erste Prüfung ohne ICs

Die Platine ist bis jetzt erst mit den Sockeln und mit den passiven Bauelementen bestückt. Mit diesem Aufbau wird der erste Test durchgeführt.

Zu diesem Test muß die Baugruppe in den Bus gesteckt werden. Achten Sie beim Einstecken in den Bus, daß Sie die Baugruppe richtig herum einsetzen. Ein falsches Einstecken, z.B. um ein Pin zu weit rechts kann zu Kurzschlüssen führen und kann Bauelemente zerstören.

Man mißt, ob an allen IC-Sockeln die Versorgungsspannung von +5V ankommt. Dabei liegt bei Standard-TTL-Bausteinen jeweils am letzten Pin einer Fassung (z.B. bei 14-poligen an Pin 14) die Versorgungsspannung von +5V. 0V bzw. Masse liegt jeweils auf dem letzten Pin der ersten Reihe (bei 14-poligen auf Pin 7, bei 16-poligen auf Pin 8, bei 20-poligen auf Pin 10).

Achtung: Bei der CPU HD64180 liegt auf Pin 32 +5V und auf den Pins 1 und 32 0V (Masse). Beim Baustein 75188 bzw. 1488 liegt an Pin 1 -12V, an Pin 14 +12V und an Pin 7 0V.

Liegt die Versorgungsspannung +5V und 0V (Masse) an den richtigen Pins an, dann können die ICs eingesetzt werden. Dabei muß auf die Richtung der ICs geachtet werden. Die Markierung auf dem IC muß mit der Kerbe in der Fassung übereinstimmen.

5.2 Test der Baugruppe CPU64180 im System

Da die Baugruppe voll kompatibel zur Baugruppe CPUZ80 ist, kann Sie statt der CPUZ80 in allen Konfigurationen verwendet werden.

5.2.1 Konfiguration der Baugruppe CPU64180 mit Einsteigerpaket

Konfigurieren Sie das System, wie unter 1.3 beschrieben. Auf der ROA64k muß dann das EPROM "HEXMON" (1. Steckplatz) und mindestens ein RAM 8k (5. Steckplatz) gesteckt sein. Nach dem Einschalten muß auf der Anzeige der HEXIO "HALLO- 1.1" erscheinen. Auf der ROA64k muß auf Bank 0h eingestellt sein.

5.2.2 Konfiguration der Baugruppe CPU64180 mit Bildschirm und Tastatur ohne Laufwerke und CP/M.

Konfigurieren Sie das System, wie unter 1.3 beschrieben. Auf der ROA64k sollte das Grundprogramm (EGRUND2) und mindestens ein RAM 8k. Beim Einschalten muß auf dem Bildschirm das Grundmenü des Grundprogrammes erscheinen. Die ROA64k muß auf Bank 0h eingestellt sein.

5.2.3 Konfiguration der Baugruppe CPU64180 mit Betriebssystem CP/M

Konfigurieren Sie das System wie unter Punkt 1.3 beschrieben. Dabei sollten Sie darauf achten, daß der Treiber 74LS244 für die Adressleitungen A16 bis A19 (IC13) nicht gesteckt ist (wenn gesteckt, dann herausnehmen). Auf der BANKBOOT muß der Monitor "EFLOMON" stecken und der nötige RAM (2 RAM 2k oder 2 RAM 8k bzw. 1 RAM 8k beim ZEAT). Beim Einschalten muß dann das Menü "FLOMON" erscheinen, mit "1 = Floppy Boot" usw. Verwenden Sie die dynamische Speicherkarte RAM64/256, so müssen Sie JMP4 mit einer Drahtbrücke schließen.

5.2.4 Konfiguration mit Betriebssystem EUMEL

Konfigurieren Sie das System wie unter 1.3 beschrieben. Weitere Einzelheiten siehe im EUMEL Handbuch.

6. Fehlersuchanleitung

Sollte Ihre Baugruppe bei den in Kapitel 5 beschriebenen Tests nicht funktionieren, so heißt es jetzt systematisch auf Fehlersuche zu gehen.

Wir wollen Ihnen nun ein paar Vorschläge machen, wie eine systematische Fehlersuche mit und ohne Oszilloskop vor sich gehen kann:

6.1 Mögliche Fehler und ihre Behebung

- 6.1.1 Sind die bisher verwendeten Baugruppen in Ordnung?
(Funktionierte das System ohne die Baugruppe CPU64180)
- 6.1.2 Sind die Jumper richtig gesteckt?
- 6.1.3 Machen Sie zuerst eine Sichtprobe. Können Sie irgendwo auf der Leiterplatte unsaubere Lötstellen (zuviel Lötzinn, manchmal zieht das Lötzinn Fäden) erkennen, die eventuell einen Kurzschluß verursachen könnten? Dann müssen sie diese Lötstellen nachlöten und die unzulässige Verbindung beseitigen.
- 6.1.4 Haben Sie auch alle ICs richtig herum und am richtigen Platz eingesteckt? (Vergleiche mit Bestückungsplan)
- 6.1.5 Sind alle gepolten Bauteile (Elkos, Dioden, usw.) richtig herum eingelötet?
- 6.1.6 Haben sie auch keine Lötstelle vergessen zu löten?
(sehen sie lieber noch einmal nach)
- 6.1.7 Sehen Sie irgendwo "kalte" Lötstellen?
Kalte Lötstellen erkennt man daran, daß sie nicht glänzen, sie sind im Vergleich mit richtig gelöteten Lötstellen trübe.
- 6.1.8 Haben Sie auch nicht zu heiß gelötet?
Wenn der LötKolben zu heiß eingestellt ist und (oder) Sie zu lange auf der Lötstelle bleiben, dann kann es passieren, daß sich die Leiterbahnen von der Leiterplatte lösen und Unterbrechungen bilden. Ferner kann es auch passieren, daß Durchkontaktierungen unterbrochen werden, oder daß Bauteile durch zu heißes Löten zerstört werden.
- 6.1.9 Nehmen Sie alle ICs aus ihren Fassungen. Nehmen Sie sich die Layouts zur Hand und kontrollieren Sie alle Leiterbahnen, mit einem Durchgangsprüfer oder mit einem Ohmmeter auf Durchgang. Bereits kontrollierte Leiterbahnen können Sie, der Übersicht wegen, auf dem Layout mit Bleistift durchstreichen oder mit Farbstiften nachziehen.
- 6.1.10 Prüfen sie die Versorgungsspannung mit einem Digital-Voltmeter (am Bus +5V, nicht am Netzgerät, da am Kabel bei starker Belastung bis zu 0.5V abfallen können). Toleranzen von $\pm 5\%$ also von 4,75V bis 5,25V sind erlaubt. Falls die Spannung zu gering ist, prüfen Sie, ob die Verbindung vom Netzteil zum Bus mit ausreichend dickem (mind. 2 mm Quadrat) Kabel erfolgt ist. Gegebenenfalls müssen Sie Ihr Netzteil nachregeln. Vorsicht: nie über 5,1V nachregeln, da sich auf einigen Platinen 5,1V Zenerdioden befinden, die

ab 5,1V durchschalten, was entweder zum Zusammenbruch Ihrer Versorgungsspannung führt oder die Zenerdiode bis zu Ihrer Zerstörung erhitzt.
Übrigens: Wir empfehlen 5,05V.

Wenn Sie alle Leiterbahnen kontrolliert haben und nichts gefunden haben, dann ist die Wahrscheinlichkeit groß, daß ein Bauteil defekt ist.

Wenn Sie einen Prüfstift oder ein Oszilloskop haben, dann können Sie jetzt überprüfen, ob an den jeweiligen Ausgängen die richtigen Signale anliegen. Welche Signale wo anliegen müssen, können Sie aus der Schaltungsbeschreibung, aus dem Schaltplan und Ihren eigenen Überlegungen entnehmen.

Falls Sie keine Meßgeräte haben, dann müssen Sie alle Bauteile systematisch austauschen, bis Sie das Defekte gefunden haben. Verwenden Sie dazu eventuell eine zweite Baugruppe (die eines Freundes oder eines Bekannten).

Sollten Sie gar nicht zurande kommen, hilft Ihnen unser Pauschal-Reparatur-Service, dessen Bedingungen Sie der Preisliste entnehmen können.

7. Schaltungsbeschreibung

7.1 Wie funktioniert die Baugruppe CPU64180

Die Schaltung läßt sich im wesentlichen in sechs Blöcke zerlegen, wie aus dem Blockschaltbild unter 3.1 ersichtlich ist.

7.1.1 Takterzeugung

Auf der Baugruppe CPU64180 bestehen drei Möglichkeiten der Takterzeugung.

7.1.1.1 Oszillator mit Invertiern

Die erste Möglichkeit ist, wie bei den anderen CPU Baugruppen von uns, mit zwei Invertiern die jeweils von ihrem Ausgang über einen 1 kOhm Widerstand auf den Eingang zurückgeführt sind. Dadurch schwingt dieses Gebilde. Der Kondensator C3 (10 nF) bewirkt, daß die beiden Oszillatoren miteinander verkoppelt sind, und dadurch auf derselben Frequenz schwingen. Die genaue Frequenz von 12,288 kHz wird durch den Quarz Q1 stabilisiert. Diese Takterzeugung ist nicht immer 100%-ig, da dieses Schwingungsgebilde mit den Invertiern nicht immer anschwingt. Deshalb wird noch die Möglichkeit mit Quarzoszillator vorgesehen.

7.1.1.2 Quarzoszillator

Falls obengenannte Schaltung nicht schwingt, besteht die Möglichkeit einen Quarzoszillator einzusetzen. Verwenden Sie den Quarzoszillator 12,288 MHz so dürfen Sie die Widerstände R1 und R2, den Kondensator C3, den Quarz Q1 und den Inverter IC5 nicht bestücken. In den Sockel wo IC5 (Inverter) vorgesehen ist müssen Sie dann den Quarzoszillator stecken. Dieser O in jedem Falle. Der Haken daran ist nur, daß dieser Oszillator mit der Frequenz 12,288 MHz nur schwer zu bekommen ist.

7.1.1.3 Interner Oszillator der CPU

Die CPU hat einen internen Oszillator, der nur noch durch einen externen Quarz stabilisiert werden muß. Dabei darf wiederum der Quarz Q1, die Widerstände R1 und R2, der Kondensator C3 und der Inverter IC5 nicht bestückt werden. Dafür müssen der Quarz Q (12,288 MHz) und die beiden Kondensatoren C6 und C7 bestückt werden.

7.1.2 RESET-Logik

Zum Rücksetzen der CPU in den Anfangszustand benötigt die CPU am RESET-Eingang (IC7/7) einen negativen Impuls mit einer Mindestzeit von drei Taktzyklen. Dieser negative Impuls wird mit dem Monoflop 74121 (IC8) erzeugt. Das Monoflop wird mit einem Taster getriggert. Um dabei ein prellfreies Triggersignal zu erhalten, wird die Triggerspannung über dem ELKO C8 abgegriffen. Dadurch steigt die Spannung am ELKO C8 beim Loslassen des Tasters und beim Einschalten der Spannung langsam an. Bei einem bestimmten Spannungswert triggert das Monoflop. Bei diesem Triggereingang handelt es sich um einen Schmitt-Trigger Eingang, der die ansteigende Spannung sicher ab einem bestimmten Spannungswert als HIGH erkennt. Ist das Monoflop getriggert, geht der Ausgang -Q auf LOW. Die Länge dieses Signals wird durch den Kondensator C5 festgelegt.

7.1.3 Daten-, Adress- und Steuerbustreiber

7.1.3.1 Datenbustreiber

Da die Daten sowohl vom Bus zur CPU als auch von der CPU zum Bus transportiert werden müssen, muß für den Datenbus ein bidirektionaler Bustreiber verwendet werden (74LS245). Die Richtung, in die Daten weitergegeben werden, wird durch den Eingang DIR (IC9/1) festgelegt. Ob Daten gelesen oder ausgegeben werden, wird durch das Signal -RD oder -WR ausgedrückt. Der DIR-Eingang des Treibers (IC9/1) wird demzufolge mit dem -RD Signal der CPU gesteuert. Die AND-Verknüpfung von -RD und -LIR, sorgt dafür daß der Treiber (IC9) beim M1-Zyklus der CPU schneller schaltet. Das LIR-Signal entspricht dem M1-Signal des Z80. Der M1 Zyklus ist besonders zeitkritisch; da das LIR Signal zeitlich früher anliegt als das RD Signal, wird der Treiber schon beim erscheinen des LIR Signals (LOW) auf Einlesen geschaltet und die Daten stehen der CPU früher zur Verfügung.

Der CS-Eingang des Treibers (IC9/19) wird mit dem invertierten -BUSAK Signal gesteuert. BUSAK heißt Bus Acknowledge, und dieses Signal wird dann aktiviert (LOW) wenn eine andere Einheit auf dem Bus über das Signal BUSRQ auf den Bus zugreifen will. Diese Beschaltung soll dafür sorgen, daß der Treiber bei Zugriff einer anderen Einheit auf den Bus in den Sperrzustand übergeht.

7.1.3.2 Steuer- und Adressbustreiber

Da die Adressen und Steuersignale nur von der CPU auf den Bus ausgegeben werden reicht hier ein Treiber, der die Signale nur in eine Richtung weitergibt. Hierfür werden vier 74LS244 verwendet, die 2 Steuereingänge (IC10, 11, 12 und 13 jeweils Pin 1 und 19) für den CS (Chip Select) besitzen. Dabei steuert jeder der beiden CS-Eingänge 4 Signale (hier Adressen und Steuersignale). Diese beiden CS-Eingänge werden wie der CS-Eingang des Datenbustreibers (IC9) mit dem invertierten -BUSAK-Signal gesteuert.

7.1.4 CPU HD64180

(siehe Datenblatt unter 10.)

7.1.5 Serielle V-24-Schnittstellen

Die CPU 64180 hat, wie aus dem Blockschaltdiagramm unter 3.1 zu sehen ist, zwei asynchrone serielle Schnittstellen. Die Signale dieser zwei Schnittstellen werden über die Treiber 75188 und 75189 (IC2, IC3 und IC4) auf die Canon Stecker (25-polig) geführt. Diese Stecker entsprechen der Norm für V-24-Schnittstellen. Die V-24-Schnittstelle arbeitet nicht mit 0V für LOW und +5V für HIGH, sondern mit -12V für LOW und +12V für HIGH. Deshalb muß der Leitungstreiber 75188 oder MC1488 eine Spannungsversorgung von +12V und -12V haben. Die beiden Leitungsempfänger 75189 bzw. MC1489 müssen die +12V und -12V wieder in 0V und +5V wandeln und brauchen deshalb nur die normale Spannungsversorgung von +5V und 0V. Pinbelegung der beiden seriellen Schnittstellen (ST1 und ST2) siehe unter Anhang A: Schaltplan.

7.1.6 Zusatzstecker für Steuersignale

Die restlichen, sonst nicht benutzten Steuersignale werden auf einen 2x10-poligen Stecker gelegt (ST3). Auf diesem Stecker liegen z. B. die Steuersignale für die DMACs, für den seriellen I/O-Port, für Interrupt und Timer. Pinbelegung ST3 siehe unter Anhang A: Schaltplan.

8. Anwendungsbeispiele

(siehe unter 5.2)

9. Diverses

9.1 Ausblick

Korrekturen für dieses Handbuch werden in der Zeitschrift LOOP bekanntgegeben. Man sollte dann die fehlerhaften Stellen von Hand korrigieren.

9.2 Kritik, Verbesserungsvorschläge

Bitte senden Sie uns die ausgefüllte Kritikkarte, die dem Bausatz beiliegt, zurück. Sie helfen uns, unsere Produkte und unseren Service noch besser zu gestalten. Für Fehlermeldungen und Verbesserungen, die dieses Handbuch und die Baugruppe CPU64180 betreffen, sind wir immer dankbar!

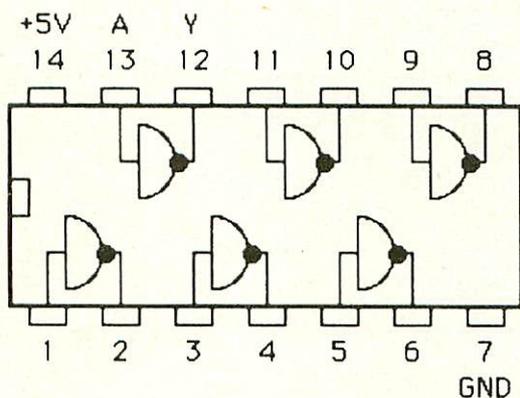
10. Unterlagen zu den verwendeten ICs

10.1 Datenblatt der CPU HD64180 von Hitachi

An dieser Stelle verweisen wir einmal auf das Blockschaltbild unter 3.1 und auf das ausführliche Datenbuch von Hitachi, das Sie ebenfalls von uns beziehen können.

7404

6 Inverter



Logiktablelle:

| A | Y |
|---|---|
| 0 | 1 |
| 1 | 0 |

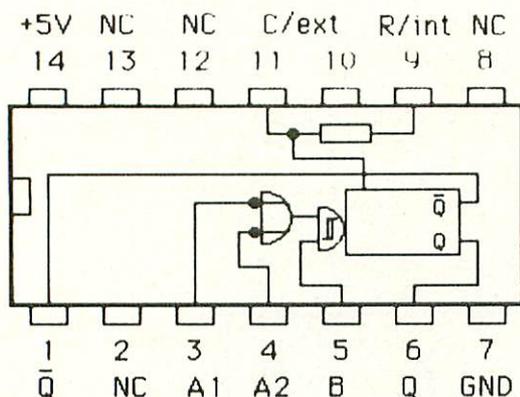
Typ. Impuls-
Verzögerungszeit: 9 ns

Typ. Versor-
gungsstrom: 25 mA

positive Logik:
 $Y = \bar{A}$

74LS121

Monoflop mit Schmitt-Trigger-Eingang



Wahrheitstabelle:

| Inputs | | | Outputs | |
|--------|----|---|---------|-----------|
| A1 | A2 | B | Q | \bar{Q} |
| L | X | H | L | H |
| X | L | H | L | H |
| X | X | L | L | H |
| H | H | X | L | H |
| H | ↓ | H | | |
| ↓ | H | H | | |
| ↓ | ↓ | H | | |
| L | X | ↑ | | |
| X | L | ↑ | | |

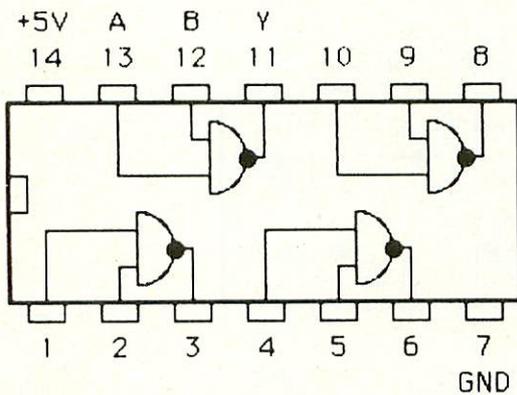
Typ. Impulsverzögerungszeit von A1,A2 : 47,5 ns

Typ. Impulsverzögerungszeit von B : 37,5 ns

Typ. Versorgungsstrom: 16 mA

74LS00

4 NAND-Gatter mit je zwei Eingängen



Logiktablelle:

| A | B | Y |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

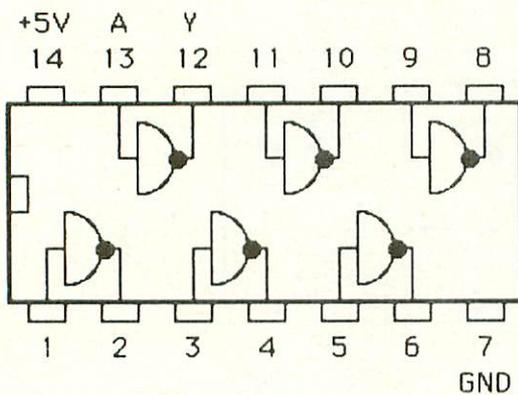
Typ. Impuls-
Verzögerungszeit: 9,5 ns

Typ. Leistungs-
aufnahme: 8 mW

positive Logik:
 $Y = \overline{AB}$

74LS04

6 Inverter



Logiktablelle:

| A | Y |
|---|---|
| 0 | 1 |
| 1 | 0 |

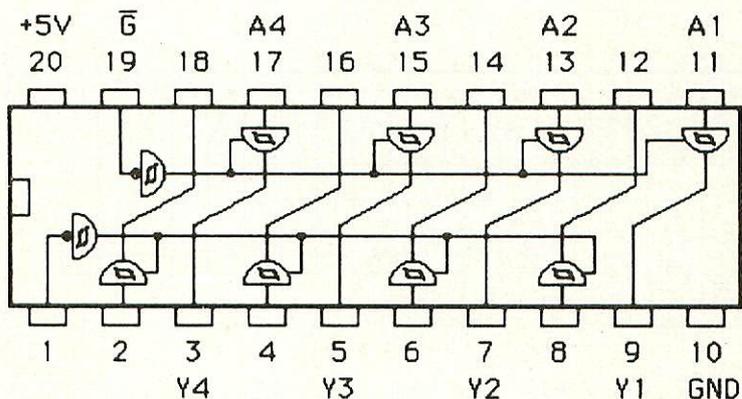
Typ. Impuls-
Verzögerungszeit: 10 ns

Typ. Versor-
gungsstrom: 4 mA

positive Logik:
 $Y = \overline{A}$

74LS244

Acht Bus-Leistungstreiber (Tri-State)



Wahrheitstabelle

| Eingänge | | Ausgang |
|-----------|---|---------|
| \bar{G} | A | Y |
| H | X | Z |
| L | L | L |
| L | H | H |

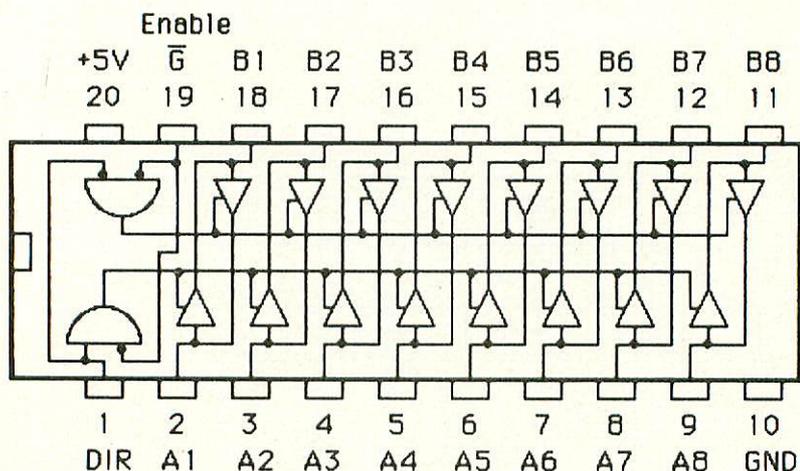
Typ. Impuls-
Verzögerungszeit: 12 ns

Typ. Leistungs-
aufnahme: 135 mW

(positive Logik)

74LS245

8-fach Bus-Transceiver mit 3-state Ausgängen



Function Table:

| ENABLE \bar{G} | DIRECTION CONTROL DIR | OPERATION |
|---------------------|-----------------------------|-----------------|
| L | L | B data to A bus |
| L | H | A data to B bus |
| H | x | Isolation |

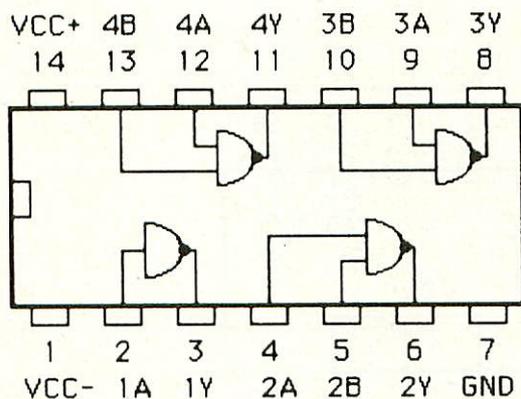
Typ. Impuls-
Verzögerungszeit: 20 ns

Typ. Versor-
gungsstrom:

75 mA

75188

Vier Leitungstreiber für V.24 Schnittstellen



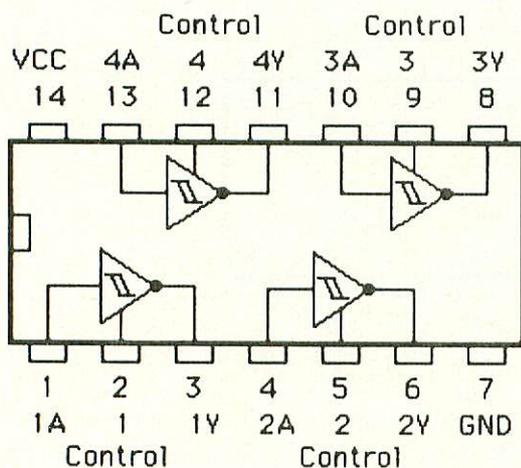
Wahrheitstabelle:

| INPUTS | | OUTPUTS |
|--------|---|---------|
| A | B | Y |
| H | H | L |
| L | X | H |
| X | L | H |

Typ. Impulsverzögerungszeit: 220 ns
max. Versorgungsspannung: +-15V

75189

Vier Leitungsempfänger für V.24 Schnittstellen



Eingangswiderstand: 3 - 7 k Ω m

max. Eingangssignalbreite: \pm 30V

Typ. Impulsverzögerungszeit: 25 ns

max. Versorgungsspannung: \pm 15V

11. Literatur

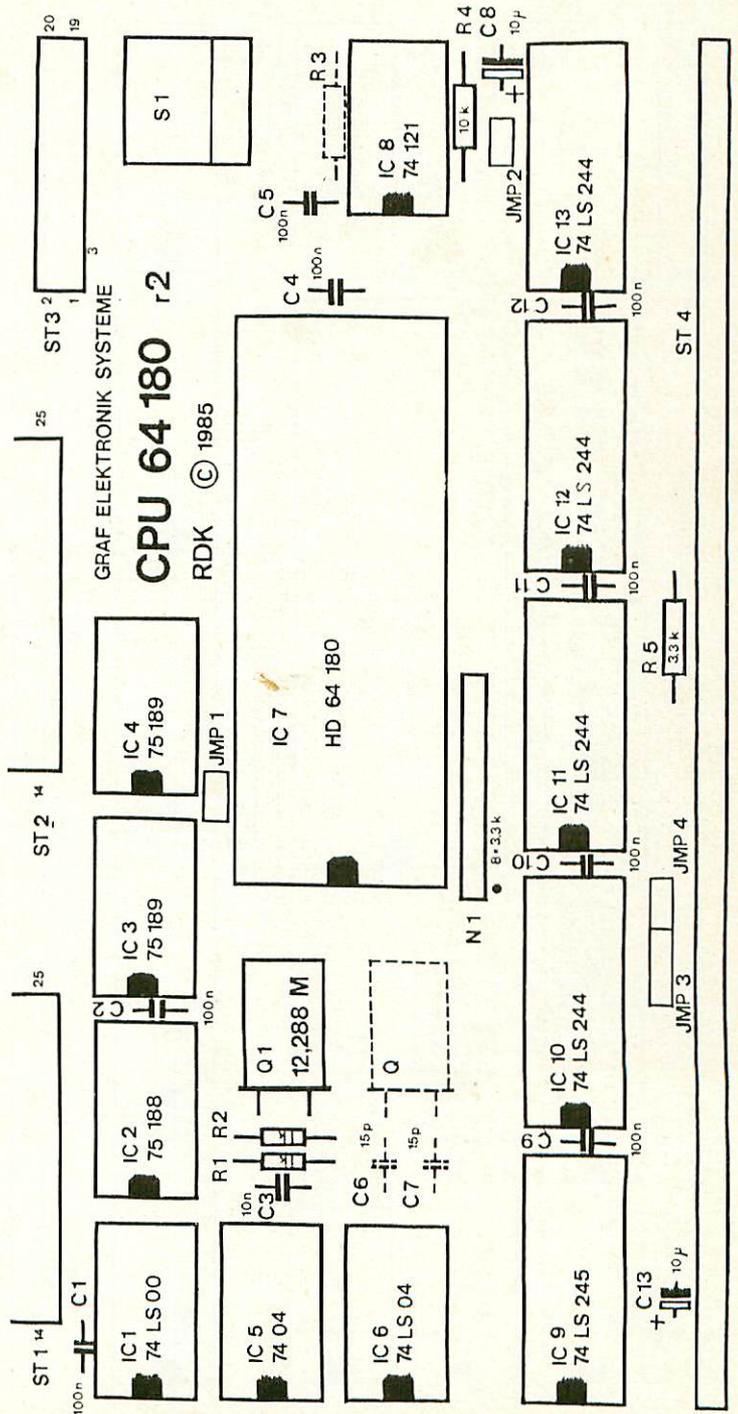
11.1 Hinweis auf LOOP

In unserer Zeitschrift LOOP wird regelmäßig über neue Produkte und Änderungen bzw. Verbesserungen berichtet. Es ist für Sie von großem Vorteil, LOOP zu abonnieren, denn dadurch ist sichergestellt, daß Sie auch immer über die neuesten Informationen verfügen.

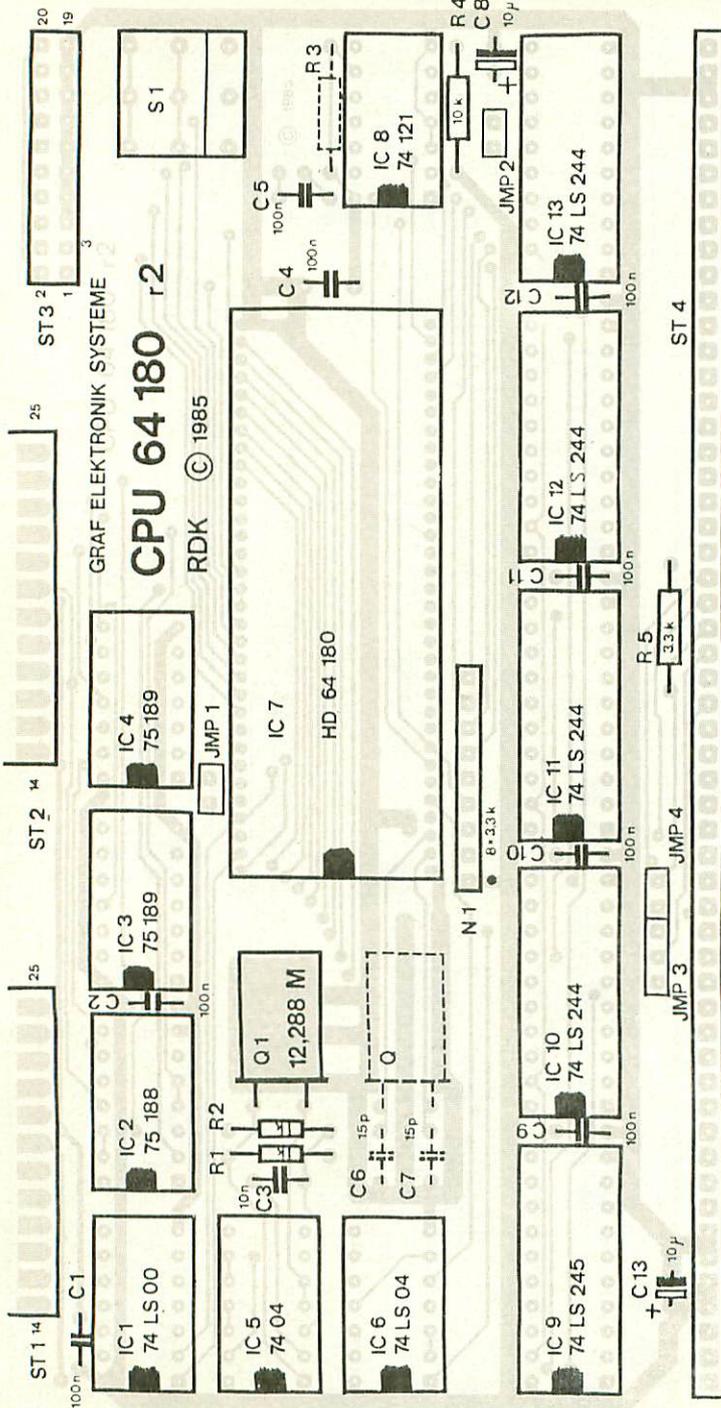
Ein LOOP-ABO können Sie bei jeder Bestellung einfach mitbestellen.

Auch auf der Kritikkarte können Sie ein LOOP-Abo ganz einfach bestellen.

Anhang B: Bestückungsplan



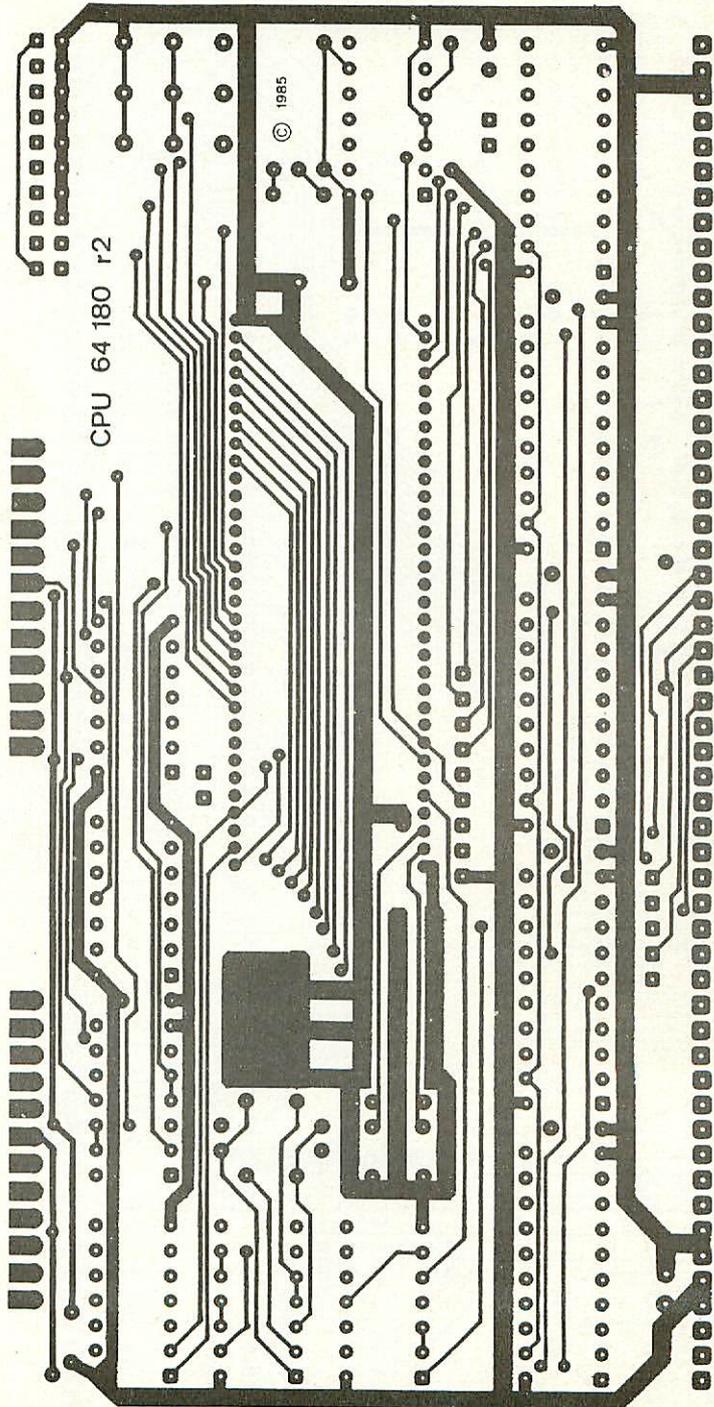
Anhang C: Layout Bestückungsseite mit Bestückungsdruck



RDK

GRAF ELEKTRONIK SYSTEME

Anhang D: Layout Bestückungsseite



Anhang E: Layout Lötseite

