

NDR-Klein-Computer

Serielle Schnittstellen

Soll ein Computer mit der Außenwelt verkehren, muß er Daten mit den verschiedensten Peripheriegeräten austauschen können. Damit Geräte unterschiedlicher Herstellung miteinander verbunden werden können, müssen die Schnittstellen der Geräte genormt oder zumindest ähnlich sein.

Innerhalb von (8-Bit-) Computern werden Daten immer parallel, also byteweise übertragen. Dafür steht der Datenbus bereit, der alle 8 Bit eines Datenwortes gleichzeitig an ihren Bestimmungsort bringt. Ist der Bestimmungsort allerdings ein anderer Computer, der womöglich noch Hunderte von Kilometern entfernt ist, so scheidet der Datenbus als Übertragungskanal aus.

Seine Rolle kann dann das öffentliche Telefonnetz übernehmen, jedoch unter Verzicht auf die byteweise Übertragung. Schließlich stehen jetzt nur noch zwei Leitungen zur Verfügung. Voraussetzung für eine serielle Datenübertragung ist also das Umwandeln von Bytes in einen seriellen Datenstrom.

Wandeln mit Schieberegistern

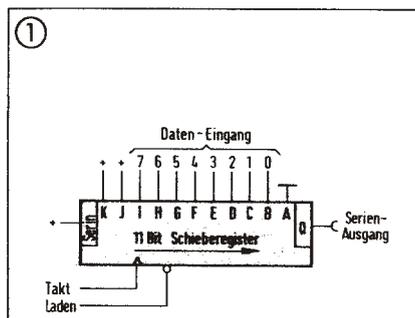
Die Parallel/Seriell-Wandlung ist im Grunde kein Problem. Es genügt, die Bytes parallel in ein Schieberegister zu laden und die einzelnen Bits per Schiebektakt seriell auszugeben (Bild 1). Auf der Empfängerseite werden die Bits in ein anderes Schieberegister seriell geladen und parallel ausgegeben.

Dieses Verfahren hat aber seine Tücken: Der Takt muß mitübertragen werden, damit beide Schieberegister synchron arbeiten, und sollte irgendwo ein Bit verlorengehen, dann gerät die Reihenfolge der Daten durcheinander.

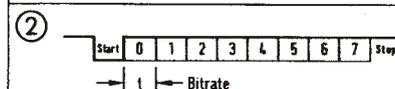
Deshalb ist es besser, Anfang und Ende eines jeden Bytes zu kennzeichnen, wobei folgende Festlegung gebräuchlich ist: Im Ruhezustand führt die Übertragungsleitung H-Pegel, und jedes Byte wird von einem Startbit eingeleitet (logisch 0), das die Übertragungsleitung auf L-Pegel zwingt. Dann folgen die Datenbits, denen als Ende-Signal ein oder zwei Stoppbits (logisch 1) folgen. Start- und

Stoppbits rahmen das Datenbyte quasi ein (Bild 2). Manchmal wird hinter den Datenbits auch noch ein Prüfbit, ein „Paritybit“, eingeschoben. Es wird aus

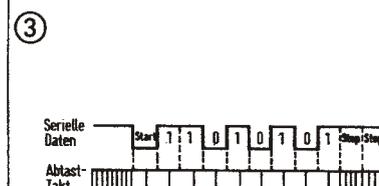
der Quersumme der Datenbits gebildet und gibt so die Möglichkeit zu prüfen, ob auf der Übertragungsstrecke ein Datenbit seinen Wert geändert hat.



① Parallel/Seriell-Wandlung: Mit einem Ladeimpuls wird das Byte am Dateneingang ins Schieberegister übernommen und mit Taktimpulsen seriell ausgegeben.



② Datenrahmen: Den acht Datenbits ist ein Startbit vorangestellt. Ein oder zwei Stoppbits markieren den Schluß eines Datenbytes.



③ Bit-Abtastung im Empfänger: Im Ruhezustand wird die Übertragungsleitung mit einer hohen Abtast-rate abgefragt. So gelingt es, die nachfolgenden Bits auf jeden Fall in der „Mitte“ nach ihrem Pegel abzutragen.

Wegen des Datenrahmens dürfen Sender und Empfänger jetzt auch mit unabhängigen Takt (asynchron) arbeiten, so daß gleich zwei Fliegen mit einer Klappe geschlagen werden. Willkürlich darf man die Übertragungsrate (Einheit: Baud = Bit/s jedoch nicht wählen. Sender- und Empfängerseitig muß der Takt zumindest grob übereinstimmen.

Warten auf Startbits

Da der Empfänger trotz Datenrahmens nicht weiß, wann beispielsweise mit dem ersten Byte auf der Übertragungsleitung zu rechnen ist, muß er die Leitung ständig nach Startbits abfragen. Dies geschieht mit einer Taktrate, die erheblich höher ist als die des Datentaktes (meist das 16fache).

Sobald ein Startbit eintrifft, wartet der Empfänger die halbe Dauer eines Datenbits ab und prüft dann, ob am seriellen Eingang immer noch L-Pegel herrscht (Bild 3). Nur wenn das der Fall ist, werden die folgenden Datenbits in das Empfangs-Schieberegister geschoben.

Wegen dieses Abtastkniffs wird der logische Wert eines Datenbits stets in der „Mitte“ des Bits abgefragt. Deshalb darf es zwischen Sender und Empfänger auch kleine Abweichungen bei der Übertragungsrate geben. Anhand der Stoppbits kann der Empfänger schließlich noch feststellen, ob der Datenrahmen in Ordnung war.

Hardware allein genügt nicht

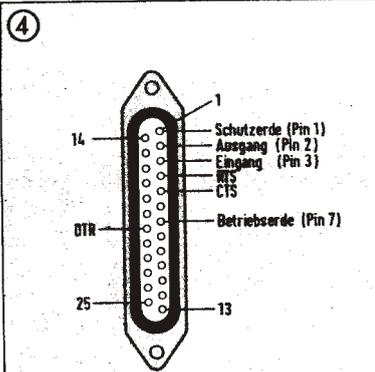
Für serielle Schnittstellen gibt es spezielle ICs, die UARTs (Universal Asynchronous Transmitter and Receiver), und zwar in zwei Versionen. Bei der einen müssen alle Übertragungsparameter (z. B. Baudrate, Zahl der Stoppbits) durch H- oder L-Pegel an den IC-

Bild 1: Parallel-Seriell-Wandlung schematisch. Mit einem Ladeimpuls werden acht Datenbits ins Register übernommen und im Rhythmus des Taktes ausgeschoben, beginnend allerdings hier mit einem fest eingestellten Null-Bit und endend mit zwei fest eingestellten Eins-Bits. Die niederwertigen Bits kommen dabei zuerst.

Bild 2: Das ist der Datenrahmen mit einem Startbit, acht Datenbits und einem oder zwei Stoppbits.

Bild 3: Mit großer Wiederholrate tastet der Empfängerbaustein die Lage des Signalpegels ab. Hat er ein Startbit entdeckt, testet er genau in dessen Mitte, ob es noch Null ist und tastet dann in der Mitte eines jeden der acht Datenbits die Signallage ab, um sie zu speichern.

Für manche Fälle genügt eine kleine Auswahl der gezeigten Leitungen



④ RS-232-C-Stecker: Nur die wichtigsten Signale für eine serielle Datenübertragung sind hier eingetragen.

Bild 4: Der Norm-Stecker zur RS-232-C-Schnittstelle. Nur die wichtigsten Signale sind eingetragen.

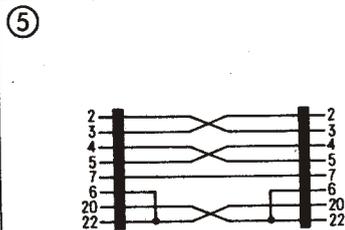
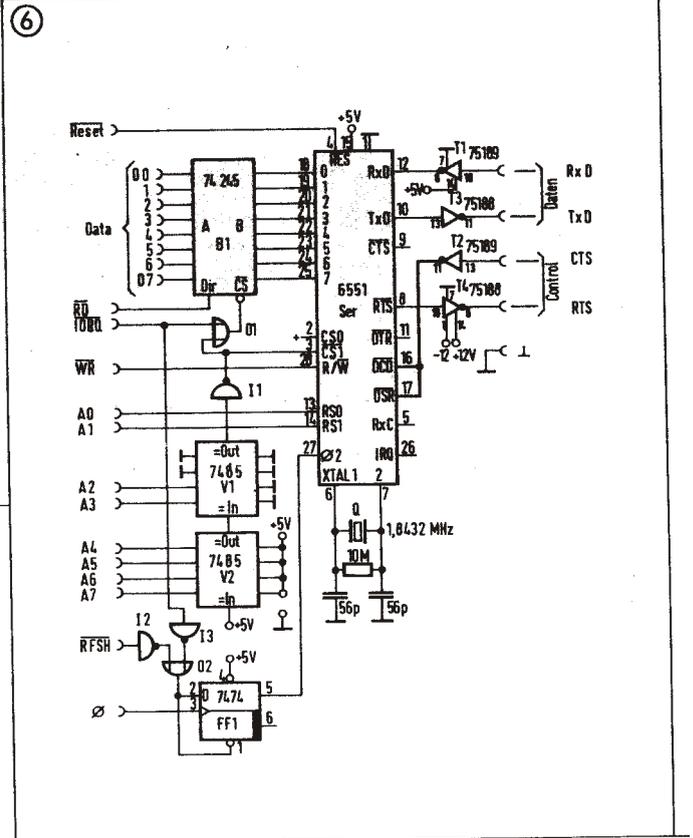


Bild 5: Mit dieser Technik können zwei Computer direkt, also ohne zwischengeschaltete Modems, miteinander verbunden werden.

Bild 6: Der Schaltplan zur seriellen Kommunikation.



Anschlüssen eingestellt werden. Solche UARTs haben 40 Anschlüsse. Die andere Version der UARTs ist „intelligent“ und die ICs (z. B. 6850, 6551) haben nur 28 Anschlüsse. Hier bestimmt der Computer unmittelbar durch „Befehle“ die Übertragungsparameter. Welche Befehle erteilt werden, kann der Computeranwender mit Steuer codes selbst bestimmen.

V.24 und RS-232-C

Die V.24-Schnittstelle, der die amerikanische Schnittstelle RS-232-C weitgehend entspricht (bei V.24 sind einige Dinge genormt, die bei RS-232-C nicht festgelegt sind), ist eine asynchrone, serielle Schnittstelle. Sinn und Zweck dieser Norm ist es, eine Basis für die Datenfernübertragung zu schaffen. Die Übertragungsgeschwindigkeit beträgt bis zu 19 200 Bit/s. Neben der Masseleitung und den Datenleitungen gibt es noch

eine ganze Reihe von Leitungen, die den Verkehr zwischen Rechner und Drucker oder zwischen Rechner und DFÜ-Modem steuern. Die Leitungen mit ihren Bezeichnungen sind in Tabelle 1 aufgelistet. Nicht alle Leitungen werden in jedem Fall benötigt, die anderen bleiben ungeschaltet oder werden auf einen festen Pegel gelegt. Die Pegel bei der V.24-Schnittstelle sind -3...-15 V für logisch 1 und +3...+15 V für logisch 0. Die Leitungslänge darf bis zu 30 m betragen. Es wird eine 25polige Miniatur-D-Verbindung, z. B. Cannon 7529, verwendet (Bild 4). Am Rechner befindet sich dabei der Stecker, am Drucker oder Modem die Buchse. Um zwei Computer zu verbinden, muß ein Zwischenstück, ein sogenanntes Nullmodem, zwischen die Rechner geschaltet werden. Die Beschaltung eines Nullmodem ist in Bild 5 gezeigt. Eine Testbuchse erhält man, wenn folgende Pins verbunden werden: 2-3, 4-5, 6-20.

Der Rechner unterhält sich dann mit sich selbst. Doch nun zu den Leitungen, die für den Tischcomputerbesitzer wichtig sind: E2 bildet das gemeinsame Massepotential für die Datenleitungen. D1 führt die Sendedaten des Computers zum Modem. D2 liefert die Daten vom Modem zum Rechner. S2 gibt dem Modem bekannt, daß der Computer zur Datenübertragung bereit ist. M2 signalisiert die Bereitschaft des Modems, Daten zu empfangen. Manchmal wird für diesen Zweck auch die Leitung M1 verwendet (z. B. bei Druckern).

Das sind die fünf wichtigsten Leitungen. Oft sind noch die Leitungen M1, S1 und M5 belegt, die dann meist auf die entsprechenden Anschlüsse des UART führen. Normalerweise kann man diese Leitungen in der Buchse verbinden, damit S1 die richtigen Pegel für M1 und M5 liefert.

Mit den Leitungen D1, D2, M2 und S2 läßt sich ein Handshake-Verkehr realisieren: Ist der Empfänger (z. B. Drucker) bereit, Daten zu verarbeiten, legt er M2 auf 1, danach kann der Computer ein Zeichen absenden. Umgekehrt zeigt der Computer durch eine 1 auf der Leitung S2 an, daß er bereit ist, Daten zu empfangen.

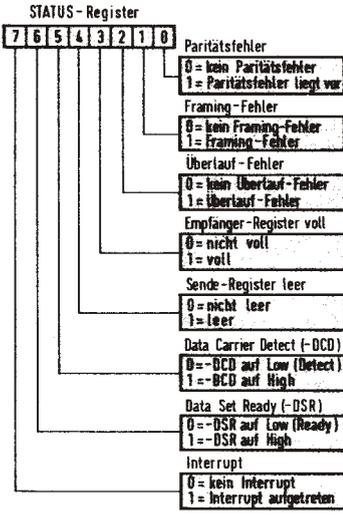
Die SER-Karte

Glücklicherweise gibt es für die serielle Kommunikation fertige Bausteine. Ein besonders komfortabler, der 6551, wird in der Schaltung in Bild 6 eingesetzt. Der Baustein benötigt selbst zwei Adreßleitungen A0 und A1 für seine vier internen Register. Die Basisadresse für die Karte selbst wird an den Leitungen A2 bis A7 eingestellt. Im NDR-Klein-Computer ist für die serielle Schnittstelle die Basisadresse F0H vorgesehen. Das Taktsignal Phi2 (Ø 2, Pin 27) kann nicht direkt aus dem Bussignal gewon-

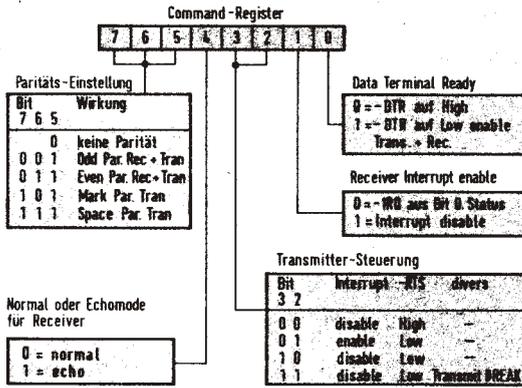
7

RS1	RSD	Schreiben	Lesen
0	0	Sendedaten	Empfangsdaten
0	1	Software Reset	Status Register
1	0	Command Register	
1	1	Control Register	

8



9



10

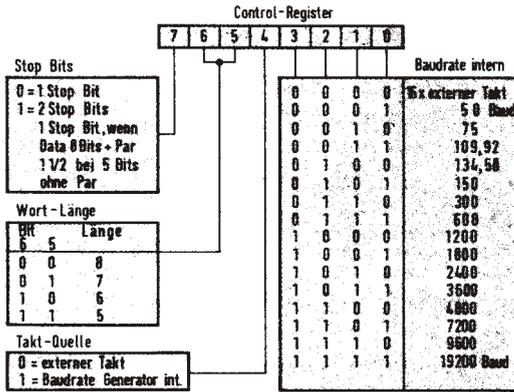


Bild 7: Die Bedeutung der Register und ihre Adressen.

Bild 8: Das Statusregister liefert Informationen über den Zustand des kommunikativen Geschehens.

Bild 9: Das Kommandoregister wird vom Hauptrechner mit Befehlen für den Baustein besetzt.

Bild 10: Das Kontrollregister mit der Bedeutung seiner Bits.

ELO-KNOW-HOW

nen werden, da der Baustein 6551 dynamisch arbeitet und genau wie dynamische Speicher einen Refresh benötigt. Es wird hier per Flipflop das Taktsignal des Prozessors und das Refresh-Signal des Z80 verknüpft. Der 68008 hat kein Refresh-Signal, hier kann der Eingang RFSH offen bleiben (oder noch besser mit +5 V verbunden werden). Über I3 wird das I/O-Request-Signal wieder in die Schaltung eingeführt. Da die V.24-Schnittstelle mit den Pegeln -3...-15 V für logisch 1 und +3 bis +15 V für logisch 0 arbeitet, müssen zwischen Ausgangsleitung und 6551 noch die Pegelwandler 75189 und 75188 geschaltet

werden. In der Schaltung finden Sie neben dem seriellen Eingang und Ausgang noch zwei Steuerleitungen. Die Leitung RTS zeigt der Gegenstation die Sendebereitschaft an, die Leitung CTS gibt die Sendebereitschaft der anderen Seite an. Die Praxis hat gezeigt, daß es für die Abfrage der Empfangsbereitschaft bequemer ist, den CTS-Eingang der V-24-Schnittstelle nicht mit CTS des 6551 zu verbinden, sondern mit DCD und DSR. Das ist erstens wegen der etwas unorthodoxen Taktgewinnung notwendig, andererseits erlaubt diese Beschaltung die Reaktion auf CTS per Software vorzunehmen und so

Der serielle Datentransfer muß gut gemanagt werden

auch mit den beiden Leitungen TXD und RXD alleine zu arbeiten. CTS am 6551 wird fest mit Masse verdrahtet.

Der 6551 und seine Register

Wie schon gesagt, besitzt der 6551 vier interne Register, die über A0 und A1 ausgewählt werden (Bild 7).

Sie haben beim Lesen und Schreiben zum Teil unterschiedliche Funktionen. Wird in Register 0 geschrieben, werden die Daten seriell gesendet. Lesen aus Register 0 liefert die seriell empfangenen Daten. Sie erinnern sich, Register 0 hat die I/O-Adresse F0H. Adresse F1H, Register 1, hat beim Schreiben einen Reset des Bausteins zur Folge, denn einen Hardware-Reset gibt es nicht. Die Reset-Operation sollte auch die erste beim Initialisieren des Bausteins sein. Beim Lesen von Register 1 erhält man den Status des Bausteins; Bild 8 zeigt die Bedeutung der einzelnen Bits. Die Bits 0 bis 2 zeigen Fehler beim Empfang an,

Tabelle 1: V.24-Schnittstellensignale

	Kurzzeichen			Steckerbelegung	Beschreibung		Richtung	
	CCITT V.24	EIA RS 232	DIN 66020		Deutsch	Englisch	Modem (DCE)	Terminal (DTE)
Erde	101	AA	E 1	1	Schutzerde	Protective ground		
	102	AB	E 2	7	Signalerde/Betriebserde	Signal ground/Common return	○—○	○—○
Daten	103	BA	D 1	2	Sendedaten	Transmitted data (TD)	○—○	○—○
	104	BB	D 2	3	Empfangsdaten	Received data (RD)	○—○	○—○
Steuer- und Meldesignale	105	CA	S 2	4	Sendeteil einschalten	Request to send (RTS)	○—○	○—○
	106	CB	M 2	5	Sendebereitschaft	Clear to send (CTS)	○—○	○—○
	107	CC	M 1	6	Betriebsbereitschaft	Data set ready (DSR)	○—○	○—○
	108.1		S 1.1	20	Übertragungsleitung anschalten	Connect data set to line	○—○	○—○
	108.2	CD	S 1.2	20	Terminal betriebsbereit	Data terminal ready (DTR)	○—○	○—○
	125	CE	M 3	22	Ankommender Ruf	Ring indicator (RI)	○—○	○—○
	109	CF	M 5	8	Empfangssignalpegel	Received line signal detector (DCD) (Carrier detector)	○—○	○—○
	110	CG	M 6	21	Empfangsgüte	Signal quality detector	○—○	○—○
	111	CH	S 4	23	Übertragungsgeschwindigkeit (Wahl vom Terminal)	Data signal rate selector (DTE)	○—○	○—○
	112	CI	M 4	23	Übertragungsgeschwindigkeit (Wahl vom Modem)	Data signal rate selector (DCE)	○—○	○—○
Takte	126	CK	S 5	11	Wahl Sendefrequenz (200 baud Modem)	Select transmit frequency (200 baud modem)	○—○	○—○
	113	DA	T 1	24	Sendeschrifttakt von DEE	Transmitter signal element timing (Transmit clock to modem DTE)	○—○	○—○
	114	DB	T 2	15	Sendeschrifttakt von DÜE	Transmitter signal element timing (TC) (Transmit clock from modem DCE)	○—○	○—○
Zusatzkanal	115	DD	T 4	17	Empfangsschrifttakt	Receiver signal element timing (RC) Receive clock	○—○	○—○
	118	SBA	HD 1	14	Sendedaten Rückkanal	Secondary transmitted data	○—○	○—○
	119	SBB	HD 2	16	Empfangsdaten Rückkanal	Secondary received data	○—○	○—○
	120	SCA	HS 2	19	Rückkanal Sendeteil einschalten	Secondary request to send	○—○	○—○
	121	SCB	HM 2	13	Rückkanal Sendebereitschaft	Secondary clear to send	○—○	○—○
122	SCF	HM 5	12	Rückkanal Empfangssignalpegel	Secondary Carrier detector	○—○	○—○	
Frei			9/10 11/18/25	Zur Verwendung für Prüfgeräte Nicht belegt	Reserved for data set testing Unassigned			

sie sollten im Normalfall immer auf 0 liegen. Das Bit 3 zeigt an, ob ein Zeichen empfangen wurde. Wird dann das empfangene Byte gelesen, geht dieses Bit wieder auf 0. Beim Senden muß Bit 4 getestet werden, nur wenn dieses Null ist, kann der Baustein ein neues Byte vom Prozessor übernehmen. Da die Interruptleitung des 6551 nicht mit dem System verbunden ist, ist Bit 7 ohne Bedeutung. Register Nummer 2 ist das Command-Register (Adresse F2H). Mit diesem Register werden einige Übertragungsparameter eingestellt. Mit Bit 1 wird die Leitung DTR gesteuert, die auf der Platine nicht herausgeführt ist, aber für bestimmte Zwecke wie zum Beispiel das Einschalten eines Modems nützlich sein kann. Mit den Bits 2 und 3 wird die Leitung RTS und der Sendeinterrupt eingestellt. 00 setzt RTS auf „nicht bereit“, 10 auf „betriebsbereit“. Mit 11 kann ein Break-Signal erzeugt werden, d. h. die Sendeleitung auf logisch 0 geschaltet werden. Bit 4 muß immer Null sein, da wir nicht mit Echo-Modus arbeiten können. Mit den Bits 5 bis 7 wird die Behandlung des Paritätsbits gesteuert, die Bedeutung entnehmen Sie **Bild 9**. Im Normalfall wird beim Command-Register das Steuerwort 00001011B (0BH) verwendet.

Bleibt noch Register Nummer 3, das Control-Register auf Adresse F3H. Mit ihm werden Übertragungsformat und Baudrate eingestellt. **Bild 10** zeigt die Belegung. Zu diesem Register ist nicht viel zu sagen, die Einstellung richtet sich nach der Anwendung und dem „Gesprächspartner“. Bit 4 muß natürlich immer auf 1 liegen, da kein externer Takt erzeugt wird. Daraus folgt, daß die Einstellung der Bits 0 bis 3 auch nie Null sein kann. Stellt man für die Kommunikation über Telefon, z. B. 300 Baud, 8 Datenbits,

2 Stoppbits ein, so lautet das Steuerwort 10010110B (96H); bei 2400 Baud heißt es 10011010B (9CH).

Der Aufbau

Zunächst werden Sockel und die anderen Bauelemente eingelötet. Die ICs bleiben draußen. Danach werden an den Sockeln die Versorgungsspannungen überprüft. Vergessen Sie die +12 V und -12 V an den Schnittstellenwandlern 75188/75189 nicht! Nun werden die ICs eingesetzt und die Karte auf den Bus gesteckt. Mit den Grundprogrammfunktionen „IO Lesen“ und „IO Schreiben“ kann die Funktion überprüft werden. Zuerst wird ein Reset gegeben, dann kann man das Control-Register einstellen. Durch Schreiben auf das Command-Register kann RTS ein- und ausgeschaltet werden. Wenn nun RTS und CTS verbunden sind, lassen sich über RTS die Statusbits 4 und 5 schalten. Mit dem Prüfstift an Pin 10 des 6551 kann man nun (bei niedriger Baudrate) sehen, wie die seriellen Daten ausgegeben werden. Wenn nun auch TXD und RXD verbunden werden, können Sie Daten ausgeben und dieselben Daten dann wieder einlesen.

Jürgen Plate

Derzeit sind zum Teil noch ältere Platinen im Handel, bei denen Pin 11 des 75189 noch mit CTS des 6551 (Pin 9) verbunden ist. Diese Verbindung müssen Sie unterbrechen, Pin 9 des 6551 an Masse legen, die Verbindung von DCD/DSR (Pins 16/17) des 6551 mit Masse trennen und dann diese Pins mit Pin 11 des 75189 verbinden. Wir veröffentlichen daher auch kein Platinenlayout und keinen Bestückungsplan. Beides können Sie von den Bausatzherstellern erhalten.